DSnP 期末專案報告書

姓名：許晉洋

學號：B05203017

E-mail: [b05203017@ntu.edu.tw](mailto:b05203017@ntu.edu.tw)

資料結構設計：

CirGate分別被CONST\_CirGate, PI\_CirGate, PO\_CirGate, AIG\_CirGate所繼承，data member僅有所有gate都包含的member，比如gate ID, 儲存的行數, simValue，至於fanin, fanout因為有些gate沒有，所以不是Cirgate的datamember，fanin和fanout分別用size\_t和vector<size\_t> 儲存，所以取用pointer時必須以gateID向cirMgr取用\_GateList，其第i格儲存編號為i的gate的pointer。好處是處理跟編號或invert相關的問題時，可以直接使用編號，比較直覺，但反過來要使用gate pointer的時候就code就冗長許多，如果有多一點的時間，我會把它改回用pointer存。

Sim先透過文字處理將pattern轉成size\_t，儲存在PI\_CirGate，然後再以DFS的方式simulate所有Gate，再進行分組。

分組名單GrpList的資料型態為vector<IdList\*>，分組方法為：

for all IdList in Grplist:

Hash<simValue, IdList\*>

for all gate in IdList:

IdList\* grp

if(Hash.query(simValue(gate), grp))

grp->push\_back(gate)

else

Hash.insert(newGrp(gate))

For all IdList\* in Hash:

If(IdList->size() > 1)

Grplist.push\_back(IdList\*)

中間透過Hash來分開simValue不同的gate，再將整組加入GrpList。

效能：

cirp –n 在 -O3下跟ref program是差不多快的，使用的記憶體也略小於ref program，cirsw, ciropt, cirstr也都是差不多的情形，但在cirsim遇到了效率上的問題，在sim12.aag與patter.12的摧殘下，分組需要花很大的力氣，我猜是Hash設計不良，沒辦法平均分配的關係，一直在改良Hash function但都沒多大成效，甚至最後來不及寫fraig，覺得蠻難過的，但是前面因為用程式把所有cirg都測了一遍，正確率應該還可以。後來發現我如果把Hash的size縮小500倍（原本大小是MILOA的M），竟然會快10倍以上，雖然跟ref還有差距，但我覺得已經是很大的進展了，甚至sim13可以在30秒以內跑完，有此可知Hash不是開越大越好，夠用就好。後來想想，因為我有用到iterator來跑所有在Hash裡面的資料，如果太多空的Bucket理論上也要花很多時間，至於怎麼樣才是最剛好的HashSize，我覺得用實測來找是一個野蠻但還算有效的方法。

課程評價：

這無疑是我大學以來修過最累也最有收穫的課。身為外系的學生，要找到能一起討論的人不是很簡單，但是上課的內容都是以前沒有接觸過的（之前自學python和C，這學期初才開始寫C++），常常花很多時間對著電腦想不透到底bug在哪裡，或著看著上課ppt然後每個字都看得懂，但拼起來就變成天書，還好助教都很熱心，即使是在messenger上發問，也會盡力回答，幫我排解了許多疑難雜症。最有收穫的過程我覺得是自己親自去寫code的時候，很多之前沒有想過的問題會在這時候發生，但就是因為這樣才能知道自己不足的地方，也培養自己從網路找找資料解決問題的能力，至於上課我覺得東西真的是很多啊XD，感覺得到老師想把很多東西交給我們，但我覺得有更多現場示範會更容易懂（雖然這樣老師壓力很大，每次compile大家都等著看好戲XD），而且上課的氣氛也會更活躍，然後ceiba上面有一些老師示範的code，但有一些沒傳，或著是沒有馬上傳後來就忘記那是幹嘛的了QQ，如果能當週就傳的會受用無窮，好啦我覺得我根本在雞蛋裡挑骨頭，真的找不到什麼好抱怨的了。之前好像有聽說教授在想要不要繼續開這門課，我心裡就想還好這學期有趕上，希望DSnP能繼續開下去讓學弟妹們都能修到，謝謝教授開了一門這麼好的課，辛苦了！