

# Introdução à aceleração de algoritmos usando FPGAs

Prof. Dr. Oscar Eduardo Anacona Mosquera

[oscar.mosquera@ufmt.br](mailto:oscar.mosquera@ufmt.br)

18 de março de 2024

# Conteúdo

1

## Objetivos

2

## Apresentação

3

## Ementa do minicurso

4

## Produção bibliográfica

## Objetivos

### Apresentação

### Ementa do minicurso

### Produção bibliográfica

#### ● **Software Quartus:**

- ▶ Compreender os recursos e funcionalidades do software Quartus da Intel (anteriormente Altera) para design de circuitos em FPGA.
- ▶ Explorar o ambiente de desenvolvimento do Quartus e aprender a navegar pelas suas principais ferramentas e menus.

#### ● **Metodologia de Projeto:**

- ▶ Apresentar uma metodologia de projeto passo a passo para desenvolver aplicações em FPGA.
- ▶ Explorar as etapas do fluxo de projeto, desde a especificação do projeto até a implementação e teste em hardware.

#### ● **Tutorial de Criação de Projetos em Quartus:**

- ▶ Guiar os participantes através de um tutorial prático para criar e configurar projetos em Quartus.
- ▶ Demonstrar como adicionar e configurar componentes, compilar o código e programar um dispositivo FPGA.

#### ● **Testbench com ModelSim:**

- ▶ Apresentar o software ModelSim para simulação de circuitos digitais.
- ▶ Demonstrar como criar um testbench para verificar o comportamento do circuito antes da implementação em hardware.

#### ● **Coprojeto Hardware/Software:**

- ▶ Introduzir o conceito de coprojeto hardware/software em sistemas embarcados.
- ▶ Realizar um projeto prático de integração de lógica personalizada em FPGA com software embarcado.

# Conteúdo

- 1 Objetivos
- 2 Apresentação
- 3 Ementa do minicurso
- 4 Produção bibliográfica

# Apresentação

- **Nome:** Prof. Dr. Oscar Eduardo Anacona Mosquera
- **Formação:** Doutor e Mestre em Sistemas Mecatrônicos pela Universidade de Brasília (UnB), Bacharel em Engenharia Física pela Universidad del Cauca (Colômbia) e revalidado pela Universidade de Goiás (UFG).
- **Áreas de Atuação:** Sistemas embarcados, Automação, Robótica, e Algoritmos de otimização.
  - ▶ FPGAs, microcontroladores (PIC e Atmega) e CLPs.
- **Professor da UFMT do curso da Engenharia da Computação da FAENG-VG.**
- **GitHub:** oscared26
- **CV Lattes:** <https://lattes.cnpq.br/4776138897349156>

# Conteúdo

- 1 Objetivos
- 2 Apresentação
- 3 Ementa do minicurso
- 4 Produção bibliográfica

# Ementa do minicurso

## ● Dia 1:

- ▶ Hardware Reconfigurável
- ▶ VHDL básico
- ▶ Tutorial do Quartus II

## ● Dia 2:

- ▶ Tutorial do Modelsim
- ▶ Testbench
- ▶ Verificação comportamental usando o Modelsim
- ▶ Uso do Kit de desenvolvimento FPGA

## ● Dia 3:

- ▶ Processador NIOS II
- ▶ Tutorial do Qsys
- ▶ Tutorial do NIOS II
- ▶ Implementação de um coprojeto Hardware/Software

# Conteúdo

- 1 Objetivos
- 2 Apresentação
- 3 Ementa do minicurso
- 4 Produção bibliográfica



# Produção bibliográfica

Objetivos

Apresentação

Ementa do minicurso

Produção  
bibliográfica

- CABRAL, FELIPE ; ANACONA-MOSQUERA, OSCAR ; SAMPAIO, RENATO C. ; TEODORO, GEORGE ; LLANOS, CARLOS H. ; JACOBI, RICARDO P. . Optimized execution of morphological reconstruction in large medical images on embedded devices. Journal of Real-Time Image Processing, v. 1, p. 1, 2020.
- ANACONA-MOSQUERA, OSCAR; SANTOS, CARLOS E. ; CABRAL, FELIPE R. G. ; SAMPAIO, RENATO C. ; TEODORO, GEORGE ; JACOBI, RICARDO P. ; LLANOS, CARLOS H. . Hardware-Based Fast Hybrid Morphological Reconstruction. IEEE Design & Test, v. 1, p. 1-1, 2019.
- ANACONA-MOSQUERA, OSCAR; CABRAL, FELIPE R. G. ; SAMPAIO, RENATO C. ; TEODORO, GEORGE ; JACOBI, RICARDO P. ; LLANOS, CARLOS H. . Efficient Hardware Implementation of the Fast Hybrid Morphological Reconstruction Algorithm. In: 2018 31st Symposium on Integrated Circuits and Systems Design (SBCCI), 2018, Bento Gonçalves - RS. 2018 31st Symposium on Integrated Circuits and Systems Design (SBCCI), 2018. p. 1.
- ANACONA-MOSQUERA, OSCAR; TEODORO, GEORGE ; VINHAL, GUSTAVO ; JACOBI, RICARDO P. ; SAMPAIO, RENATO C. ; LLANOS, CARLOS H. . Efficient hardware implementation of morphological reconstruction based on sequential reconstruction algorithm. In: the 30th Symposium, 2017, Fortaleza. Proceedings of the 30th Symposium on Integrated Circuits and Systems Design Chip on the Sands - SBCCI '17. New York: ACM Press, 2017. p. 162.
- ANACONA-MOSQUERA, OSCAR; ARIAS-GARCIA, JANIER ; MUNOZ, DANIEL M. ; LLANOS, CARLOS H. . Efficient hardware implementation of the Richardson-Lucy Algorithm for restoring motion-blurred image on reconfigurable digital system. In: 2016 29th Symposium on Integrated Circuits and Systems Design (SBCCI), 2016, Belo Horizonte. 2016 29th Symposium on Integrated Circuits and Systems Design (SBCCI). p. 1.