

Requisitos del proyecto
Comité de Empresas de Software Embebido de Querétaro
CESEQ

DIPLOMADO DE SOFTWARE EMBEBIDO

REVISIÓN (2017/10/31)

REVISORES:

Uriostegui, Luis; Pérez, José; Pérez, Adbeel;
Reynoso, Daniel; Zuñiga, Gregorio; Donjuán, Eduardo; Vázquez, Germán; Santa Ana, Rafael;

Nota:

Este documento se está actualizando semanalmente, por lo que la última versión está controlada en la siguiente dirección: <https://drive.google.com/drive/u/1/folders/0BydOs3Mey500RjJsV2IxWU1RNUk>

Se deberá enviar un correo a: faguilar@uteq.edu.mx para solicitar acceso a este repositorio.

Table of Contents

1	ENTREGABLES:	3
1.1.	Documentación del Proceso de desarrollo de software	3
1.2.	SW de control para Dispositivo CESEQ-001.	4
1.2.1.	Descripción del proyecto (Requisitos generales).	4
1.2.2.	Requerimientos funcionales específicos:	6
1.2.2.1.	Entradas	6
1.2.2.2.	Salidas	6
1.2.2.3.	Control	9
1.2.2.4.	Sistema Operativo	9
1.2.3.	Requerimientos no funcionales	11
1.2.3.1.	Estándares de codificación y convenciones	11
1.2.3.2.	Apariencia del display.	11
2	INSUMOS:	11
3	INFRAESTRUCTURA:	11
4	PROCEDIMIENTOS:	12
5	REFERENCIAS BIBLIOGRÁFICAS:	13
6	CONTROL DE VERSIÓN DEL DOCUMENTO	14

1 ENTREGABLES:

1.1. Documentación del Proceso de desarrollo de software

El documento deberá contener la siguiente estructura:

- Portada.
- Revisores y aprobaciones.
- Historial de cambios.
- Índice
- Alcance del proyecto
 - Identificación del proyecto
 - Descripción general del proyecto
 - Entregables con el cliente. Compromisos de entrega de los módulos del software.
- Metodologías de desarrollo
 - Metodología de desarrollo de software seleccionada.
 - Plan de entregas de software al cliente.
 - Procedimientos de control.
- Estimación
 - Recursos
 - Recursos críticos (*RAM,ROM, Througput*).
 - Infraestructura y herramientas.
 - Recursos humanos.
 - Suposiciones/ restricciones/ Riesgos/ resolución de problemas
 - Suposiciones
 - Restricciones
 - Riesgos
 - Resolución de problemas
- Planeación
 - Roles y responsabilidades.
 - Trazabilidad de entregables.
 - Administración de riesgos.
 - Análisis de requisitos de software
 - Diseño de arquitectura de software
 - Diagrama de Bloques de SW
 - Diagrama de Control
 - Entradas
 - Salidas
 - Ruido
 - Sistema
 - Flujo de Datos
 - UML
 - Diagrama de estados
 - Diagrama de Tiempos / Recursos
 - Árbol de Llamadas
 - Diagramas de Flujo (Actualizar toda referencia al Tema 5.5.1 Arquitectura)
 - Final: % Uso de ROM, % Uso RAM, STACK, Mapa de Memoria
 - Throughput
 - Complejidad de Código (índice Cyclomatic Complexity)

- Construcción del software
 - Aplicación de Estándares de codificación y convenciones
 - Estas deberán ser clasificadas en:
 - Nomenclatura de archivos
 - Nomenclatura de funciones
 - Nomenclatura de clases (si aplica)
 - Nomenclatura de variables
 - Variables locales
 - Variables globales
 - Macros
 - Tipos de datos
 - Estándares/primitivos
 - Definidos por el usuario
 - Estructura de proyecto
 - Normas aplicables
 - Metodología de revisión de software
- Pruebas de software.
 - Pruebas de integración
 - White Box Test
 - Gray Box (opcional)
 - Black Box Test
 - ABA Test
- Liberación de versiones de software.
 - GIT
- Verificación y aseguramiento de la calidad
 - Prueba funcional y validación en campo
 - Calendario de revisión: documental y código

1.2. SW de control para Dispositivo CESEQ-001.

El software deberá estar operando de acuerdo a requisitos definidos a continuación.

1.2.1. Descripción del proyecto (Requisitos generales).

Requisitos de operación del dispositivo CESEQ-C001 y CESEQ-P001

Definición. Se controlará la velocidad de un motor de corriente directa mediante la aplicación de una señal cuadrada que varía en su ancho de pulso y cuya frecuencia de trabajo será fija $f_o=10\text{KHz}$.

Mediante el uso de un sensor de efecto hall acoplado al rotor del motor se deberá medir la velocidad del motor el cual proveerá 15 pulsos cada que se complete una vuelta completa (así, a mayor velocidad del motor, mayor será el número de pulsos leídos, mientras que a menor velocidad, menor será el número de pulsos).

El voltaje de alimentación del motor será de 12 Vcd.

El valor de referencia o “SetPoint” (velocidad deseada) deberá estar dado por el ajuste de una resistencia variable (potenciómetro).

La pantalla LCD o interfaz gráfica deberá mostrar la velocidad del motor y SetPoint (ambos en RPM's); así como el porcentaje de trabajo de la señal cuadrada.

1.2.2. Requerimientos funcionales específicos:

1.2.2.1. Entradas

Captura del tren de pulsos del sensor de efecto hall

El tren de pulsos es una señal cuadrada de frecuencia variable con voltaje máximo de x Vdc descrita en la tabla 1.

Tabla 1 Valores sin carga del motor @13.6V.

Freezer Fan			
Frecuencia			
	Osciloscopio (Hz)	Interfaz (rpm)	Tacometro (rpm)
20%	28.6		427
30%	62.6	946	939
40%	94.6	1430	1427
50%	122	1830	1827
60%	147	2188	2190
70%	170.1	2575	2561
80%	187	2835	2847
90%	210	3131	3135
100%	236	3555	3549

*Columna 1 corresponde al porcentaje del ciclo de trabajo de una señal PWM cuya frecuencia es de 10Khz a un voltaje de 13.5V.

**Columna 2: Frecuencia capturada por un osciloscopio HP, modelo xxx

***Columna 3: Revoluciones por minuto capturadas por una interfaz de NI, modelo xxx

****Columna 4: Revoluciones por minuto capturadas por un tacómetro FLUKE, modelo xxx

Ajuste del valor de referencia o SetPoint

El ajuste del potenciómetro deberá estar conectado como se muestra en la figura 1.

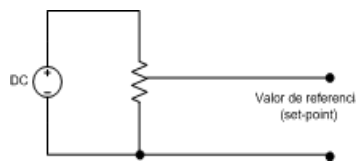


Figura 1

1.2.2.2. Salidas

Display

Se usará la siguiente tipografía para los mensajes.

```
1234567890
ABCDEFGHIJKLMN OPQRST
UVWXYZ
abcdefghijklmnopqrstuvwxyz
0123456789:;<=>?/@~
```

Figura 2

Variación de velocidad de ventilador

El motor del ventilador funcionará con el siguiente puente H dual: **DRV8848-2A** Dual H-Bridge Motor Driver (PWM Control).

xIN1	xIN2	xOUT1	xOUT2	Function (DC Motor)
0	0	Z	Z	Coast (fast decay)
0	1	L	H	Reverse
1	0	H	L	Forward
1	1	L	L	Brake (slow decay)

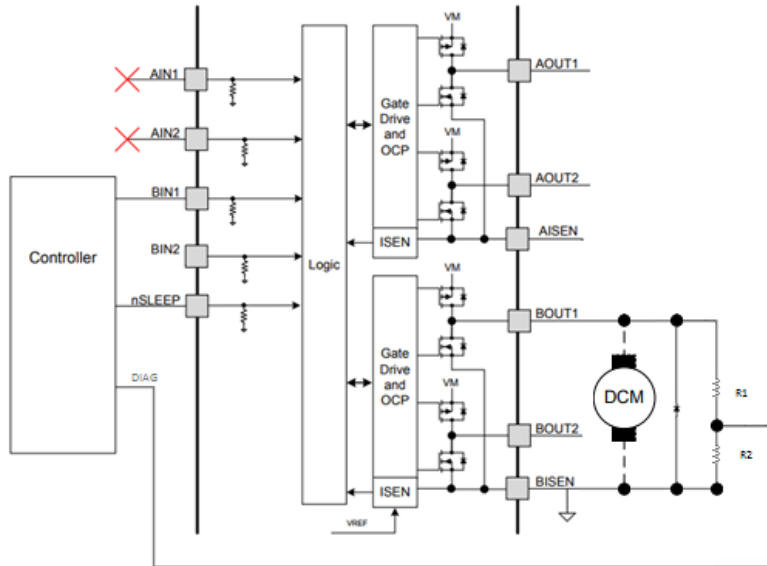


Figura 3

R1=27k Ω

R2=10k Ω

Diodo de giro libre o reversa= 1N4001

Se debe considerar en el diseño que:

- El circuito DRV8848-2A está siendo usado como medio puente H.
- Cuenta con un arreglo de resistencia para diagnósticos R1 y R2.
- Cuenta con un diodo de giro libre o reversa.
- El motor cuenta con alimentación para el sensor de efecto hall.
- Cuenta con una salida del sensor de efecto hall.

Implementación de diodo de giro libre o reversa

El diodo en paralelo con el motor debe también ser puesto en polarización inversa, asegurando la protección contra la corriente de descarga del campo magnético del rotor.

Voltaje de alimentación del motor

El voltaje de alimentación del motor del ventilador debe ser de 12 Vcd.

El tiempo de operación del motor se logra cambiando el tiempo de operación de la salida BOUT1, entre On/Off, a un periodo constante Δt , como se muestra en la figura 4:

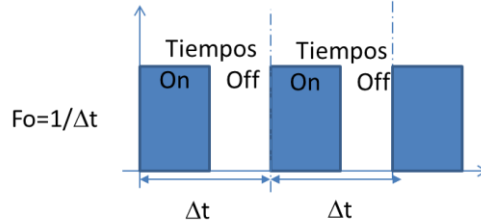


Figura 4

Modo de funcionamiento del circuito de potencia.

Así, al variar el tiempo de encendido On, es posible variar la velocidad del motor. El cambio en el tiempo On puede ir desde 0%, 25%... al 100%, dependiendo del ajuste del "set-point". Ver figura 5:

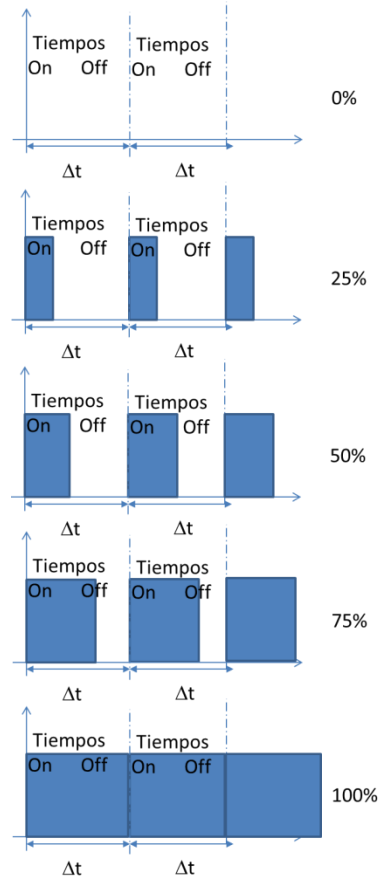


Figura 5

Este porcentaje de operación deberá ser indicado en la pantalla o display (ver sección 2.1. Display) de la siguiente forma:

Nombre del proyecto:	Control Vel. Motor CD
Duty cycle:	XXX %
Speed:	XXXX RPM
SW Versión:	X.X
HW Versión:	CESEQ-C001 / CESEQ-P001
Programadores:	Apellido1, Nombre1 Apellido2, Nombre2

1.2.2.3. Control

El control puede ser de tipo:

1. Proporcional
2. Proporcional-Integral
3. Proporcional-Integral-Derivativo
4. Redes neuronales
5. Lógica difusa
6. Variables de estado
7. Algoritmos genéticos
8. Etc.

1.2.2.4. Sistema Operativo

El sistema operativo está abierto a las siguientes opciones:

1. Máquina de estado. Deberán definir:
 - Estados
 - Eventos
2. Calendarizador (scheduler)
 - Tareas
 - Máquinas de estado (si aplica)
3. Sistema Operativo
 - RTOS (preemptive/non-preemptive)
 - Tareas
 - Eventos
 - Máquinas de estado (si aplica)
 - Semáforos.
4. Otro
 - Especificar.

Configuraciones al Inicializar el sistema operativo.

Durante el proceso de la inicialización del sistema operativo deberá considerar la configuración de los siguientes registros:

1. Memoria *EEPROM*.
2. Temporizador por interrupción cada XXms (definido por el usuario).
3. Convertidores analógicos digitales
4. Modulares de ancho de pulso

5. Puertos digitales.
6. *Watchdog timer*
7. *Input capture.*
8. Pantalla LCD

Tareas del sistema operativo

El sistema deberá considerar las siguientes tareas:

1. Puertos
 - Entradas-salidas digitales.
 - Convertidores analógicos digitales.
 - Modulación de ancho de pulso PWM.
 - Puerto SPI.
2. Control.
 - (ver sección de Control)
3. Diagnósticos.
 - Modo estático.
 - Detección de corto a batería.
 - Modo dinámico.
 - Detección de corto a tierra.
4. Actualización de la pantalla LCD.
5. Grabar valores en EEPROM.
 - Diagnóstico de cortos.
 - Controles digitales.

Análisis de *throughput* y Balanceo de tareas

Las tareas deberán ser ejecutadas en un tiempo denominado ciclo de operación TIC's que corresponde a x mS. Todas las operaciones deberán desarrollarse en ese periodo.

Las tareas podrán ser monitoreadas con una resolución de al menos 10x TIC's. Además, deberán ser almacenadas en variables de tipo entero.

El criterio para reconsiderar el diseño propuesto es: cuando el Throughput sea mayor al 70% del uso del CPU. En éste caso, será necesario dividir estados/tareas/subrutinas, para alcanzar el throughput propuesto.

Diagnósticos

- A) Etapa de Potencia
 - Análisis Dinámico
 - Análisis Estático
- B) Memoria Interna (DataFlash)
 - Corrupción de Memoria
- C) Botonera
 - Botón en corto
- D) ADC
 - Corto a Tierra
 - Corto a Batería

Análisis de la complejidad ciclomática

Revisión de la Complejidad a través de la CCCC, la cual deberá ser <19.

1.2.3. Requerimientos no funcionales

Los requerimientos no funcionales se comprenden en los siguientes puntos:

1.2.3.1. Estándares de codificación y convenciones

PENDIENTE – Investigar herramienta gratuita que permita la verificación de reglas o estándares de codificación.

Revisar la sección 1.1 de este documento

1.2.3.2. Apariencia del display.

El display deberá tener las siguientes características:

1. Contraste adecuado
2. Buena iluminación
3. Uso de la tipografía especificada en el punto 1.2.2.2
4. Velocidad de refresco adecuado

2 INSUMOS:

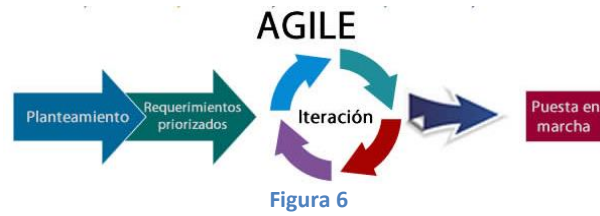
1. Dispositivo de control: tarjeta YSSKS7G2E30 de RENESAS
2. Dispositivo HMI: 320X240, 2.4''
3. Módulo de Potencia. Dispositivo CESEQ_P001
4. Módulo a controlar: Dispositivo CESEQ_C001

3 INFRAESTRUCTURA:

1. Mesa de trabajo,
2. Osciloscopio,
3. Multímetro,
4. Fuente de alimentación,
5. PC con conectividad inalámbrica
6. Infraestructura de Red
7. Generador de funciones,
8. Renesas e2Studio IDE (Eclipse Based),
9. Compilador GCCARM
10. GIT
11. Tacómetro.

4 PROCEDIMIENTOS:

1. Metodología Agile



2. Control:

- Requisitos.
- Versiones de software y liberaciones.

3. Código deber ser:

- Modular.
- Reutilizable.
- Mantenible.

5 REFERENCIAS BIBLIOGRÁFICAS:

6 CONTROL DE VERSIÓN DEL DOCUMENTO

No. Rev	Descripción del cambio	Autor	Fecha
7	<ol style="list-style-type: none"> Se modificó el modelo de la tarjeta de control. Se modificó la sección 1.1 en el punto de Aplicación de Estándares de codificación y convenciones. Se agregó el punto 1.2.3.2 Apariencia del display Se modificó el punto 1.2.2.4 en la sección de diagnósticos 	Eduardo Donjuán Luis Urióstegui José Rodríguez Adbeel Pérez Rafael Santa Ana Germán Vázquez	20171031
6	<ol style="list-style-type: none"> Se modificaron la sección de documentación del proceso de desarrollo de sw. Captura del tren de pulsos del sensor de efecto hall. Variación de velocidad de ventilador. 	Adbeel Pérez Eduardo Donjuan	20171024
5	<ol style="list-style-type: none"> Se modificó formato general Se agregó control Sistema operativo <ul style="list-style-type: none"> ● Inicialización ● Tareas 	Luis Uriostegui Adbeel Perez	20171007
4	<ol style="list-style-type: none"> Se creó tabla de contenidos Se agrega tabla de datos del ventilador Se agregó descripción del circuito potencia del ventilador. 	Luis Urisotegui Adbeel Perez	20171004
3	<p>Se modificó</p> <ol style="list-style-type: none"> Planeación <ul style="list-style-type: none"> ● Diseño arquitectura de SW ● Prueba de Software Insumos Infraestructura 	Adbeel A. Pérez Jose S. Pérez Luis H. Urióstegui	20170926
2	<p>Se modificaron los siguientes puntos:</p> <ol style="list-style-type: none"> Documento SDP → se definieron más temas y se 	Adbeel A. Pérez	20170922

Comité de Empresas de Software Embebido de Querétaro (CESEQ)

	reorganizaron 2. se restructiraron los procedimientos.		
1	Revisión inicial	CESEQ, comité técnico	20170919