

Série d'exercices 6 : Gestion de la mémoire

- 6.1 Pour chacune des adresses suivantes 0x16EB, 0x3183, 0x4B53 et 0x27A29, dites quel est le numéro de page et le décalage, pour des pages de taille 4Kio?
- 6.2 Un ordinateur possède des adresses virtuelles de 32 bits et des pages de 8Kio. La table de page est d'un seul niveau et chaque entrée de la table de pages fait 32 bits. Quelle est la taille maximale de la table de page?
- 6.3 Un ordinateur utilise une table de pages à trois niveau. Les adresses virtuelles sont donc décomposées en 4 champs (a, b, c, d), a contenant les bits les plus significatifs. Que détermine la taille de chacun de ces champs? Il y a souvent une relation précise entre la taille relative de ces champs sur la plupart des systèmes, expliquez?
- 6.4 Un ordinateur possède des adresses virtuelles de 32 bits et des pages de 4Kio. Un programme n'occupe que la première page (pour son code et ses variables) et la dernière page de la table (pour sa pile). Quel est l'espace requis pour la table de pages si le système utilise une table à un seul niveau? A deux niveaux?
- 6.5 Un ordinateur utilise une table de pages avec 1024 entrées pour chaque processus. La lecture dans la table de pages prend 5ns. Une cache de pré-traduction d'adresse (TLB) contient 32 entrées et peut être accédée en 1ns (au lieu de 5ns). Quel est le taux de succès requis afin d'avoir un temps d'accès moyen de 2ns?
- 6.6 Un étudiant propose de construire un compilateur capable de produire une liste des pages qui seront accédées en séquence par un programme, afin d'implémenter l'algorithme optimal de remplacement de pages. Est-ce possible? Que peut-on faire pour aider l'algorithme de remplacement de pages?
- 6.7 Un petit ordinateur contient 4 pages physiques que se disputent 8 pages en mémoire virtuelle. Pendant l'exécution, la séquence d'accès des pages virtuelles est la suivante : [0, 1, 7, 2, 3, 2, 7, 1, 0, 3]. Combien de fautes de pages surviennent avec la stratégie FIFO? LRU?
- 6.8 Un ordinateur fournit à chaque processus un espace de 65536 octets divisé en pages de 4Kio. Un programme utilise un section text de 32768 octets, data 16386 octets et pile 15870 octets. Est-ce que ce programme peut entrer dans l'espace disponible?
- 6.9 Une page peut-elle faire partie de l'espace de travail de deux processus en même temps?

- 6.10 Est-il possible qu'une page soit en lecture seulement pour un processus et en lecture et écriture pour un autre?
- 6.11 Une instruction assembleur charge une valeur de 32 bits dans un registre sur une architecture n'ayant pas de contrainte d'alignement. Combien de défauts de pages pourraient subvenir à cause de cette instruction?