

Características de los procesadores CISC

El tamaño del código es pequeño de lo que implica una baja necesidad de memoria ram.

Las instrucciones complejas necesitan más de un ciclo de reloj para ejecutar el código

Se requiere más instrucciones para ejecutar un software

Ventajas

Del compilador se requiere poco esfuerzo para traducir programas de alto nivel al lenguaje de instrucciones al lenguaje ensamblador o máquina

El tamaño del código reducido es corto requisitos de memoria

Requiere de menos instrucciones configuradas para replicar la misma instrucción de la arquitectura RISC

Desventajas

Puede requerir de varios ciclos de reloj

La ejecución puede ser complicada

Utiliza sobre el 20% de las instrucciones existente de un código de programación

RISC

Es una arquitectura de programadores basada en una colección de instrucciones simples y altamente personalizadas. RISC se construye para minimizar el tiempo de ejecución de una instrucción, optimizamiento y limitado el número de instrucciones.

La arquitectura RISC tiene la capacidad de por cada ciclo de instrucción se da un ciclo de instrucciones de características parámetros basados de codificar y ejecutar.

También tiene la propiedad de ejecutar varias instrucciones complejas cuando se cambian con otras más simples este diseño de productores requiere menor cantidad de transistores requiriendo costos de fabricación.

Todos los procesadores basados en los diseños de ARM como por ejemplo.

Qualcomm Snapdragon y los Samsung se basan en la arquitectura RISC.

Incluso los procesadores Decad cam que hace uso de licencias ARM basada en últimos y múltiples datos.