

CEFET-MG

OTÁVIO HIRATSUKA CAMILO

ARQUITETURA E ORGANIZAÇÃO DE COMPUTADORES 1

MIC-1 - A Unidade Lógica e Aritmética

DIVINÓPOLIS-MG

2024

SUMÁRIO

1- INTRODUÇÃO	3
2- OBJETIVOS	3
3- DESCRIÇÃO DAS ATIVIDADES	3
3.1- ULA de 1-bit.	3
3.1.1- Decodificador	4
3.1.2- Unidade Lógica	4
3.1.3- Somador Completo	5
3.1.4- Junção dos Blocos	6
3.2- Montagem da ULA de 32 bits	6
4- RESULTADOS	7
5- CONCLUSÃO	7
6- REFERÊNCIAS	7

1- INTRODUÇÃO

A Unidade Lógica e Aritmética (ULA) é uma componente essencial dentro de um computador. O matemático John von Neumann inventou o conceito da ULA 1945. Von Neumann acreditava que um computador deveria conter um órgão especializado para realizar operações básicas.

A ULA é uma parte vital do processador, responsável por executar cálculos e tomar decisões com base nos dados fornecidos. Este componente executa operações matemáticas básicas, como adição, subtração, multiplicação, podendo comparar quantidades para determinar se uma é maior, menor ou igual a outra. Uma ULA recebe dois operandos como entrada e uma entrada auxiliar de controle, que funciona para especificar qual operação vai ser realizada. Com base nisso, podemos dizer que a construção da ULA é separada em duas partes, os fluxos de dados e a construção de circuitos que implementam operações.

2- OBJETIVOS

O desenvolvimento das Unidades Lógico Aritméticas (ULAs) de 32 bits tem como propósito demonstrar os conceitos e técnicas adquiridas em sala de aula e laboratórios, onde é realizada a construção dessas ULAs. Isso permite a observação do seu funcionamento, possibilitando a compreensão detalhada das operações lógicas e aritméticas executadas por um processador passo a passo.

Foram ensinadas portas lógicas para entender o componente eletrônico como soma, subtração (aritméticas), AND, OR, XOR e NOT (lógicas). Apresentar operações lógicas e aritméticas e entender os sinais de entrada e saída da ULA é essencial para compreender o funcionamento da Unidade Lógica Aritmética.

3- DESCRIÇÃO DAS ATIVIDADES

3.1 - ULA de 1-bit

O professor Herrera optou por incluir a montagem de uma Unidade Lógica e Aritmética (ULA) de 1-bit entre as atividades. Para concretizar essa proposta, são imprescindíveis três componentes essenciais: O Decodificador, a Unidade Lógica, e o Somador Completo. Com a disponibilidade desses elementos, torna-se viável a construção efetiva de uma ULA funcional.

3.1.1- Decodificador

O decodificador na ULA é usado para direcionar o fluxo de dados dentro da ULA, garantindo que as operações corretas sejam realizadas nos operandos fornecidos. O decoder interpreta os sinais de controle recebidos e ativa as linhas de saída correspondentes, facilitando assim o controle das operações aritméticas e lógicas dentro da ULA.

Utilizando uma combinação de portas AND e NOT, foi viabilizada a montagem de um decodificador para determinar quais dos sinais da Unidade Lógica serão apresentados na saída. O decoder recebe como entrada os bits $F0$ e $F1$.

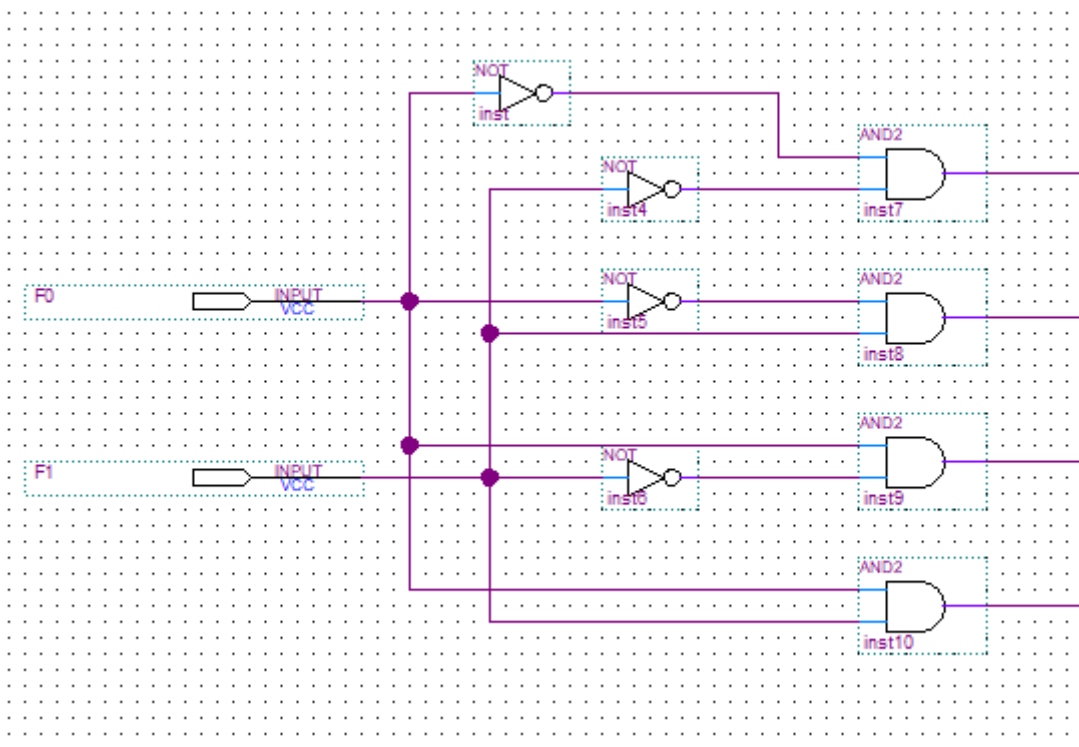


Figura 1: Decoder no Quartus II.

3.1.2- Unidade Lógica

A Unidade Lógica é responsável por realizar operações lógicas e aritméticas nos dados fornecidos. Esse componente consiste em circuitos que executam funções como AND, OR, XOR e NOT, além de operações aritméticas básicas como adição e subtração. Essas unidades recebem operandos a ser realizada. A capacidade de realizar uma variedade de operações em dados binários torna as unidades lógicas essenciais para o processamento eficiente de informações em sistemas computacionais.

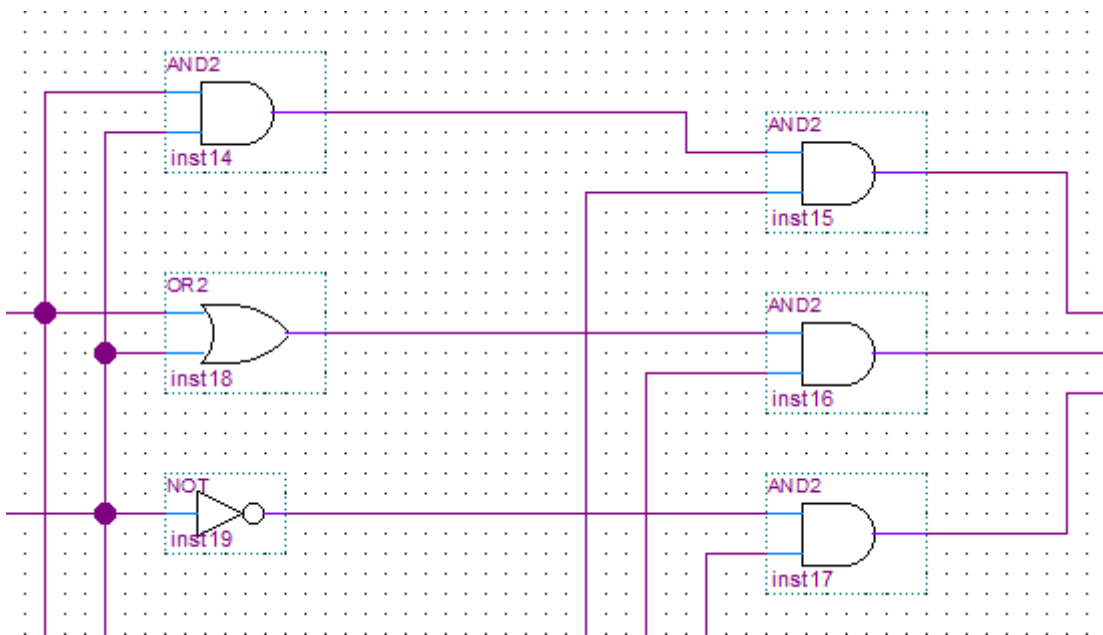


Figura 2: Unidade Lógica no Quartus II.

3.1.3- Somador Completo

O Somador Completo é responsável por realizar operações de adição em números binários de múltiplos bits. Ele é capaz de somar dois operandos juntamente com bit de carry-in (vem-um), produzindo um resultado de soma e um bit de carry-out (vai-um). O Somador Completo é composto por portas lógicas como XOR, AND e OR organizadas de maneira apropriada para garantir o correto funcionamento da adição binária, considerando todos os bits de entrada e os carries. Sua função é essencial para realização de operações aritméticas em sistemas digitais, garantindo a precisão e eficiência no processamento de dados.

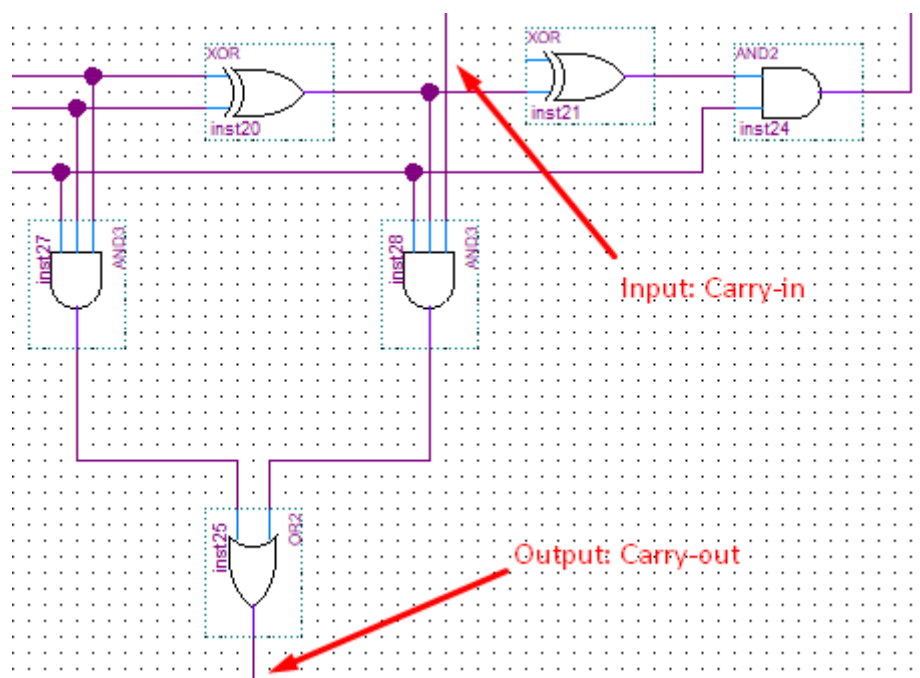


Figura 3: Somador Completo no Quartus II.

3.1.4- Junção dos Blocos

Para realizar a montagem da ULA de 1-bit, é preciso somar todos os blocos mostrados anteriormente.

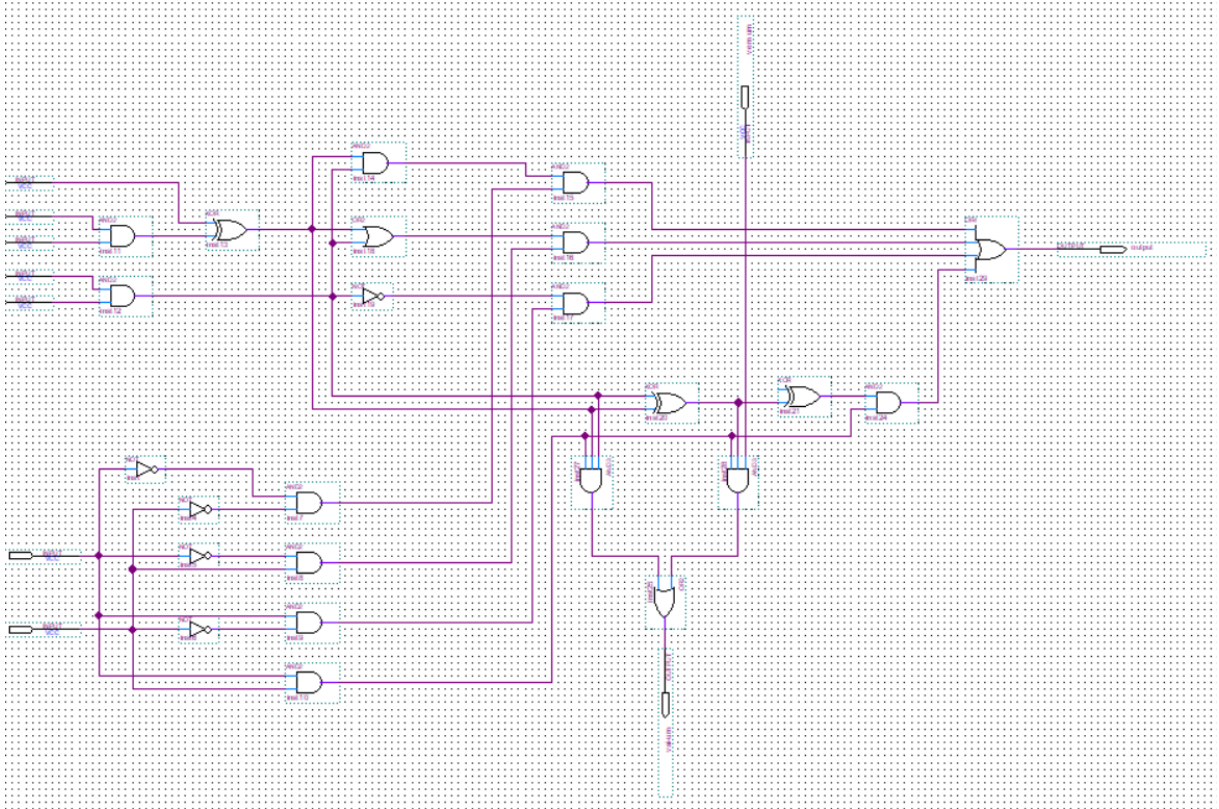


Figura 4: ULA de 1-bit feita no Quartus II.

3.2- Montagem da ULA de 32 bits

Utilizando a ULA de 1-bit como base, foi criado um bloco e em seguida esse bloco foi replicado 32 vezes.

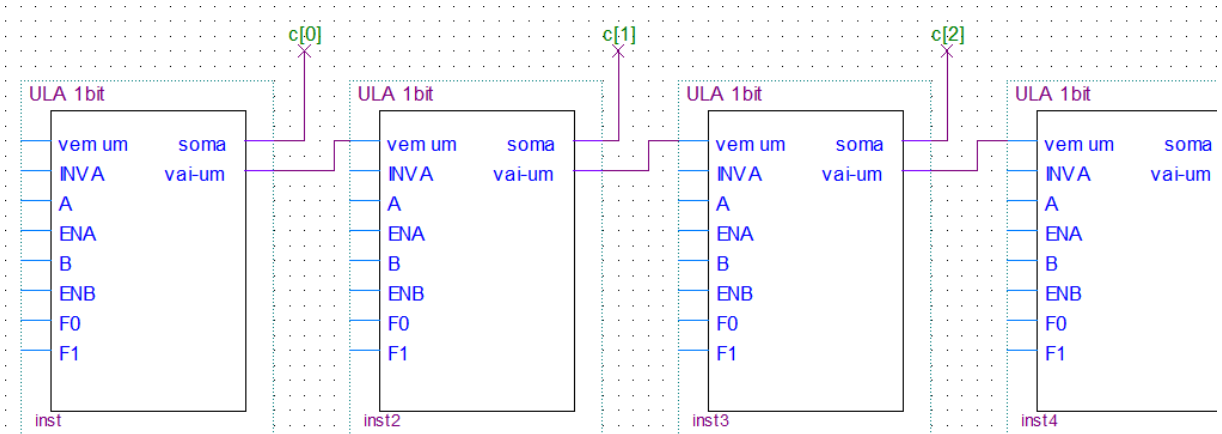


Figura 5: 3 Blocos da ULA de 32-bits.

4- RESULTADOS

Simulando a ULA de 32 bits.

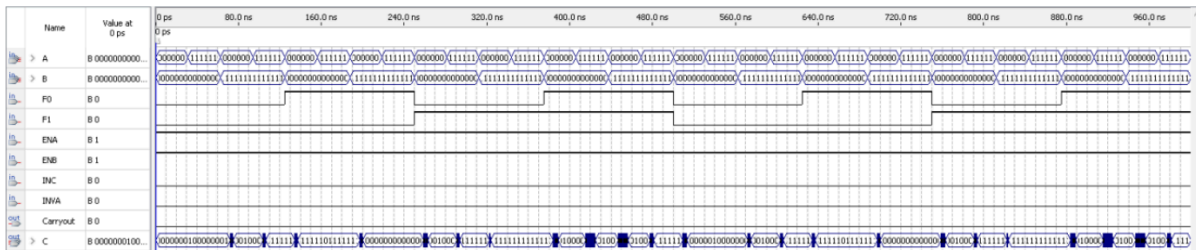


Figura 6: Arquivo waveform ULA 32bits.

5- CONCLUSÃO

O relatório sobre a ULA de 32 bits destaca a complexidade e a importância desse componente dentro de sistemas computacionais. A partir da análise detalhada da construção e funcionamento dessa ULA, pode-se concluir que ela é um elemento crucial para o processamento eficiente de dados em larga escala. Com a replicação de blocos de 1 bit, foi possível construir uma ULA capaz de realizar operações aritméticas e lógicas em números representados por 32 bits.

Além disso, a conexão entre as ULAs individuais, garantindo a passagem adequada de *carry* entre elas, demonstra a integração cuidadosa necessária para garantir o funcionamento correto em sistema de larga escala.

Ao compreender a construção e funcionamento dessa ULA de 32 bits, é possível apreciar a complexidade por trás do processamento de dados. A ULA de 32 representa um marco importante na capacidade de processamento de informações, oferecendo uma ampla gama de funcionalidades que são essenciais para o funcionamento de computadores modernos e outros dispositivos digitais.

6- REFERÊNCIAS

1. Tenenbaum, A.S. (2013). Organização Estruturadas de Computadores. 6ª edição.