

一、选择题

1) 完整的计算机系统应包括 (D)。

- A. 运算器、存储器、控制器
- B. 外部设备和主机
- C. 主机和应用程序
- D. 配套的硬件设备和软件系统

2) 冯·诺依曼计算机中指令和数据均以二进制形式存放在存储器中, CPU 区分它们的依据是 (B)。

- A. 指令操作码的译码结果
- B. 指令周期的不同阶段
- C. 指令和数据的寻址方式
- D. 指令和数据所在的存储单元

五大部件：
运算器、存储器、控制器、输入设备和输出设备

取指周期中从内存读出的信息流是指令流，它流向控制器；而在执行器周期中从内存读出的信息流是数据流

3) 以下说法错误的是 (D)

- A. 硬盘是外部设备
- B. 软件的功能与硬件的功能在逻辑上是等效的
- C. 硬件实现的功能一般比 软件实现具有更高的执行速度
- D. 软件的功能不能用硬件取代

4) 存放欲执行指令的寄存器是 (D)。

- A. MAR
- B. PC
- C. MDR
- D. IR

容量 = 存储单元个数 × 存储字长
? MAR = 16位，则有64K个存储单元
; MDR = 32位，则共可存储
 $64K \times 32 = 2Mb$
PC用于存放当前欲执行指令的地址

5) 在CPU 中, 跟踪下一条要执行的指令的地址的寄存器是 (A)。

- A. PC
- B. MAR
- C. MDR
- D. IR

6) 若一个8位的计算机系统以16位来表示地址, 则该计算机系统有 (C) 个地址空间。

- A. 265
- B. 65535
- C. 65536
- D. 131072

7) 下列关于冯·诺依曼结构计算机基本思想的叙述中, 错误的是 (C)。

- A. 程序的功能都通过中央处理器执行指令实现
- B. 指令和数据都用二进制数表示, 形式上无差别
- C. 指令按地址访问, 数据都在指令中直接给出
- D. 程序执行前, 指令和数据需预先存放在存储器中

指令本身并不直接包含数据, 而是包含数据的地址或指向数据的指针

8) 依賴于机器的主频、操作类型、存储器访问时间等
主频也叫做时钟频率, 用来表示微处理器的运行速度, 主频的单位是MHz
CPI : 平均每条指令的时钟周期数
IPC : CPI 的倒数, 即每个时钟周期执行的指令数
MIPS : 每秒能执行多少百万条指令
MFLOPS : 每秒浮点运算次数
FLOPS : 每秒钟浮点操作次数 = 程序执行时间
MFLOPS = 程序中的浮点操作次数 ÷ 程序执行时间 ÷ 10⁶

8) 下列选项中, 描述浮点数操作速度指标的是 (D)

- A. MIPS
- B. CPI
- C. IPC
- D. MFLOPS

9) 关于CPU 主频、CPI、MIPS、MFLOPS, 说法正确的是 (D)

- A. CPU 主频是指CPU 系统执行指令的频率, CPI 是执行一条指令平均使用的频率
- B. CPI 是执行一条指令平均使用CPU 时钟的个数, MIPS 描述一条CPU 指令平均使用的CPU 时钟数
- C. MIPS 是描述CPU 执行指令的频率, MFLOPS 是计算机系统的浮点数指令
- D. CPU 主频指CPU 使用的时钟脉冲频率, CPI 是执行一条指令平均使用的CPU 时钟数

- 10) 计算机操作的最小单位时间是 (A) 。
- A. 时钟周期 B. 指令周期 C. CPU 周期 D. 断周期
- 11) 假定基准程序 A 在某计算机上的运行时间为 100s， 其中 90s 为CPU 时间， 其余为 I/O 时间。若 CPU 速度提高 50%， I/O 速度不变，则运行基准程序A所耗费的时间是 (D) 。
- A. 55s B. 60s C. 65s D. 70s
- 12) 程序 P 在机器 M 上的执行时间是 20s， 编译优化后， P 执行的指令数减少到原来的 70%， 而 CPI 增加到原来的 1.2 倍，则 P 在M 上的执行时间是 (D) 。
- A. 8.4s B. 11.7s C. 14s D. 16.8s
- 13) 下列各种数制的数中， 最小的数是 (B) 。
- A. $(101001)_2$
B. $(101001)_{BCD}$
C. $(52)_8$
D. $(233)_{16}$
- 14) 若十进制数为 137.5 ， 则其八进制数为 (B) 。
- A. 89.8 B. 211.4 C. 211.5 D. 1011111.101
- 15) 下列说 法有误的是 (D) 。
- A. 任何二进制整数都可以用十进制表示
B. 任何二进制小数都可以用十进制表示
C. 任何十进制整数都可以用二进制表示
D. 任何十进制小数都可以 用二进制表示
- 地址08000000H : 存储最低有效字节 (LSB) , 即67H
地址08000001H : 存储次低有效字节 , 即45H
地址08000002H : 存储次高有效字节 , 即23H
地址08000003H : 存储最高有效字节 (MSB) , 即01H
- 16) 在按字节编址的计算机中，若数据在存储器中以小端方案存放。假定 int 型变量i 的地址为 08000000H ， i 的机器数为 01234567H ， 地址08000000H 单元的内容是 (D) 。
- A. 01H B. 23H C. 45H D. 67H
- 17) 用 1 位奇偶校验能检测出 1 位主存错误 的百分比为 (B) 。
- A. 0% B. 100% C. 50% D. 无法计算
- 18) 冯 • 诺依曼结构计算机中的数据采用二进制编码表示，其主要原因是 (D) 。
- I. 二进制的运算规则简单
II. 制造两个稳态的物理器件较容易
III. 便于用逻辑门电路实现算术运算
- A. 仅I、II B. 仅I、III C. 仅II、III D. I、II、III
- 19) 一个C语言程序在一台32位机器上运行。程序中定义了三个变量 x、y、z， 其中x 和z 为int型，y为short型。当x = 127、y = -9 时，执行赋值语句 z = x + y 后，x、y、z的值分别是 (D) 。

- A. $x = 0000007\text{FH}$, $y = \text{FFF9H}$, $z = 00000076\text{H}$
- B. $x = 0000007\text{FH}$, $y = \text{FFF9H}$, $z = \text{FFFF0076H}$
- C. $x = 0000007\text{FH}$, $y = \text{FFF7H}$, $z = \text{FFFF0076H}$
- D. $x = 0000007\text{FH}$, $y = \text{FFF7H}$, $z = 00000076\text{H}$

20) 对真值0表示形式唯一的机器数是 (B)。

- A. 原码
- B. 补码和移码
- C. 反码
- D. 以上都不对

21) 若X为负数，则由 $[X]_{\text{补}}$ 求 $[-X]_{\text{补}}$ 是将 (D)。

- A. $[X]_{\text{补}}$ 各值保持不变
- B. $[X]_{\text{补}}$ 符号位变反，其他各位不变
- C. $[X]_{\text{补}}$ 除符号位外各位变反，末位加1
- D. $[X]_{\text{补}}$ 连同符号位一起变反，末位加1

22) 补码定点整数 1001 0101 右移一位后的值为 (D)。

- A. 01001010
- B. 010010101
- C. 10001010
- D. 11001010

算术右移会保留符号位（即最高位不变），并将其他位向右移动一位，同时在左边填充与符号位相同的值（对于负数来说，就是填充1）。

23) 判断加减法溢出时，可采用判断进位的方式，若符号位的进位为 C_0 ，最高位的进位为 C_1 ，则产生溢出的条件是 (D)。

- | | |
|----------------------------|-----------------------------|
| I. C_0 产生进位 | II. C_1 产生进位 |
| III. $C_0 C_1$ 都产生进位 | IV. $C_0 C_1$ 都不产生进位 |
| V. C_0 产生进位, C_1 不产生进位 | VI. C_0 不产生进位, C_1 产生进位 |

- A. I 和 II
- B. III
- C. IV
- D. V 和 VI

24) float 型数据通常用 IEEE 754 单精度浮点数格式表示。若编译器将 float 型变量 x 分配在一个32位浮点寄存器 FR1 中，且 $x = -8.25$ ，则 FR1 的内容是 (A)。先化成32位IEEE754,再化成16进制

- A. C104 0000H
- B. C242 0000H
- C. C1 84 0000H
- D. C1C2 0000H

25) 在浮点数编码表示中，(D) 在机器数中不出现，是隐含的。

- A. 阶码
- B. 符号
- C. 尾数
- D. 基数

26) 在串行进位的并行加法器中，影响加法器运算速度的关键因素是 (C)。

- A. 门电路的级延迟
- B. 元器件速度

- C. 进位传递延迟
- D. 各位加法器速度的不同
- 27) 加法器中每位的进位生成信号 g 为 (B)
- A. $X_i \oplus Y_i$
- B. $X_i Y_i$
- C. $X_i Y_i C_i$
- D. $X_i + Y_i + C_i$
- 28) 加法器采用并行进位的目的是 (C)。
- A. 增加加法器功能
- B. 简化加法器设计
- C. 提高加法器运算速度
- D. 保证加法器可靠性
- 冯·诺依曼型计算机的主要设计思想是数字计算机的数制采用二进制，并且计算机应该按照程序顺序执行。

二、简答题

- 1) 冯·诺依曼型计算机的主要设计思想是什么？它包括哪些主要组成部分？
- 2) 某台计算机只有 Load/Store 指令能对存储器进行读/写操作，其他指令只对寄存器进行操作。根据程序跟踪试验结果，已知每条指令所占的比例及 CPI 数如下表所示

指令类型	指令所占比例	CPI	指令类型	指令所占比例	CPI
算术逻辑指令	43%	1	Store指令	12%	2
Load指令	21%	2	转移指令	24%	2

- (1) 求上述情况的平均 CPI。
- (2) 假设程序由 M 条指令组成。算术逻辑运算中 25% 的指令的两个操作数中的一个已在寄存器中，另一个必须在算术逻辑指令执行前用 Load 指令从存储器中取到寄存器中。因此有人建议增加另一种算术逻辑指令，其特点是一个操作数取自寄存器，另一个操作数取自存储器，即寄存器—存储器类型，假设这种指令的 CPI 等于 2。同时，转移指令的 CPI 变为 3。求新指令系统的平均 CPI。
- 3) 某加法器进位信号位 C4、C3、C2、C1，低位来的进位信号为 C0，请分别按下述两种方式写出 C1、C2、C3 和 C4 的逻辑表达式。
- 1) $C1 = G1 + P1C0 \quad G1 = A1B1, P1 = A1 \text{ 异或 } B1$

1) 串行进位方式。

2) 并行进位方式。

4) 现有一计算机字长 32 位 ($D_{31} \sim D_0$)，数符位是第 31 位 (写出计算公式即可)

对于二进制 1000 1111 1110 1111 1100 0000 0000 0000,

i. 表示一个补码整数，其十进制值是多少？

ii. 表示一个无符号整数，其十进制值是多少？

iii. 表示一个 IEEE 754 标准的单精度浮点数，其值是多少？

- 5) 已知十进制数 $X=-5/256$ 、 $Y=+59/1024$, 按补码浮点运算计算 $X-Y$, 结果用二进制表示。浮点数尾数、阶码均采用双符号位表示, 阶码3位、尾数9位, 采用就近舍入方法。
- 6) 已知 X 和 Y , 用变形补码计算 $X-Y$, 同时指出运算结果是否溢出
- (1) $X=0.11011$ $Y=-0.11111$
(2) $X=0.10111$ $Y=0.11011$
- 7) 写出下列各数的原码、反码、补码、移码表示(用8位二进制数)。其中MSB是最高位(又是符号位)
LSB是最低位。
(1) $-35/64$ (2) $23/128$ (3) -127
- 8) 加减交替除法: 设机器字长为5位(含1位符号位, $n=4$), $x=0.1000$, $y=-0.1011$, 采用补码加减交替法求 x/y 。