

Egaliseur numérique audio

Mini chaine de traitement audio numérique sur PIC 18F4550

Présentation

L'objectif de ce projet est de présenter rapidement mes acquis en électronique analogique, en programmation sur microcontrôleur et en filtrage numérique autour d'un projet ludique. Ce projet est entièrement de ma conception et n'est pas une copie d'un projet existant. Bien que modeste dans sa complexité, il prouve le véritable intérêt que j'ai pour les 3 domaines précités.

Fonctionnellement, l'objectif est de numériser un signal audio, de lui appliquer un filtre et de le restituer en exploitant le maximum des capacités du microcontrôleur. L'utilisateur contrôle l'activation et les paramètres du filtre. Le signal est numérisé grâce au module Analog Digital Converter (ADC). Le microcontrôleur n'intégrant pas de module Digital Analog Converter (DAC), le signal est restitué à l'aide du module PWM (Pulse Width Modulation) à la manière des amplificateurs audio de Classe D.

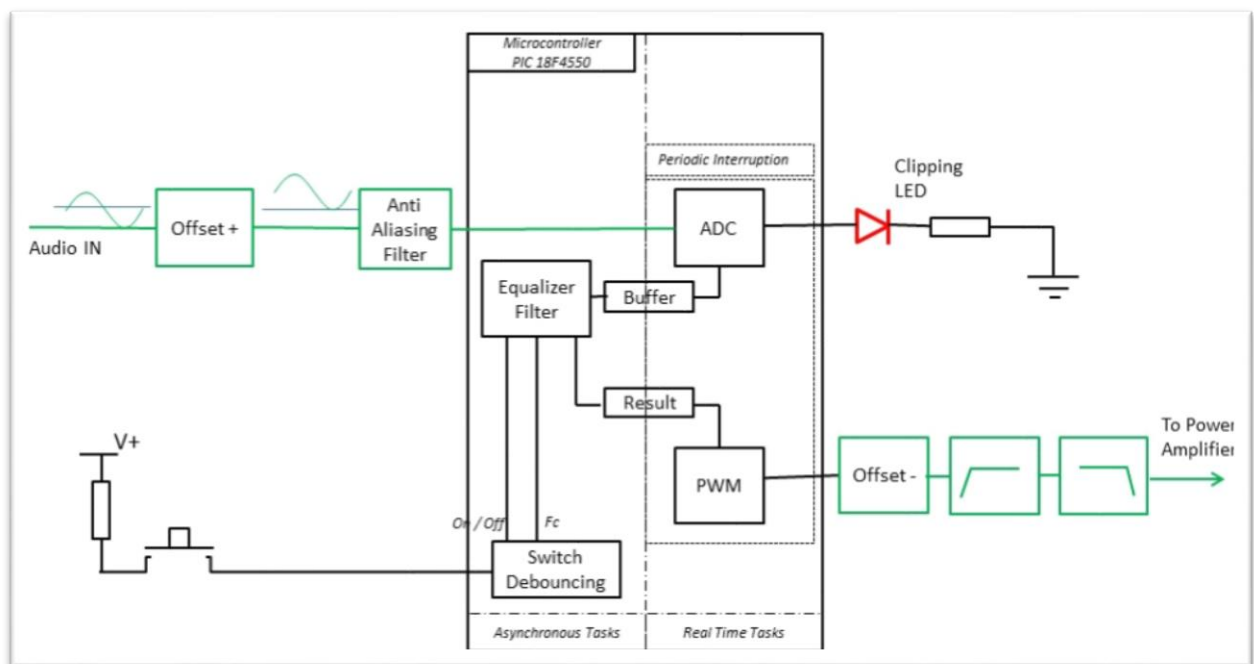


FIGURE 1 - ARCHITECTURE HARDWARE ET SOFTWARE

Une partie d'électronique analogique alimente le microcontrôleur et met en forme le signal:

- Alimentation linéaire stabilisée pour le microcontrôleur, alimentation de labo pour les AOP
- Offset, Filtres anti repliement (2eme ordre) à l'entrée de l'ADC
- Offset, Filtres passe haut et passe bas (2eme et 1^{er} ordre) pour supprimer la composante DC en sortie du microcontrôleur et pour éliminer les fréquences parasites liées à la fréquence PWM

La partie software est agencée autour d'une interruption générée à 20kHz, fréquence d'échantillonnage du signal audio d'entrée. L'échantillonnage du signal d'entrée est réalisé à 20kHz sur des échantillons de résolution 8 bits. Ils sont stockés dans un buffer avant d'être utilisés pour le filtrage.

La sortie PWM travaille à une fréquence de 160kHz et une résolution de 8 bits.

Résultats

Note préliminaire : l'activation ou non du filtrage et le choix de la fréquence de coupure du filtre ne sont pas encore correctement implémentés.

Acquisition/Restitution

Différentes écoutes ont été réalisées avec une chaîne audio classique (PC -> Carte son -> ampli/diffusion) et cette même chaîne avec le montage inséré entre la carte son et l'amplificateur.

La qualité d'écoute est dégradée avec l'ajout du module mais reste correct. Notons que :

- La fréquence d'échantillonnage du signal (20Khz) est insuffisante pour reproduire tout le spectre audible ($F_{\text{nyquist}} = 10\text{kHz}$). L'échantillonnage sur 8 bits seulement est certainement insuffisant.
- Etant donnée les performances du module PWM, il a été choisi de maximiser la fréquence de base du PWM (160kHz) au détriment de la résolution du « duty cycle » sur 8 bits (Pour une résolution sur 10 bits, $F_{\text{PWM}} = 45\text{kHz max}$). Cette résolution est trop faible (couramment $F_{\text{PWM}} > 10 f_{\text{nyquist}}$ et résolution ≥ 16 bits)
- Le filtre passe bas qui doit couper les harmoniques liées au hachage du signal à la fréquence PWM mériterait d'être plus franc (1^{er} ordre à $f_c = 10\text{kHz}$).
- La qualité du montage analogique est faible (pas de découplage des tensions d'alimentations près des AOP, composants peu performants, câbles non blindés)
- La tension d'offset ajoutée avant d'attaquer l'ADC et soustraite après le PWM est obtenue par un simple pont diviseur et participe à l'ajout de bruit.

Traitement/Filtrage

L'idée générale est d'implémenter un ou plusieurs filtre FIR pour leur facilité de mise en œuvre. A noter que le coût calculatoire de ces filtres est important. Le nombre de coefficients (entre 8 et 20 selon les essais) est choisi de telle sorte qu'aucun coefficients négatifs n'apparaissent et qu'aucunes multiplications avec des entiers signés ne soit réalisées (coût calculatoire trop élevé). La fréquence d'échantillonnage (20kHz) associée au nombre de coefficients choisis permet un bon rapport performance/coût calculatoire. A l'écoute les filtres sont efficaces mais assez peu sélectif.

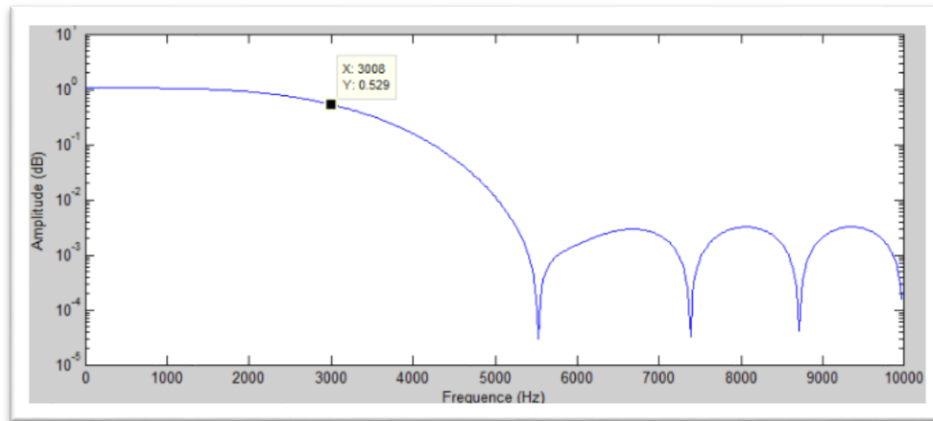


FIGURE 2 - BODE FILTRE 20 COEFFICIENTS, FC=3KHZ

La mise en place de filtres plus élaborés (passe bande à fréquences de coupures paramétrables par l'utilisateur par exemple) nécessitera deux études :

- Faisabilité d'un calcul embarqué des coefficients des filtres (problématique temps de calcul). Si impossible, enregistrement de tables de coefficients pour un nombre déterminé de filtres (cout mémoire)
- Estimation du temps de calcul disponible pour le calcul du filtre -> repercution sur l'ordre du filtre maximum et/ou la possibilité d'utiliser des coefficients négatifs (multiplication de deux int non signés 8 bits : 1 cycle, multiplication de deux int signés 8 bits : 6 cycles)

Le projets est toujours en cours et des améliorations aux points précédents seront apportées.

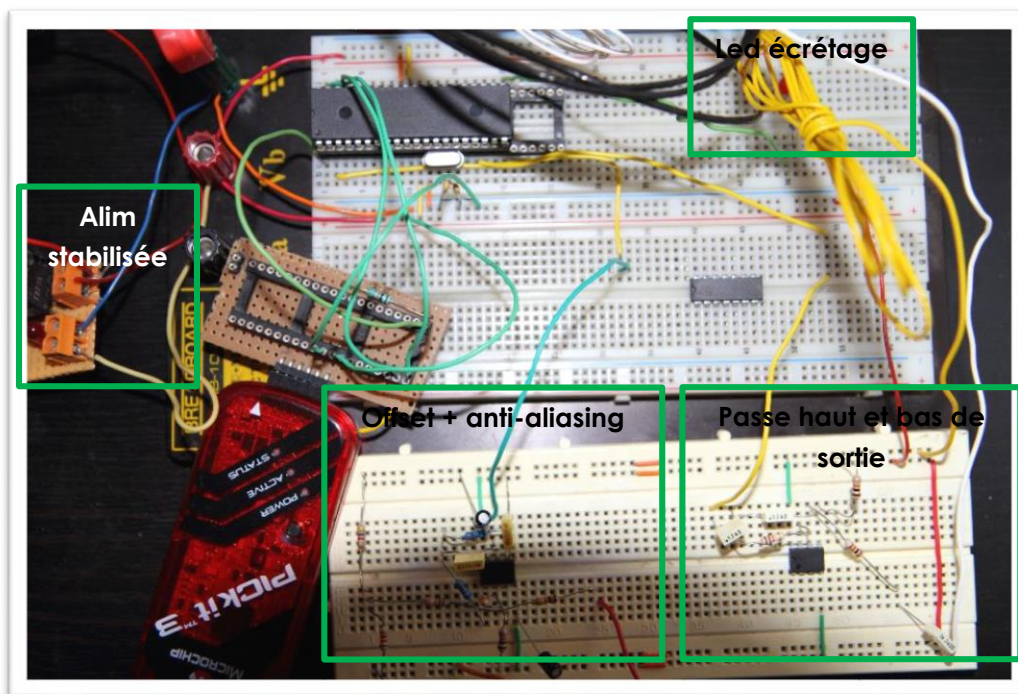


FIGURE 3 - MONTAGE SUR PLAQUETTES D'ESSAIS 1/2

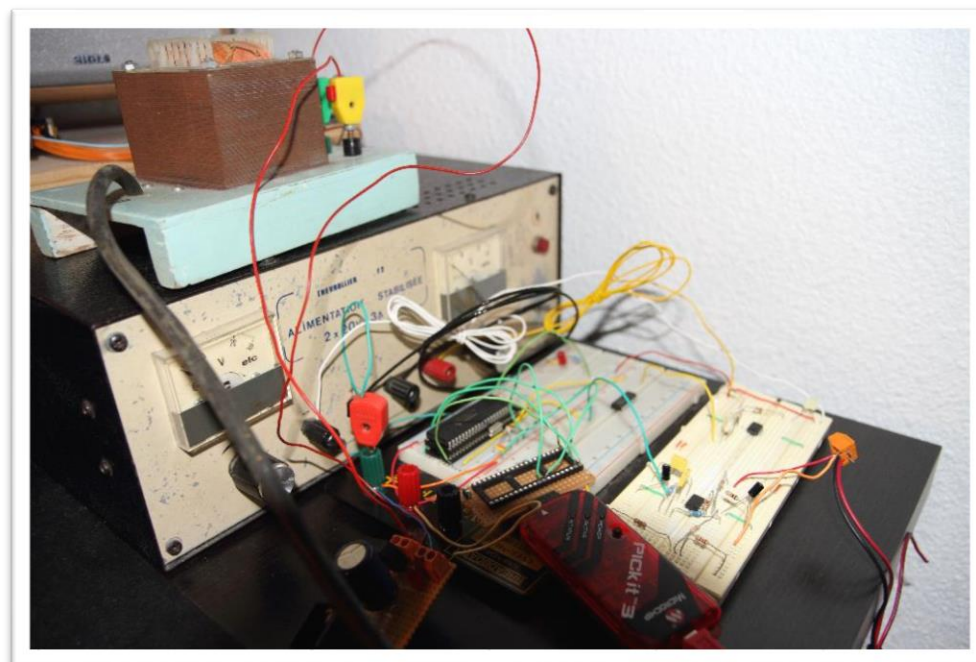


FIGURE 4 - MONTAGE SUR PLAQUETTES D'ESSAIS 2/2

Code source

Le code C du programme est disponible sur demande. Il a été réalisé sous MPLAB X et compiler avec XC8. Le debugging est réalisé à l'aide du kit de développement Microchip Pickit 3.

Documentation technique

- Datasheet PIC18F4550
- XC8 Compiler User manual