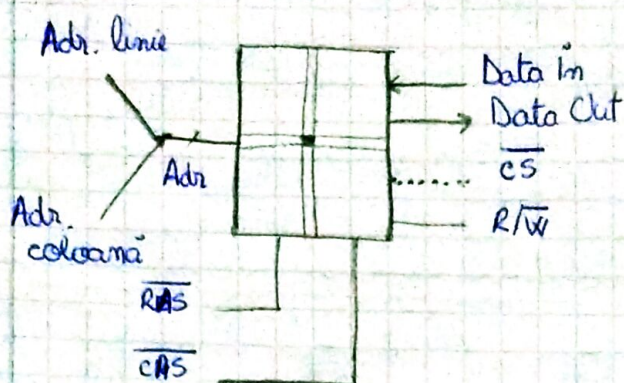


CURS 8

MEMORIE RAM DINAMICĂ



Acest tip de memorie necesită REFRESH la cel mult 2ms.

Memoria pentru refresh este organizată ca fiind dreptunghiulară (nr. de linii rămâne constant la 128)



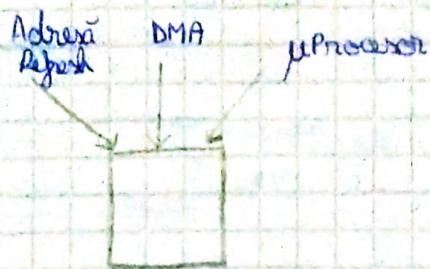
Se folosește o citire "falsă" astfel încât să citim o linie întreagă
 \Rightarrow se face refresh la toate celele din linie

$$\frac{2ms}{128 \text{ linii}} = 15 \mu s / \text{linie}$$

Refresh-ul înseamnă :

1. să existe un timer de aproximativ $15 \mu s$ ca să ne putem duce la următoarea linie și să ajungem din nou la linia curentă în maxim 2ms

2. numărator modulo 128 pentru a determina linia următoare



Cel mai mic DMA are 4 canale (\Rightarrow poate lucra cu 4 zone de memorie) \Rightarrow Putem folosi DMA-ul pentru operația de refresh (folosim unul dintre canale) \Rightarrow îi dăm adresa de refresh și DMA-ul le ia din memorie

Numărătorul va fi integrat în DMA \Leftrightarrow canalul 0 al DMA-ului

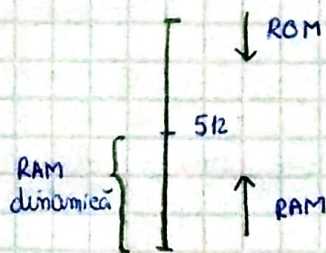
Concluzie: DMA \rightarrow i/E
 \rightarrow refresh

Când permite BIOS-ul, trebuie să configurăm canalul 0 al DMA-ului:

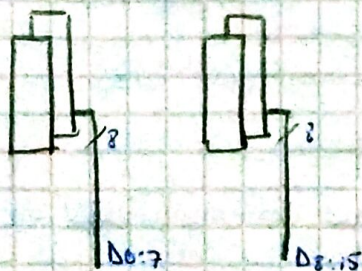
- să setăm număratorului la 128 de linii
- să setăm timer-ul la 15 μ s

1. CAPACITATE: 512 K

2. SPAȚIU DE ADRESARE: 0: 512 K \rightarrow $\overline{\text{RAMSEL}} = A_{19}$

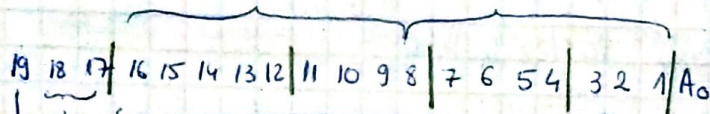
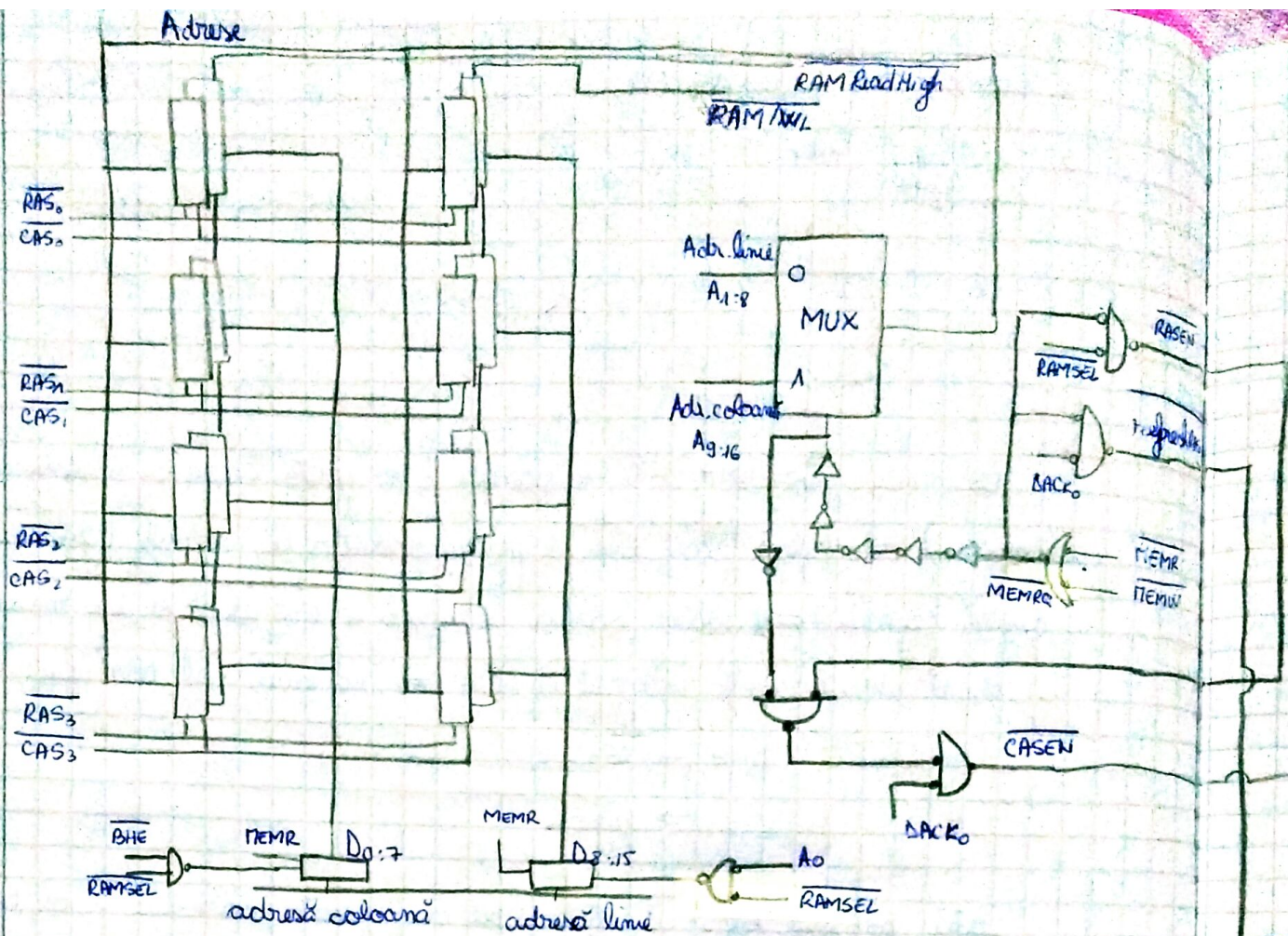


3. TIP DE MEMORIE: 64 K x 1 \Rightarrow 8 chipuri pentru un octet



64K cuvinte = 128 KB

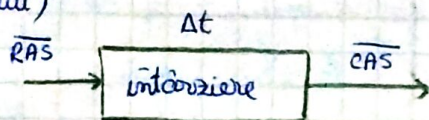
\uparrow Exemplu didactic



0 → 0:512K
1 → 512K: 1M

(indicele blocului)

ce rând este activ la un moment dat (se folosește un decodificator)



Trebuie să avem grijă să generăm \overline{CAS} după un anumit timp după \overline{RAS} .
Acestă întârziere poate fi generată:

- printr-un CLK? (folosește 3 bistabili)
- printr-o linie de întârziere
- printr-o serie de inversoare

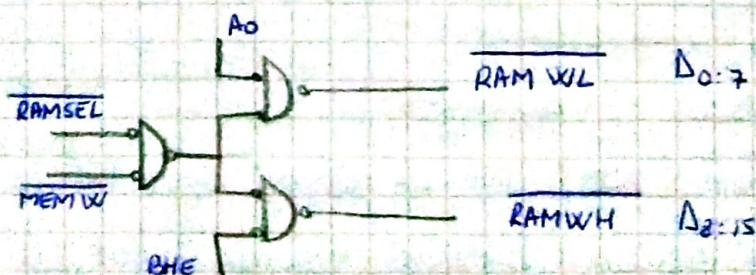
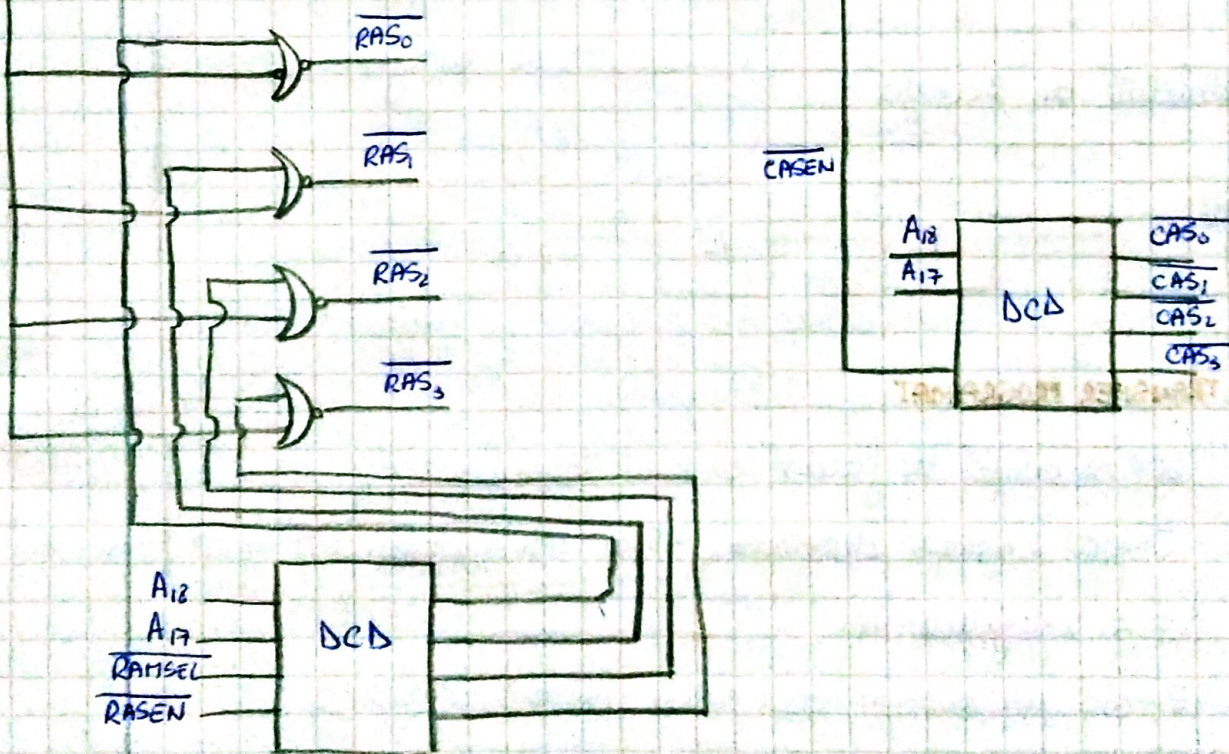
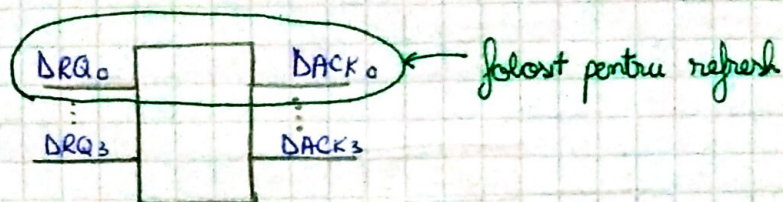
Trecerea de la linie la coloană se face în momentul în care primim o cerere de lucru cu memoria.

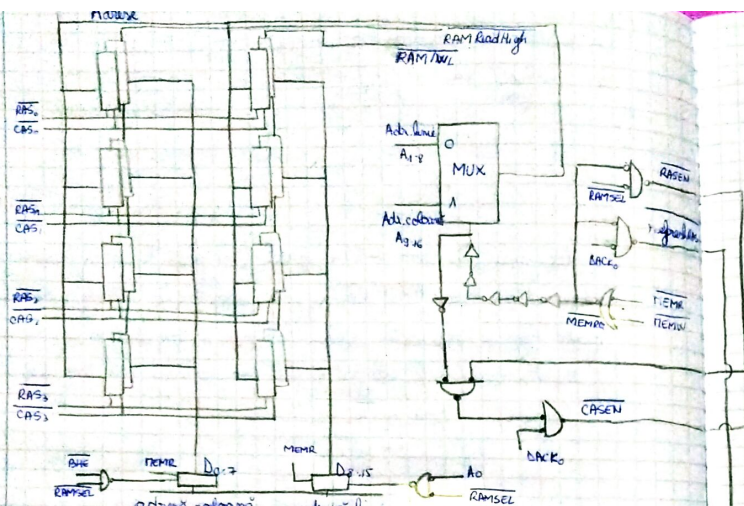
$$\overline{RASEN} + A_{18} A_{17} \Rightarrow \begin{cases} \rightarrow RAS_0 \\ \rightarrow RAS_1 \\ \rightarrow RAS_2 \\ \rightarrow RAS_3 \end{cases}$$

$$\overline{CASEN} + A_{18} A_{17} \Rightarrow \begin{cases} \rightarrow CAS_0 \\ \rightarrow CAS_1 \\ \rightarrow CAS_2 \\ \rightarrow CAS_3 \end{cases}$$

Avem nevoie și de normalul refresh RAS.

Pentru refresh folosim canalul 0 DMA.

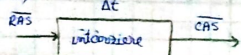




la chip de memorie 64K

ce când este activ la un moment dat (se folosește un decodificator)

0 → 0.512K
1 → 512K-1M
(inducând blocului)



Trebuie să avem grijă să generăm $\overline{\text{CAS}}$ după un anumit timp după $\overline{\text{RAS}}$.

Această întârziere poate fi generată:

- printr-un CLK? (folosesc 3 bistabili)
- printr-o linie de întârziere
- printr-o rețea de inversare

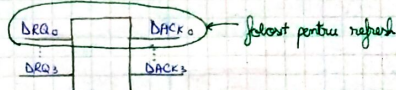
Trasarea de la linie la coloană se face în momentul în care primim o comandă de lucru cu memoria.

$$\overline{\text{RASEN}} + A_{18} A_{17} \Rightarrow \begin{cases} \overline{\text{RAS}}_0 \\ \overline{\text{RAS}}_1 \\ \overline{\text{RAS}}_2 \\ \overline{\text{RAS}}_3 \end{cases}$$

$$\overline{\text{CASEN}} + A_{18} A_{17} \Rightarrow \begin{cases} \overline{\text{CAS}}_0 \\ \overline{\text{CAS}}_1 \\ \overline{\text{CAS}}_2 \\ \overline{\text{CAS}}_3 \end{cases}$$

Avem nevoie și de normalul refresh RAS.

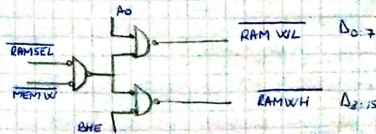
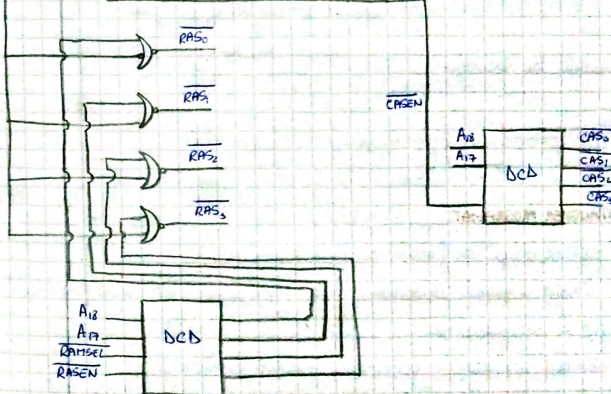
Pentru refresh folosim canalul 0 DMA.



folosesc pentru refresh



E greșită : C



DMA-ul lucrează pe octet, iar μ procesorul pe cuvânt

Pentru refresh dăm adresa $A_1:A_8$, iar DMA-ul $A_0:A_7$?

\Rightarrow refresh-ul se face din 2 în 2

\Rightarrow folosim $A_1:A_8$ când e μP și $A_0:A_7$ când e DMA.

\Rightarrow

