**计算机组成原理 实验报告**

姓名： 杨佳熹 学号：PB17000050 实验日期：2019-3-28

**一、实验题目：**

Lab02 数据通路与状态机

**二、实验目的：**

设计一算术逻辑运算单元（ALU），实现xxxx功能；利用前述的ALU模块与适当的硬件电路，完成xxxx功能。

**三、实验平台：**

ISE / Vivado（暂不支持其他Verilog HDL开发环境的检查）

**四、实验过程：**

此处讲述实验过程，最好附上关键模块的代码。

**五、实验结果：**

此处讲述实验结果，必须附上最后的仿真波形图或是下载到板子上的实拍结果图（视实验要求而定）。

**六、心得体会：**

此处讲述实验的心得体会与改进意见。

上机实验报告的文件名格式与电子版作业一致，为：LabXX-PB12345678-张三。

如果已经提交后想要更改,则按“LabXX-PB12345678-张三-改-更改次数.pdf”进行更改。

上机实验报告的提交方式将另行公布。