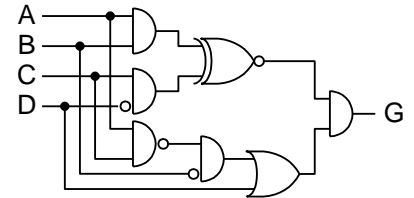


**INSTITUTO SUPERIOR DE ENGENHARIA DE LISBOA**  
**DEPARTAMENTO DE ENGENHARIA DE ELECTRONICA E TELECOMUNICAÇÕES E DE COMPUTADORES**  
**Lógica e Sistemas Digitais**  
**2º teste - (21/Fev/2008)**

[1]

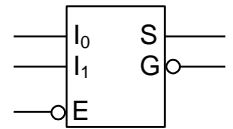
- a) Dada a função  $F = \overline{[(\bar{A} + B) \cdot (A + \bar{B}) \oplus A \cdot \bar{B}] \cdot (A \cdot \bar{B} \cdot C + A \cdot \bar{C} + B \cdot C)}$ , obtenha a forma AND-OR, simplificando algebricamente.
- b) Dado o circuito da figura, obtenha a forma OR-AND simplificada, utilizando mapas de *Karnaugh*.



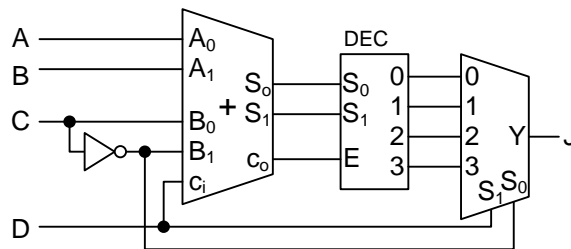
[2] Não dispondo das variáveis na forma complementar, realize com o mínimo de componentes as seguintes funções:

- a)  $H = A \cdot \bar{B} \cdot C \cdot D + \bar{A} \cdot B \cdot C \cdot D + \bar{A} \cdot \bar{B} \cdot \bar{C} \cdot D + A \cdot B \cdot \bar{C} \cdot D$ , apenas com portas XOR e NOR de duas entradas. Desenhe o circuito, explicitando o método utilizado.
- b)  $I = \bar{A} \cdot C + \bar{A} \cdot \bar{D} + \bar{B} \cdot D + A \cdot B \cdot D$ , apenas com multiplexers de 4x1.

[3] Projecte o módulo da figura ao lado que tem o seguinte comportamento: a saída S fica activa quando  $I_1 = 1$ , e fica a 0 quando  $I_0 = 1$  e  $I_1 = 0$ . Para as condições não definidas o valor da saída S é indiferente. A saída G fica activa quando pelo menos uma das entradas  $I_0$  ou  $I_1$  estiver activa. A entrada E funciona como inibidora da saída G. Para



[4] Dado o circuito da figura abaixo, obtenha a expressão simplificada para a saída J. Justifique.



[5]

- a) Dado o número  $(753)_8$  em código dos complementos em base 8 represente-o em base 16 com o menor número de algarismos em sinal e amplitude.
- b) Na operação  $(A \ 1 \ \bar{B}) + (A \ 1 \ \bar{B}) - 2$  calcule, justificando, expressões booleanas para cada um dos quatro *bits* do resultado (em função de A e B).
- c) Complete os campos da tabela, assumindo que numa ALU de 4 *bits* está seleccionada a operação  $R = A - B - C_i$ . Justifique sucintamente os cálculos efectuados e o significado dos valores dos vários indicadores.

	R	A	B	Ci	Cy/ Br	Ov	BL	GE
Base 2		1110						
Base 10	natural			0		-	-	-
	relativo				-	1	-	-

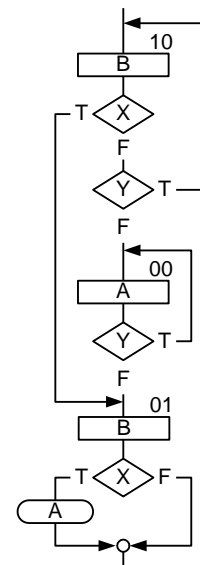
[6] Dado o programa em CUPL, desenhe o *ASM-chart* referente a este módulo. Os símbolos gráficos de decisão só devem conter o teste a uma variável, ou seja, não devem conter expressões booleanas.

```
[Q0..1].AR = 'b' 0;
[Q0..1].SP = 'b' 0;
```

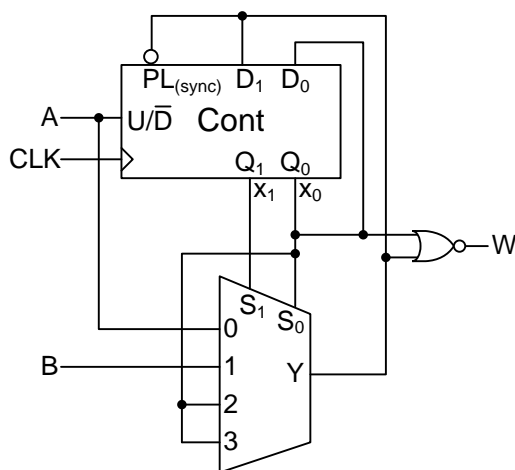
```
SEQUENCE [Q1,Q0]{
PRESENT 0
    out Z;
    if !A next 1;
    if A#B next 2;
PRESENT 1
    if A$B next 3;
    default next 2;
PRESENT 2
    if A out Z;
    if !A out W;
    next 3;
PRESENT 3
    next 0;
}
```

[7] Dada a máquina de estados descrita pelo *ASM-chart* da figura:

- obtenha as funções de saída e de geração do estado seguinte utilizando *flip-flops* do tipo JK;
- realize a máquina de estados descrita pelo ASM da figura utilizando uma PAL22V10. Descreva o programa em CUPL utilizando a estrutura SEQUENCE e especifique os pinos utilizados.
- admita a existência de uma entrada **síncrona** R que quando activa leva a máquina para o estado zero e aí permanece enquanto R estiver activa. Indique as alterações a realizar na implementação da alínea a) de forma a implementar esta funcionalidade.



[8] Desenhe o *ASM-chart* correspondente ao circuito da figura abaixo, com início no estado 00.



Os docentes

Questão	1a	1b	2a	2b	3	4	5a	5b	5c	6	7a	7b	7c	8
Classificação	1,5	1,5	1,5	1,5	1	2	0,5	1,5	1,5	1,5	2	1,5	0,5	2