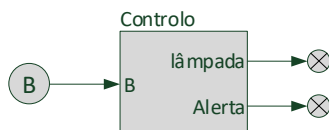


3.º Trabalho prático

Projecte um sistema para controlo de uma lâmpada accionado por um botão, conforme a figura.



Sempre que se prime o botão a lâmpada muda de estado, ou seja, se estiver acesa apaga-se, se estiver apagada acende-se.

Para poupar energia, o sistema inclui um temporizador que poderá levar a que a lâmpada se apague sem que seja necessário voltar a premir o botão.

O sistema obedece ao seguinte esquema de temporização:

- Quando se prime o botão e a lâmpada acende, caso não se volte a premir o botão a lâmpada apaga-se passados 5 segundos.
- Quando se prime o botão e a lâmpada acende, se o botão permanecer premido, adiciona aos 5 segundos o número de segundos que botão esteve premido multiplicado por 5.
- Se o tempo que o botão permanece premido for maior ou igual a 3 segundos, a lâmpada fica permanentemente acesa, só voltando a apagar por nova actuação do botão. Para evidenciar esta situação, o sistema activa o sinal **Alerta**, com o objectivo de informar que o estado de permanência foi atingido e que a lâmpada deverá ser “desligada manualmente”.

A arquitectura do módulo de Controlo que a seguir se apresenta é um simples esquema de princípio de funcionamento, podendo ser ajustada ou até mesmo substituída, mediante acordo, entre cada grupo de alunos e o docente da respectiva turma.

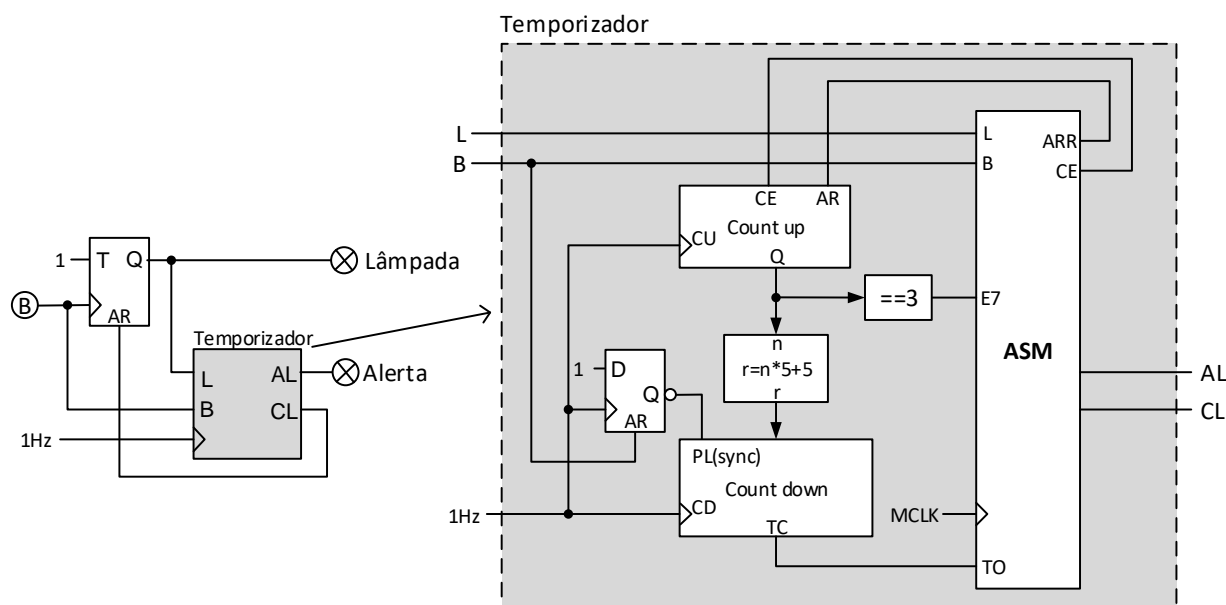


Figura 3 - Esquema de Princípio de Funcionamento do Módulo de Controlo

Lógica e Sistemas Digitais

Departamento de Engenharia de Electrónica e Telecomunicações e de Computadores

De forma a melhor explorar o processo de síntese e teste, solicita-se a execução do trabalho em duas fases:

1.ª fase: Realize o módulo de controlo (CTRL) recorrendo a *flip-flops* do tipo D, para suporte à implementação da memória de estado. Utilize um dispositivo de lógica programável (PAL), para a implementação da lógica combinatória geradora de estado seguinte e dos sinais de saída. Nesta fase, o sinal MCLK deve ser produzido manualmente, através de um comutador. As entradas e saídas do módulo de controlo deverão ser simuladas, respectivamente, por comutadores e LEDs da base de ensaio (ATB). Note que na 1.ª fase, não se implementam os outros módulos representados no diagrama de blocos, mas o *ASM-chart* deve corresponder já aos requisitos necessários à implementação da 2.ª fase.

2.ª fase: Nesta fase, a implementação do módulo de controlo utiliza os *flip-flops* internos da PAL. Implementam-se agora, também sobre esse dispositivo de lógica programável, todos os outros módulos funcionais. Os sinais de *clock* (incluindo MCLK) deverão ser gerados por osciladores externos, disponíveis na base de ensaio.

Após a apresentação, cada grupo elabora um relatório sobre o trabalho, do qual conste:

- o enunciado do trabalho;
- a descrição sucinta dos métodos adoptados no projecto;
- em anexo os esquemas lógicos (ORCAD ou Logisim) e o código CUPL.

A apresentação do trabalho decorre no laboratório em data a combinar com o respectivo docente.