## INSTITUTO SUPERIOR DE ENGENHARIA DE LISBOA

## ÁREA DEPARTAMENTAL DE ENGENHARIA DE ELETRÓNICA E TELECOMUNICAÇÕES E DE COMPUTADORES Lógica e Sistemas Digitais

2º teste – inverno 2011/12 (10fev'12)

[1]

- a) Dada a função  $F = \overline{\left(\overline{C + B\overline{C}} \cdot A + A\overline{D}\right) \cdot \left(\overline{A} \oplus AD\right)}$ , obtenha a forma OR-AND, simplificando algebricamente.
- b) Obtenha a forma AND-OR simplificada de  $G = \overline{(A \oplus \overline{C})} \cdot \overline{\overline{A} + \overline{C}} + \overline{(B \oplus \overline{C} + C\overline{E})} + A \overline{B} C D$ , utilizando mapas de *Karnaugh*.
- [2] Não dispondo das variáveis na forma complementar, realize com o mínimo de componentes as seguintes funções:
  - a)  $H = \overline{A} \overline{B} + \overline{C} + D + \overline{E}$ , apenas com portas NAND e NOR de duas entradas.
  - b)  $I = \overline{\overline{A} + \overline{C} \overline{D}} + \overline{A + \overline{B} + D}$ , apenas com *multiplexers* 4x1.
- [3] Dado o circuito ao lado, obtenha a expressão simplificada para a saída J. Justifique.

[4]

- a) Represente o número -(B0C)<sub>16</sub> em código dos complementos na base 2, com o menor número de bits.
- b) Na subtração indicada abaixo, obtenha as expressões booleanas dos *bits* do resultado R e do indicador de arrasto (Bw), entendendo A e B como variáveis binárias.
- c) Complete os campos da tabela, assumindo que numa ALU de 4 bits está seleccionada a operação SBB ( $R = A B C_i$ ). Justifique sucintamente os cálculos efetuados e explique o significado dos vários indicadores, concretizando para os valores em presença.

|    | $\overline{A}B$ | Ā     | A     |
|----|-----------------|-------|-------|
|    | В               | В     | 1     |
| Bw | $R_2$           | $R_1$ | $R_0$ |

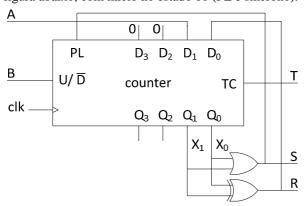
|         |          | R | A | В    | Ci | Cy/ | Ov | AE | т |
|---------|----------|---|---|------|----|-----|----|----|---|
| Base 2  |          |   |   | 1111 |    | Bw  | Ov | AL | L |
| Base 10 | natural  |   |   |      | 0  |     | -  |    | _ |
|         | relativo |   |   |      |    | -   | 1  | -  |   |

D

Е

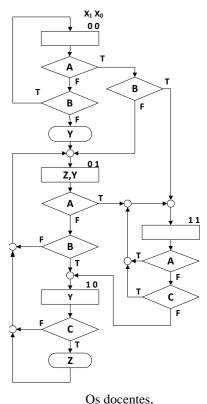
B<sub>2</sub>

- [5] Desenhe o *ASM-chart* correspondente à máquina de estados aqui descrita em CUPL.
- [6] Dada a máquina de estados descrita pelo *ASM-chart* da figura ao lado:
  - Calcule as expressões necessárias e desenhe o diagrama lógico correspondente, tendo por base flip-flops JK.
  - b) Descreva-a em CUPL, recorrendo à estrutura SEQUENCE, e explicite os pinos necessários, admitindo que utiliza uma PAL 22v10.
- [7] Desenhe o *ASM-chart* correspondente ao circuito da figura abaixo, com início no estado 00 (PL é síncrono).



[Q0..1].AR = 'b'0; [Q0..1].SP = 'b'0;

SEQUENCE [Q1..0] { PRESENT 2 IF !C OUT Z; NEXT 3: PRESENT 1 OUT X; IF A & B NEXT 1; IF !(A # C) NEXT 2; **DEFAULT NEXT 0;** PRESENT 0 IF A & !B OUT X; IF C & !A NEXT 0; IF !C NEXT 2; OUT Z; **DEFAULT NEXT 1;** PRESENT 3 OUT Y; IF !(C & B) NEXT 1; IF !B OUT X; **DEFAULT NEXT 0;** }



 Questão
 1a
 1b
 2a
 2b
 3
 4a
 4b
 4c
 5
 6a
 6b
 7

 Classificação
 1,5
 1
 1,5
 1,5
 3
 1
 1,5
 2
 2
 2
 1
 2