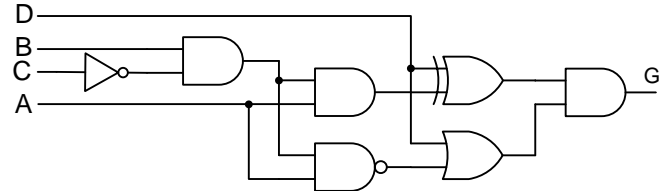


INSTITUTO SUPERIOR DE ENGENHARIA DE LISBOA
DEPARTAMENTO DE ENGENHARIA DE ELECTRONICA E TELECOMUNICAÇÕES E DE COMPUTADORES
Lógica e Sistemas Digitais
2º teste - (11/Fev/2008)

[1]

a) Dada a função $F = \left(\overline{\overline{A} \cdot \overline{C} + \overline{D}} \cdot (A \cdot B \oplus \overline{A} \cdot B) \right) \oplus \left(\overline{\overline{A} \cdot B + \overline{A} \cdot \overline{C} \cdot \overline{D} + \overline{C} + \overline{D}} \right)$, obtenha a forma AND-OR, simplificando algebricamente.

b) Dado o circuito da figura, obtenha a forma OR-AND simplificada, utilizando mapas de *Karnaugh*.

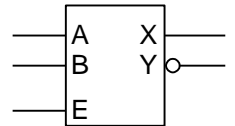


[2] Não dispondo das variáveis na forma complementar, realize com o mínimo de componentes as seguintes funções:

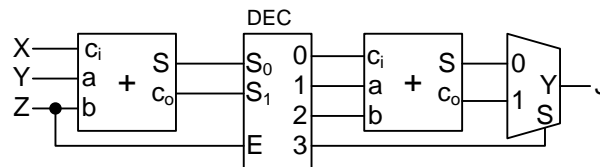
a) $H = A \cdot \overline{B} \cdot C \cdot D + \overline{A} \cdot B \cdot C \cdot D + \overline{A} \cdot \overline{B} \cdot \overline{C} \cdot D + A \cdot B \cdot \overline{C} \cdot D$, apenas com portas XOR e NOR de duas entradas. Desenhe o circuito, explicitando o método utilizado.

b) $I = A \cdot C + \overline{A} \cdot \overline{B} + \overline{B} \cdot C + \overline{A} \cdot B \cdot \overline{C}$, apenas com multiplexers de 4x1. Só dispõe de A, \overline{B} e C .

[3] Projecte o módulo da figura ao lado que tem o seguinte comportamento: a saída X fica activa quando $(A-B) \neq 0$, a saída Y fica activa quando $A == X$. A entrada E funciona como inibidora do circuito, ou seja, quando a zero desactiva as saídas X e Y.



[4] Dado o circuito da figura abaixo, obtenha a expressão simplificada para a saída J. Justifique.



[5]

a) Represente o número -1 em código dos complementos para dois a 9 bits, e determine, para o mesmo domínio, a sua representação em base 8, em código de sinal e amplitude.

b) Na operação $(A \ 1 \ \overline{B}) * 3$ calcule, justificando, expressões booleanas para cada um dos cinco *bits* do resultado (em função de A e B).

c) Complete os campos da tabela, assumindo que numa ALU de 4 *bits* está seleccionada a operação $R = A - B - C_i$. Justifique sucintamente os cálculos efectuados e o significado dos valores dos vários indicadores.

	R	A	B	Ci	Cy/ Br	Ov	BL	GE
Base 2			0001					
Base 10	natural				1	-		-
	relativo				-		-	

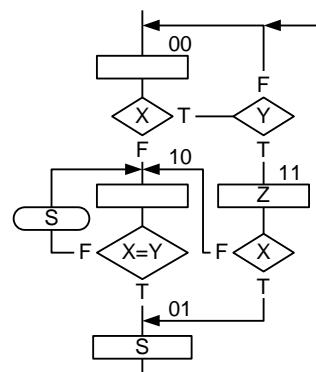
[6] Dado o programa em CUPL, desenhe o *ASM-chart* referente a este módulo. Os símbolos gráficos de decisão só devem conter o teste a uma variável, ou seja, não devem conter expressões booleanas.

```
[Q0..1].AR = 'b' 0;
[Q0..1].SP = 'b' 0;
```

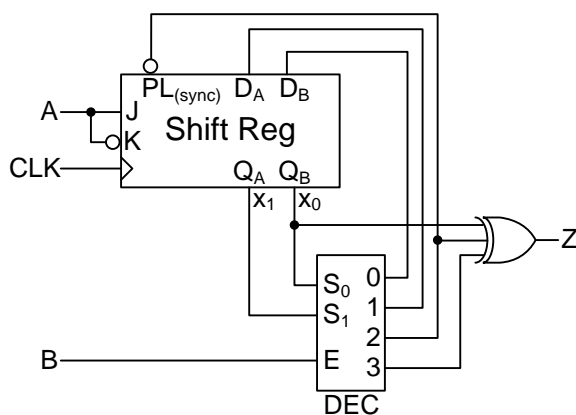
```
SEQUENCE [Q1,Q0]{
PRESENT 0
  out Z,W;
  if !A next 1;
  if A&!B next 2;
  default next 0;
PRESENT 1
  if A#B next 3;
  default next 2;
PRESENT 2
  next 3;
PRESENT 3
  if A out Z;
  next 0;
}
```

[7] Dada a máquina de estados descrita pelo *ASM-chart* da figura:

- obtenha as funções de saída e de geração do estado seguinte utilizando *flip-flops* do tipo JK;
- realize a máquina de estados descrita pelo ASM da figura utilizando uma PAL22V10. Descreva o programa em CUPL utilizando a estrutura SEQUENCE e especifique os pinos utilizados.
- admita a existência de uma entrada I que quando activa inibe a evolução de estados. Indique as alteração a realizar na implementação da alínea a) de forma a implementar esta funcionalidade. Não é admitida como solução a inibição do sinal de *clock*.



[8] Desenhe o *ASM-chart* correspondente ao circuito da figura abaixo, com início no estado 00.



Os docentes

Questão	1a	1b	2a	2b	3	4	5a	5b	5c	6	7a	7b	7c	8
Classificação	1,5	1,5	1,5	1,5	1	2	0,5	1,5	1,5	1,5	2	1,5	0,5	2