

产品概述

XS2184 是一个四通道、供电设备（PSE）电源控制器，内建 N 通道 MOSFET，设计用于 IEEE® 802.3at/af 兼容 PSE。器件提供用电设备（PD）侦测、分级、限流以及负载断开检测。器件支持自动工作和软件编程。器件还支持最新二事件分级。采用单电源供电，能够为单个端口提供高达 30W 的功率，并为传统的 PD 设计提供大电容检测。

器件通过 I²C 兼容 3 线串口进行软件配置和编程，通过 I²C 接口随时提供端口的电流和电压读数。全面的可编程能力提高了系统设计灵活性，并提供现场诊断功能，满足各种非标准系统应用。

采用 48 引脚 QFN48L(0707x0.75-0.50)(H)功率封装，工作在扩展级（-40℃至+105℃）温度范围。

主要特点

- ◆ 兼容 IEEE 802.3at/af
- ◆ 0.25Ω 电流检测电阻
- ◆ 9 位端口电流和电压实时监测
- ◆ 兼容 I²C，3 线串口
- ◆ 支持独立供电操作
- ◆ 为遗留设备提供高容值检测
- ◆ 支持直流负载断开检测
- ◆ 内建 100V_{DS} N 通道 MOSFET
- ◆ 48-PIN QFN48L(0707x0.75-0.50)(H)功率封装

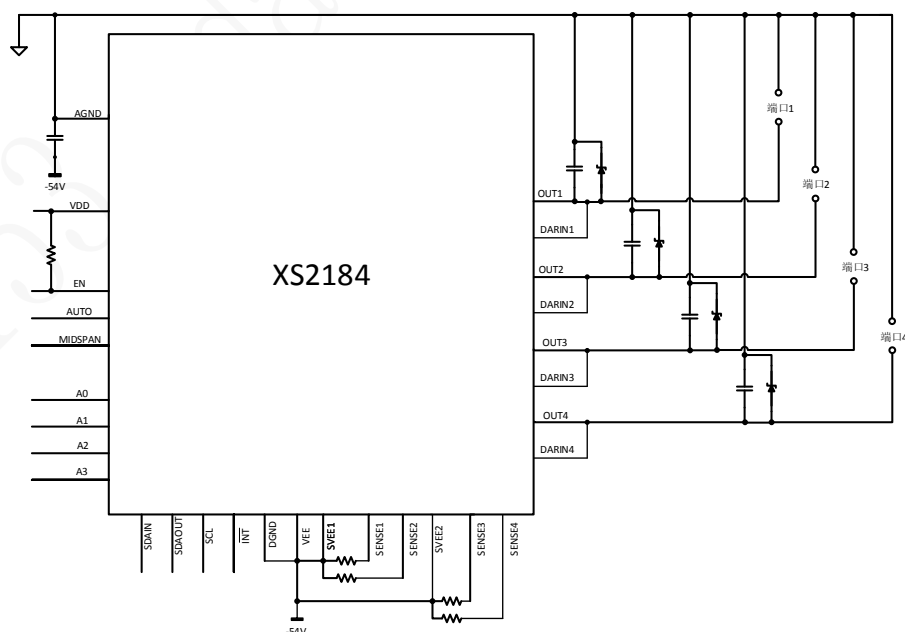
典型应用

- ◆ PSE-ICM
- ◆ 供电设备（PSE）
- ◆ 交换机/路由器
- ◆ 中跨电源注入

订购信息

PART	TEMP RANGE	PIN-PACKAGE
XS2184	-40℃~+105℃	QFN48L(0707x0.75-0.50)(H)

简化应用框图



最大额定值

(除非额外说明, 所有电压均参考 V_{EE})

AGND.....	-0.3V ~ +85V	连续功耗 ($T_A = +70^\circ\text{C}$)	
DGND, SVEE.....	-0.3V ~ +0.3V	48-PIN QFN(derate 34.5mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)	2758mW
V_{DD}	-0.3V ~ 低于($V_{AGND} + 0.3V$) 和 +4V	封装热阻 (注 1):	
OUT_.....	-0.3V ~ ($V_{AGND} + 0.3V$)	θ_{JA}	+29 $^\circ\text{C}/\text{W}$
SENSE_.....	-0.3V ~ +22V	θ_{JC}	+1.7 $^\circ\text{C}/\text{W}$
A3, A2, A1, A0, MIDSPAN, AUTO,		工作温度范围.....	-40 $^\circ\text{C}$ ~ +105 $^\circ\text{C}$
$\overline{\text{INT}}$, SCL, SDAIN, SDAOUT, EN 对 DGND..	-0.3V ~ +6V	存储温度范围.....	-65 $^\circ\text{C}$ ~ +150 $^\circ\text{C}$
$\overline{\text{INT}}$ 和 SDAOUT 流入最大电流.....	20mA	节温.....	+150 $^\circ\text{C}$
OUT_流入最大电流.....	内部调制	合金温度(焊接, 10 秒).....	+300 $^\circ\text{C}$
		焊接温度(回流).....	+260 $^\circ\text{C}$

注 1: 封装热阻依据 JEDEC 规范 JESD51-7 获得。

电参数

$V_{AGND} = 32V \sim 60V$, $V_{EE} = V_{DGND} = 0V$, $T_A = -40^\circ\text{C} \sim +105^\circ\text{C}$ 。除非特别标注, 所有电压均参考 V_{EE} 。典型值均在 $V_{AGND} = 54V$, $T_A = +25^\circ\text{C}$, 且所有寄存器默认设置时测得。PIN 脚流入的电流记为正, 反之为负。(注 2)

参数	符号	条件	Datasheet			单位	
			MIN	TYP	MAX		
供电							
工作电压范围	V _{AGND}	V _{AGND} 对地电压	32		60	V	
供电电流	I _{EE}	V _{OUT_} =V _{SENSE_} =0V; $\overline{\text{INT}}$, SDAOUT 和其他逻辑输入均悬空; V _{SCL} =V _{SDAIN} =V _{DD} ; 当内部功率管开启后测量 AGND 流入电流。		5	7	mA	
电流限制和过流							
电流限制箝位电压	V _{SU_LIM}	V _{OUT_} =0V, 电流限制模式下 V _{SENSE_} 允许的最大电压 (通过 I ² C 接口配置) (注 3)	ILIM_ 寄存器 设置为 80h, Class0-3	101	106.25	111.5	mV
			ILIM_ 寄存器 设置为 C0h, Class4	200	212.5	225	
启动后过流阈值	V _{CUT}	V _{OUT_} =0V 时, 启动后 t≤t _{FAULT} 时间内 过流 V _{SENSE_} 允许的阈值	ICUT_ 寄存器 设置为 14h, Class0-3	89	93.75	98.5	mV
			ICUT_ 寄存器 设置为 91h, Class4	151	159.4	167.5	
折返初始电压	V _{FLBK_ST}	当电流限制触发电压开始折返时, V _{OUT_} 与 V _{EE} 的压差。	ILIM_ 寄存器设置为 80h		32		V
			ILIM_ 寄存器设置为 C0h		18		
折返终止电压	V _{FLBK_END}	当电流限制达到 V _{TH_FB} 时, V _{OUT_} 与 V _{EE} 的压差			46		V
最小折返电流限制阈值	V _{TH_FB}	V _{OUT_} = V _{AGND} =60V			35		mV
SENSE_输入偏置电流		V _{SENSE_} =V _{EE}				-2	μA

供电监测						
V _{EE} 欠压锁定	V _{EE_UVLO}	随着 V _{AGND} 对地电压逐渐增加, V _{AGND} 电压		29		V
V _{EE} 欠压锁定迟滞	V _{EE_UVLOH}	V _{ANGD} < V _{EE_UVLO} - V _{EE_UVLOH} 时, 端口关断		3		V
V _{EE} 过压锁定	V _{EE_OV}	V _{AGND} 对地电压逐渐增加, 当 V _{AGND} 电压 > V _{EE_OV} 时, 端口关断		62		V
V _{EE} 过压锁定迟滞	V _{EE_OVH}			1		V
V _{EE} 欠压	V _{EE_UV}	V _{AGND} 对地电压逐渐增加, 当 V _{AGND} 电压 < V _{EE_UV} 时, V _{EE_UV} 事件位被设置 1		40		V
VDD 输出电压	V _{DD}	I _{DD} =0~10mA	3	3.3	3.6	V
VDD 欠压锁定	V _{DD_UVLO}			2		V
热关断阈值	T _{SHD}	如果结温超过该值端口关断、芯片复位(测试模式)(注 4)		140		℃
热关断迟滞	T _{SHDN}	温度减小(测试模式)(注 4)		20		℃
输出监测						
OUT_输入电流	I _{BOUT}	空闲时, V _{OUT_} =V _{AGND}			2	μA
		上电模式下, V _{AGND} =48V, V _{OUT_} =0V			-70	μA
空闲时 OUT_ 上拉电阻	R _{DIS}	检测和分级关闭, 端口下电	0.7	1	1.25	MΩ
PGOOD 高阈值	PG _{TH}	V _{OUT} 对地电压, OUT_减小时	1.5	2	2.5	V
PGOOD 迟滞	PG _{HYS}			220		mV
PGOOD 低到高 消抖滤波	t _{PGOOD}	V _{OUT_} 达到 PG _{TH} 设置 10h 寄存器中 PGOOD_bit 时的时间	2		4	ms
负载断开						
直流负载断开阈值	V _{DCTH}	V _{OUT_} =0V 时, 在断开前所允许的 V _{SENSE_} 最小值	1.25	1.875	2.5	mV
负载断开时间	t _{DISC}	从 V _{SENSE} < V _{DCTH} 到栅端关断的时间	300		400	ms
检测						
检测电压(第一阶段)	V _{DPH1}	在第一检测阶段, V _{AGND} - V _{DET}	3.8	4	4.2	V
检测电压(第二阶段)	V _{DPH2}	在第二检测阶段, V _{AGND} - V _{DET}	8.8	9.1	9.4	V
电流限制保护	I _{DLIM}	V _{OUT_} =V _{AGND} , 检测阶段通过 OUT_测量电流	1.5		2	mA
短路阈值	V _{DCP}	在第一检测阶段之后, 如果 V _{AGND} - V _{OUT_} < V _{DCP} , 对 AGND 短路将被检测到		1.5		V
开路阈值	I _{D_OPEN}	开路情况下第一点测量电流阈值		12.5		μA
电阻检测窗口	R _{DOK}	根据两点斜率测量法计算两次检测电压差和电流差的商作为 R _{DOK} (注 5)	19		26.5	kΩ
电阻拒绝窗口	R _{DBAD}	低于该值检测拒绝			15.2	kΩ
		高于该值检测拒绝	32			
分级						
分级电压	V _{CL}	分级阶段 V _{AGND} - V _{OUT} 压差	15.5		20	V

电流限制保护	I _{CL_LIM}	V _{OUT_} =V _{AGND} ， 通过 OUT_ 测量电流		65	75	86	mA
分级事件计时	t _{CL_E}			14	18	22	ms
标记事件电压	V _{MARK}	标记事件时， V _{AGND} - V _{DET} 压差		8		9.6	V
标记事件电流	I _{MARK_LIM}	V _{DET} =V _{AGND} ， 在标记事件时通过 DET 测量电流		34	40	46	mA
标记事件计时	t _{MARK_E}			7	9	11	ms
分级电流阈值	I _{CL}	不同级别之间的分级电流 阈值	Class 0, Class 1	5.5	6.5	7.5	mA
			Class 1, Class 2	13	14.5	16	
			Class 2, Class 3	21	23	25	
			Class 3, Class 4	31	33	35	
			Class 4 上限	45	48	51	
N 通道 MOSFET							
漏源击穿电压	BV _{DSS}	端口关闭， I _D =250μA， V _{DRAIN_-} V _{SENSE_}		100			V
栅极零电压漏极电流	I _{DSS}	端口关闭， V _{DRAIN_-} V _{SENSE_} =100V				1	μA
栅体漏电	I _{GSS}	V _{DRAIN_-} V _{SENSE_} =0V（注 7）				± 100	nA
栅极阈值电压	V _{GS(th)}	V _{DRAIN_-} V _{SENSE_} =V _{GS} ， I _D =250μA（注 7）		1	1.7	2.3	V
漏源导通电阻	R _{DS(ON)}	端口开启， I _D =1A			250	280	mΩ
数字输入/输出（电压参考 V _{EE} ）							
数字输入低	V _{IL}					0.8	V
数字输入高	V _{IH}			2			V
内部输入 上拉/下拉电阻	R _{DIN}	到 VDD 或 DGND 的上拉（下拉）电阻		25	50	75	kΩ
开漏极输出低电压	V _{OL}	I _{SINK} =10mA				0.4	V
开漏极漏电	I _{OL}	V _{OUT_} =3.3V， 开漏端高电平				1	μA
SCL, SDAIN 输入漏电	I _{DL}	输入连接到拉电压				1	μA
硬件复位脉宽		使硬件复位的 EN 低电平最短持续时间		120			μs
计时							
启动时间	t _{START}	当内部功率管开启时，由 V _{SU_LIM} 设置的电流限制所允许的持续时间		50	60	70	ms
错误时间	t _{FAULT}	启动后，由 V _{FLT_LIM} 设置的过流错误所允许的持续时间		50	60	70	ms
电流限制	t _{LIM}	启动后时间（注 6）		50	60	70	ms
端口关断时间	t _{OFF}	在任意端口关断和复位状态下无响应之间的最小延时			0.1		ms
检测复位时间		检测开始前端口电压复位所允许的时间			80		ms
检测时间	t _{DET}	检测完成前所允许的最大时间				330	ms
中跨模式检测延时	t _{DMID}			2			s
分级时间	t _{CLASS}	允许的分级时间			19	25	ms
VEE_UVLO 开启延时	t _{DLY}	芯片工作前， V _{AGND} 必须高于 V _{EE_UVLO} 阈值的持续时间		2		4	ms
重启时间	t _{RESTART}	中跨模式关闭时，芯片从过流错误中恢复所等待的时间。		0.8	0.96	1.1	s

启动顺序延时	t _{SEQ}	自动模式下，任意管脚上电之间的时间			0.5		s
ADC 性能							
分辨率					9		Bits
失调误差		电压读取	T _A = -5℃~85℃			2.5	LSB
			T _A = -40℃~105℃			3	
		电流读取	T _A = -5℃~85℃			2.5	
			T _A = -40℃~105℃			3	
增益误差		增益误差电压	T _A = -5℃~85℃	-0.5		4	%
			T _A = -40℃~105℃	-1		4.5	
		增益误差电流	T _A = -5℃~85℃	-2		2	
			T _A = -40℃~105℃	-2.5		2.5	
VEE 电压精度		V _{AGND} -V _{EE} =48V	T _A = -5℃~85℃	-0.5		4.5	%
			T _A = -40℃~105℃	-0.5		5	
积分非线性	INL					1	LSB
差分非线性	DNL					1	LSB
电流读取范围		All Classes			1		A
电流 LSB 步进		All Classes			1.956		mA
电压读取范围		All Classes			95.6		V
电压 LSB 步进		All Classes			187		mV
时钟特性（三线快速模式）							
串行时钟频率	f _{SCL}			10		400	kHz
总线空闲时间	t _{BUF}			1.3			μs
START 状态保持时间	t _{HD,STA}			0.6			μs
SCL 时钟低电平周期	t _{LOW}			1.3			μs
SCL 时钟高电平周期	t _{HIGH}			0.6			μs
建立时间	t _{SU,STA}	START 和 STOP 条件		0.6			μs
数据保持时间	t _{HD,DAT}	接收		0			ns
		发送		100		300	
数据建立时间	t _{SU,DAT}			100			ns
累积时钟低电平超时	t _{LOW_EXT}					25	ms
SDAOUT 传输下降时间	t _F	设计保证（注 7）				250	ns
STOP 状态建立时间	t _{SU,STO}			0.6			μs
尖峰抑制脉宽	t _{SP}	设计保证（注 7）			30		ns

注 2：产品的测试温度为+25℃。过温限制由设计保证，并非由产品测试保证。

注 3：电流限制阈值通过 I²C 接口编程（见寄存器图和描述章节及表 41）。

注 4：进入测试模式后以过温关断为标识测得。

注 5：根据两点斜率测量法计算两次检测电压差和电流差的商作为 R_{DOK} 。

注 6：默认值。该错误计时器可通过 I²C 接口配置（TLIM_[3:0]）

注 7：由设计保证。

说明:

1、强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数，并不意味着在极限条件下或在任何其它超出推荐工作条件所示参数的情况下器件能有效工作，延长在极限参数条件下的工作时间会影响器件的可靠性。

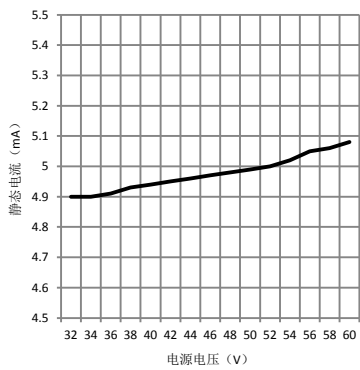
2、推荐工作范围是指在该范围内，器件功能正常，但并不完全保证满足个别性能指标。

3、电器参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流电参数规范。

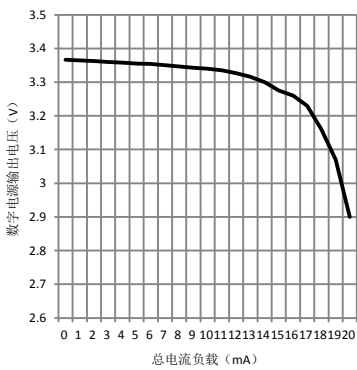
典型工作参数

$V_{AGND} = 32V \sim 60V$, $V_{EE} = V_{DGND} = 0V$, $T_A = -40^{\circ}C \sim +105^{\circ}C$ 。所有电压均参考 V_{EE} ，除非特别标注，典型值均在 $V_{AGND} = 54V$, $T_A = +25^{\circ}C$ ，终端模式，所有寄存器基于 Class0 PD 默认设置时测得。

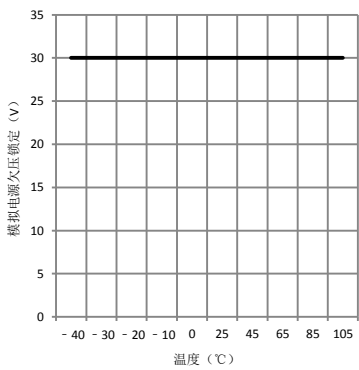
电流随模拟电源电压变化



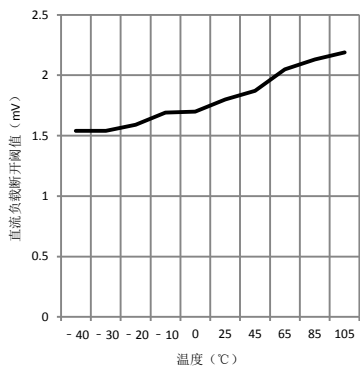
数字电源负载调整率



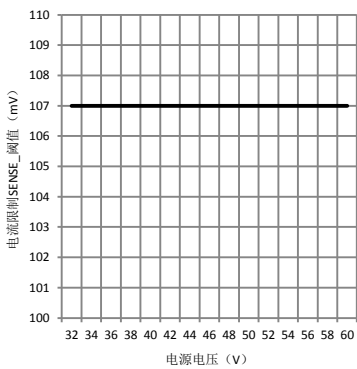
模拟电源欠压锁定温度特性



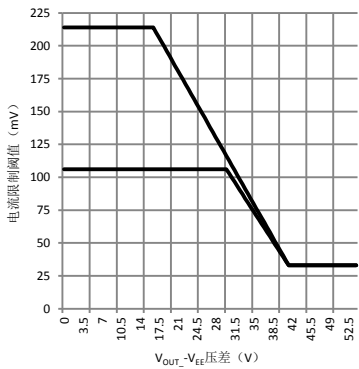
直流负载断开 SENSE_阈值温度特性



电流限制 SENSE_阈值随电源变化



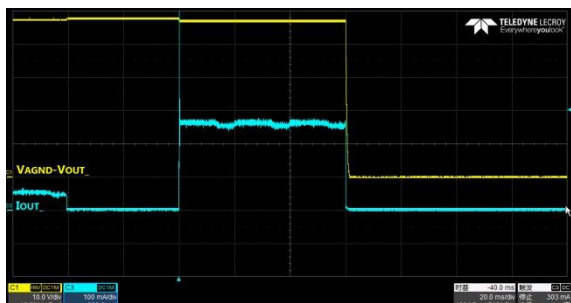
折返电流限制 SENSE_阈值随端口电压变化



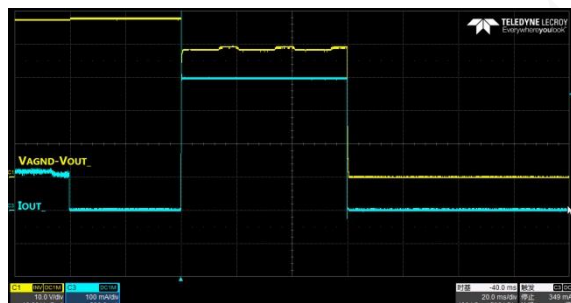
典型工作参数（续）

$V_{AGND} = 32V \sim 60V$, $V_{EE} = V_{DGND} = 0V$, $T_A = -40^{\circ}C \sim +105^{\circ}C$ 。所有电压均参考 V_{EE} ，除非特别标注，典型值均在 $V_{AGND} = 48V$, $T_A = +25^{\circ}C$ 测得，终端模式，所有寄存器基于 Class0 PD 默认设置。

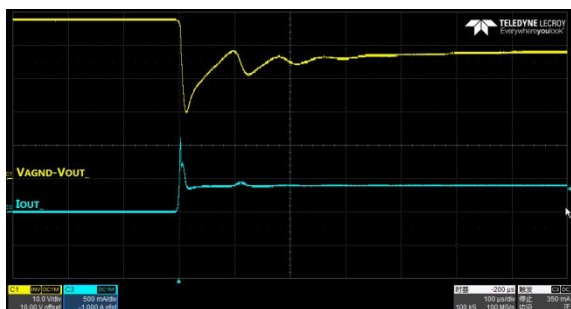
过流超时 ($R_{LOAD}=440\Omega$ 至 140Ω)



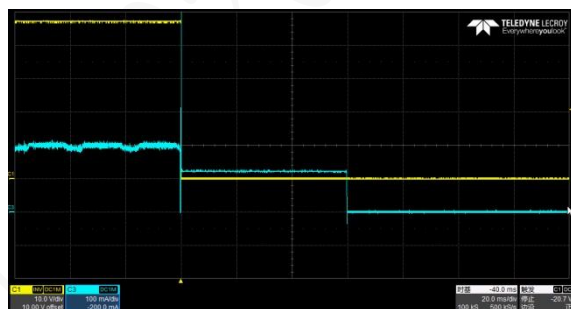
电流限制超时 ($R_{LOAD}=440\Omega$ 至 75Ω)



电流限制瞬时响应 ($R_{LOAD}=440\Omega$ 至 75Ω)



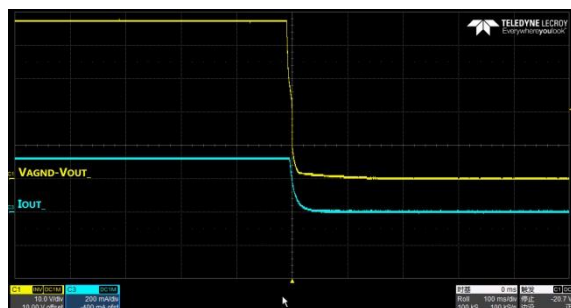
输出短路超时



输出短路响应时间



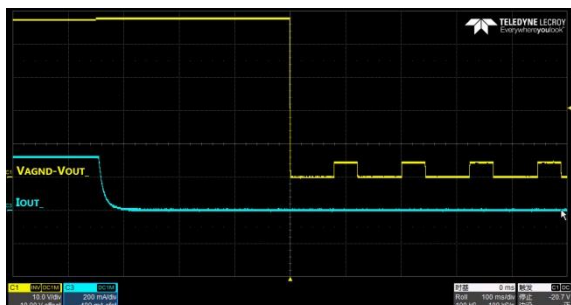
硬件 EN 下电延时



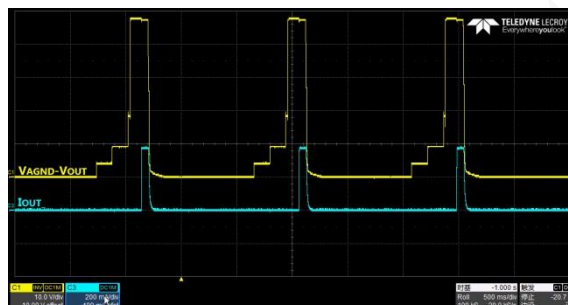
典型工作参数（续）

$V_{AGND} = 32V \sim 60V$, $V_{EE} = V_{DGND} = 0V$, $T_A = -40^{\circ}C \sim +105^{\circ}C$ 。所有电压均参考 V_{EE} ，除非特别标注，典型值均在 $V_{AGND} = 48V$, $T_A = +25^{\circ}C$ 测得，终端模式，所有寄存器基于 Class0 PD 默认设置。

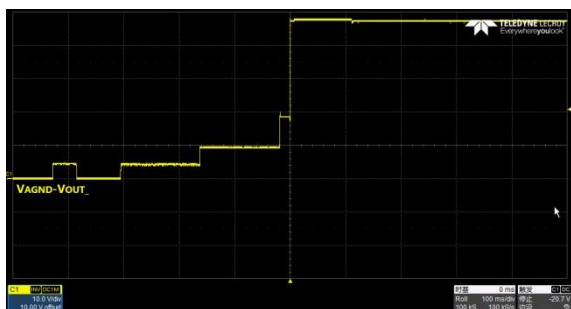
零电流检测



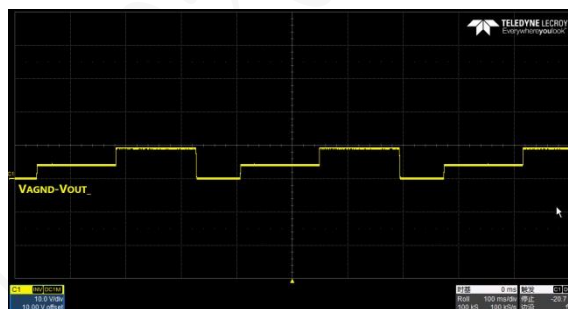
过流重启延时



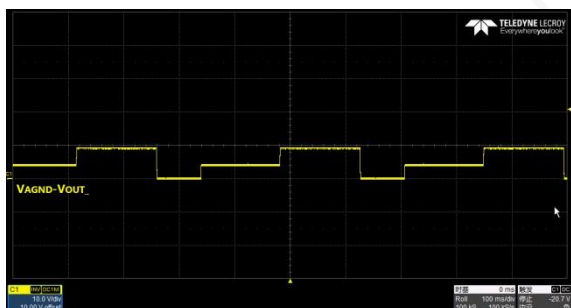
有效 PD 启动 (25kΩ, 0.1μF, Class3)



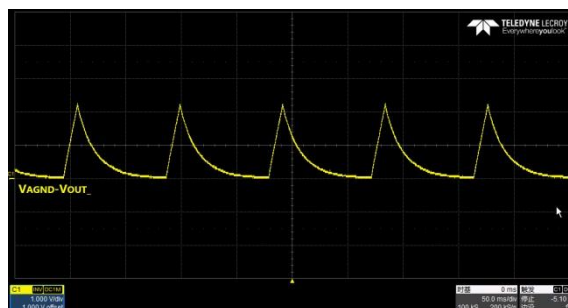
检测无效 PD (15kΩ, 0.1μF)



检测无效 PD (33kΩ, 0.1μF)



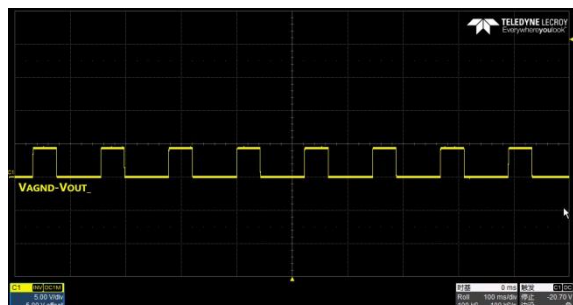
检测无效 PD (25kΩ, 10μF)



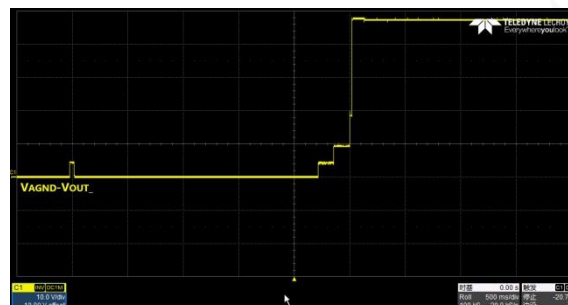
典型工作参数（续）

$V_{AGND} = 32V \sim 60V$, $V_{EE} = V_{DGND} = 0V$, $T_A = -40^{\circ}C \sim +105^{\circ}C$ 。所有电压均参考 V_{EE} ，除非特别标注，典型值均在 $V_{AGND} = 48V$, $T_A = +25^{\circ}C$ 测得，终端模式，所有寄存器基于 Class0 PD 默认设置。

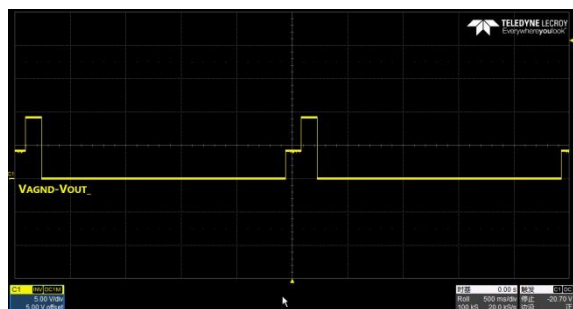
端口下电-检测无效 PD（开路）



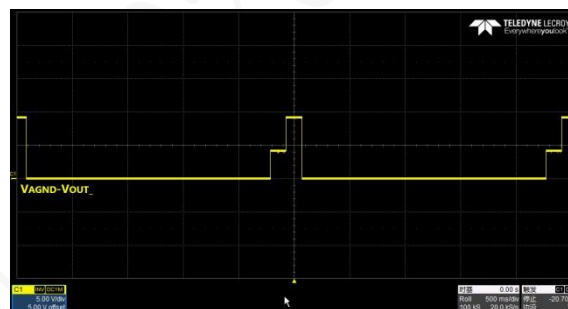
中跨模式下有效 PD 启动（25kΩ, 0.1μF, Class3）



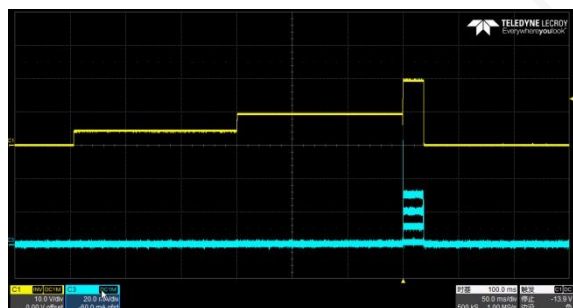
中跨模式下无效 PD 启动（15kΩ, 0.1μF）



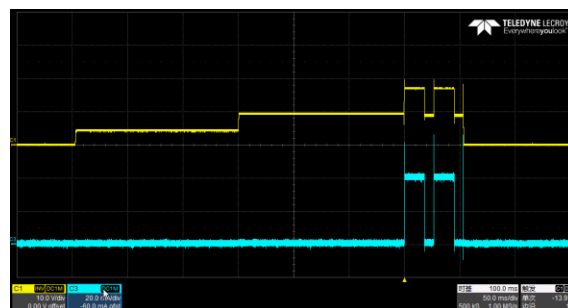
中跨模式下无效 PD 启动（33kΩ, 0.1μF）

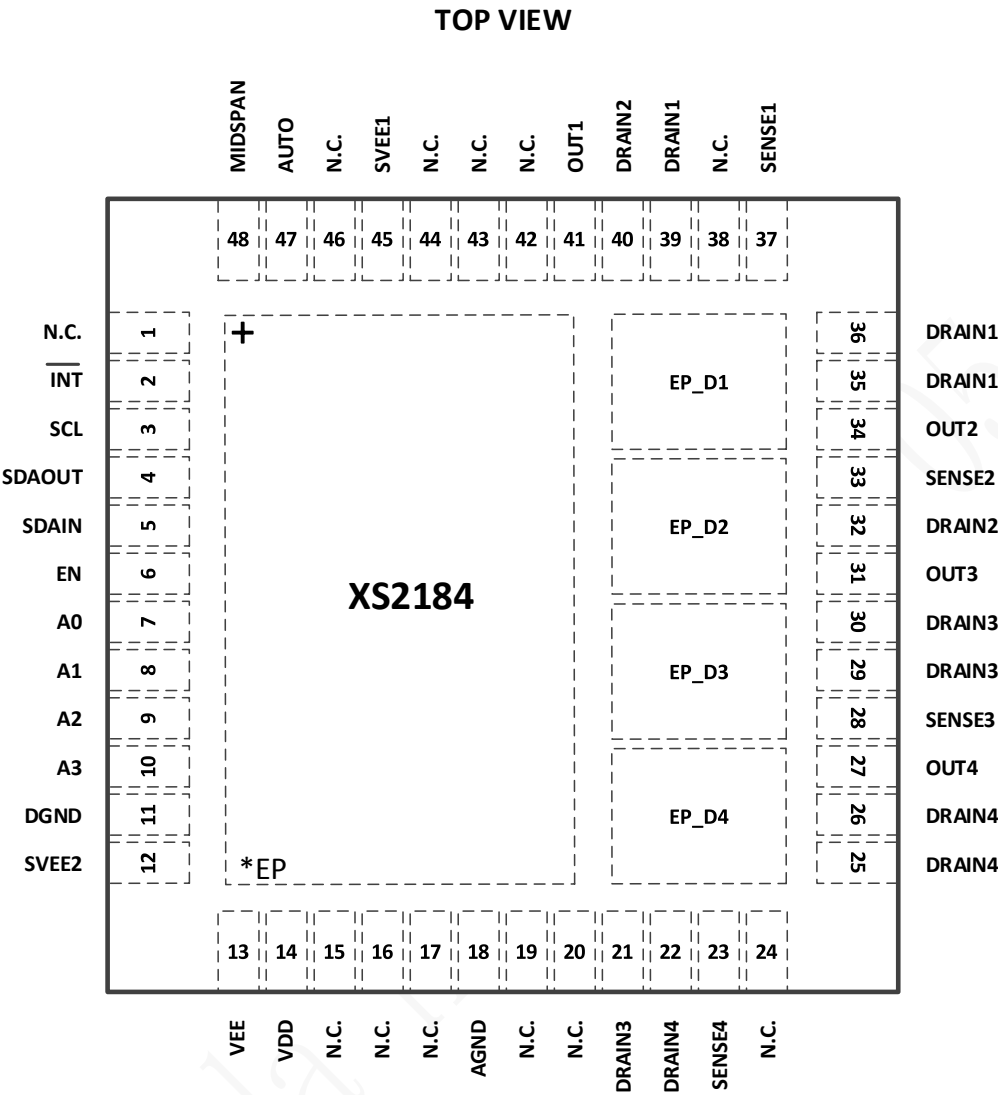


分级 Class0~3 PD 设备



Class4 PD 设备 2 事件分级



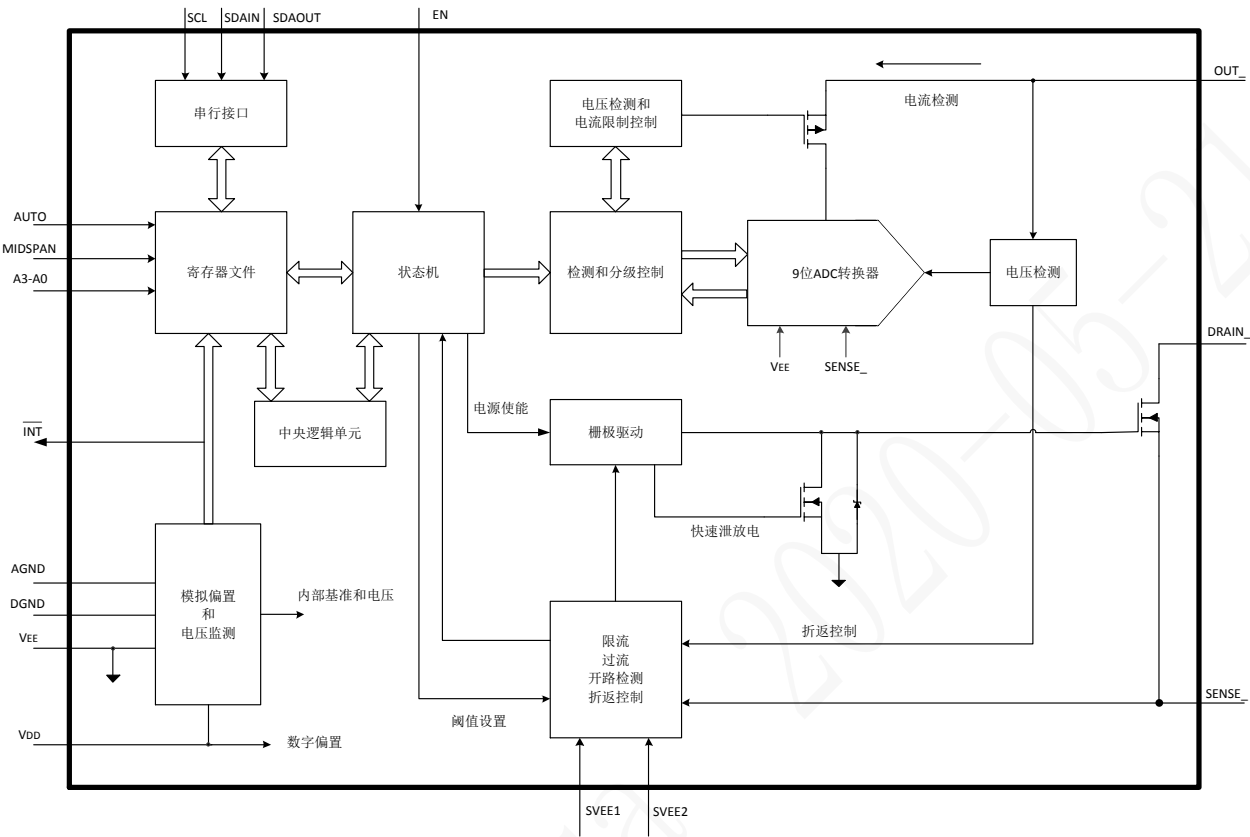


* 外部连接至 VEE

QFN

引脚	名称	功能
1/15/17/ 20/24/38/42	N.C.	使用时浮空该管脚，或与外部 V_{EE} 短接。
2	\overline{INT}	开漏中断输出端。参考 DGND。任何中断都会使 \overline{INT} 被下拉。详见中断章节。如果禁用 I^2C 接口，将 \overline{INT} 连接至 DGND。
3	SCL	三线串口输入时钟线。参考 DGND。如果不使用 I^2C 接口，则接 DNGD。
4	SDAOUT	串行接口数据输出线。参考 DGND。如果不使用 I^2C 接口，则接 DNGD。
5	SDAIN	串行接口数据输入线。参考 DGND。如果不使用 I^2C 接口，则接 DNGD。
6	EN	使能输入。参考 DGND。正常工作时通过外部上拉电阻接到 VDD。详见硬件下电章节。
7/8/9/10	A0, A1, A2, A3	分别对应 0、1、2、3 从地址位。参考 DGND。该从地址格式为 3、2、1、0 位分别对应器

		件地址 (0:1:0:A3:A2:A1:A0; 详见表 3)。从地址位内部上拉置 VDD。悬空情况下使用默认地址 (0101111)。连接至 DGND 以改变器件地址。从地址在上电或复位后被锁定。
11	DGND	数字地。外部与 V _{EE} 连接。
12	SVEE2	端口 3/4 电流检测负相输入端。PCB 版图使用开尔文检测技术以提供最佳的电流检测精度。
13	V _{EE}	模拟地。通过 100V, 0.1μF 陶瓷电容接到 AGND 端。
14	V _{DD}	数字电源输出端。外接 RC 网络; 详见 V _{DD} 供电章节。
16/19/43/44	N.C.	内部与 EP 连接, 使用时浮空或外部连接至 V _{EE} 。
18	AGND	模拟电源输入端。
35,36,39	DRAIN1	内部 N 通道增强型 MOSFET 的漏端。
32,40	DRAIN2	
21,29,30	DRAIN3	
22,25,26	DRAIN4	
23/28/33/37	SENSE4,3,2,1	电流检测正相输入端与 MOS 管的源端共用脚, SENSE_ 要与 0.25Ω 电流检测电阻非接 VEE 端相连, PCB 版图使用这样的开尔文检测技术以提供高精度的电流检测, 且保证采样电阻与 SENSE_ 就近放置
27/31/34/41	OUT4,3,2,1	各端口的输出电压检测端。
45	SVEE1	端口 1/2 电流检测负相输入端。PCB 版图使用开尔文检测技术以提供最佳的电流检测精度。
46	N.C.	内部下拉至 DGND, 使用时浮空或外部连接至 V _{EE}
47	AUTO	自动模式/关断模式输入端。参考 DGND。AUTO 内部上拉至 VDD。浮空该管脚, 系统默认进入自动模式。将 AUTO 连接至 DGND, 系统默认进入关断模式。软件可以改变器件的工作模式。AUTO 在上电或复位后被锁定。
48	MIDSPAN	中跨模式逻辑输入端。参考 DGND。MIDSPAN 内部上拉至 VDD。浮空该管脚令中跨模式有效, 连接至 DGND, 禁用中跨功能。MIDSPAN 在上电或复位后被锁定。
--	EP	外部连接至 V _{EE} 即可。
--	EP_D_	内部 N 通道增强型 MOSFET 的漏端, 内部与 DRAIN_ 短接, 外部连接至 DRAIN_ 即可。



详细说明

XS2184 是一款 4 通道 PSE 电源控制器，设计应用在符合 IEEE 802.3at/af 规范的 PSE 中。该芯片提供 PD 检测、分级、限流和负载断开检测。芯片支持全自动工作的同时支持软件编程操作。芯片还支持新二事件分级。芯片支持单电源供电工作，单个端口可提供高达 30W 的功率，同时还提供非 PD 设备提供高电容检测。

芯片具有兼容 I²C、3 线串行接口以及可完全被软件配置和编程的特点。芯片可以通过 I²C 接口立即读出口电流和电压。芯片还提供输入欠压锁定、输出过压锁定、过温保护和启动时输出电压摆率限制。

复位

芯片可以通过以下任一方式复位：

1)、电源上/下电。一旦 VEE 掉电小于欠压阈值时，复位条件将触发。

2)、硬件复位。将 EN 拉低至 DGND 持续 100us 以上，即可触发硬件复位。硬件复位一旦清除，EN 回到 VDD 高电平，同时所有的寄存器被重置到默认状态。

3)、软件复位。对 RESET_IC 寄存器(R1Ah[4])写入逻辑“1”，即可触发软件复位。复位会自动清除，同时所有的寄存器会被重置到默认状态。

4)、热关断。当温度达到+140℃时，芯片进入热关断。一旦温度下降到+120℃以下，芯片将离开热关断状态，并被复位。

在正常工作模式下，更改 Address Inputs、MIDSPAN 以及 AUTO 都会被忽略，在被复位之前，他们可以随时被更改。在复位事件结束时，芯片将被锁定在这些输入状态。

端口复位

在正常供电工作任意时刻，设置 RESET_P_ (R1Ah[3:0])至高电平，将关断端口，禁止检测和分级，同时清除端口事件和状态寄存器。如果一个端口未被供电，设置那个端口的 RESET_P_ 至高电平，是无效的。单独的端口被复位并不会使整个芯片被复位。

中跨模式

在中跨模式下，芯片在检测阶段采用有节奏的时序。当有节奏的时序有效而检测失败发生时，端口将等待至少 2s 后再尝试下一次检测。通过设置 MIDSPAN 至高电平，以激活中跨模式，然后供电或复位芯片。作为

为选择，通过设置 MIDSPAN_ (R15h[3:0], Table 23) 至逻辑“1”，中跨模式可以为每个端口单独进行软件编程。默认情况下，MIDSPAN 输入被内部上拉，令节奏性间隔置有效。将 MIDSPAN 强制置低电平关闭该功能。

工作模式

芯片提供四种工作模式以适用不同的系统需求。默认情况下，自动模式允许芯片采用默认配置自动运行，无需任何软件操作。半自动模式将对连接到端口上的设备进行检测和分级，但不会对其进行供电，直到被软件指令要求上电。人工模式允许软件全权控制芯片，对系统诊断非常有用。关断模式将终结所有操作并安全地关闭端口电源。

在自动、半自动和人工模式之间切换并不会妨碍影响输出端口的正常工作。当一个端口被设置在关断模式，该端口的所有操作都会立刻停止，该端口保持空闲直到退出关断模式。

自动模式

默认情况下，当 AUTO 输入悬空时，待上电完成或复位状态被清除时，芯片进入到自动模式。通过设置相应端口模式位(R12h[7:0])置 [11] (表 19)，可以人为将端口从其他模式切换至自动模式。

在自动模式下，芯片进行检测、分级，如果接入到端口的时有效的 PD 设备，芯片将自动为该端口供电。如果端口并未接入有效的 PD 设备，芯片将例行重复检测，直到有效 PD 设备接入。

当芯片从复位状态进入到自动模式时，DET_EN_ 和 CLASS_EN_ 位 (R14h[7:0], 表 22) 被置高电平并保持，除非被软件更改。当芯片通过软件控制，从其他模式进入到自动模式时（通过配置 R12h[7:0], 表 19），DET_EN_ 和 CLASS_EN_ 位将保持他们先前的状态。

半自动模式

通过设置端口工作模式(R12h, 表 19) 至 [10]，进入到半自动模式。当进入到半自动模式，DET_EN_ 和 CLASS_EN_ 位保持先前状态。当 DET_EN_ 和/或 CLASS_EN_ 位被设置为“1”时，XS2184 重复地进行检测和/或分级，但不会自动为这些端口供电。设置 R19h[3:0] (PWR_ON_, 表 26) 高电平，待成功完成检测并分级后，系统将为这些端口供电。在半自动模式下，如果一个端口被下电，相应的 DET_EN_ 和 CLASS_EN_ 为都将被重置为“0”。

人工模式

通过设置端口工作模式(R12h, 表 19) 至[01], 进入到人工模式。人工模式允许软件控制任意工作次序。人工模式下, 检测/分级 寄存器(R14h, 表 22)被设置在 00h, 同时 DET_EN_ / CLASS_EN_ 将成为按钮位: 当 DET_EN_ / CLASS_EN_ 被设置为高电平时, 端口只会执行一次检测/分级, 之后 DET_EN_ / CLASS_EN_ 会被重置为低电平。

PWR_ON_ (R19h[3:0], Table 26) 具有最高优先级, 一旦 PWR_ON_ 为高电平, 芯片将立刻进入到供电模式。将 DET_EN_ 和 CLASS_EN_ 同时设置为高电平将使检测被最先执行。一旦进入到供电模式, 芯片将忽略 DET_EN_ 和 CLASS_EN_ 指令。

关断模式

通过设置相应端口模式位(R12h, Table 19) 至 [00], 可让该端口进入关断模式。一旦进入关断模式, 相应端口将立刻被关断电源、清除事件和状态位, 同时终止所有该端口的操作。在关断模式下, 串行接口依旧在全主动状态, 但是所有的 DET_EN_, CLASS_EN_, 和 PWR_ON_ 命令都会被忽略。

PD 检测

在正常工作状态下, 系统探测输出以确定是否为有效的设备。根据 IEEE 802.3at/af 标准规定, 一个有效的 PD 设备要具有可被发现的 25kΩ 的签名特征。

表 1 给出了 IEEE 802.3at 对 PSE 检测有效 PD 签名的规定。

在每个检测周期之后, 系统将设置 DET_ (R04h[3:0] 和 R05h[3:0], 表 9) 至 “1”, 同时在检测状态位(见表 13)报告检测结果。当通过 CoR 寄存器 (R05h) 读取或者在复位事件之后, DET_ 位将被重置为 “0”。

在检测阶段, 系统保证外部 MOSFET 处关断状态并通过 OUT_ 强制两个检测电压。通过 OUT_ 测量电流, AGND 与 OUT_ 的电压差也同样测得。按照 IEEE 802.3at 标准, 使用两点斜率测量方式, 用以验证连接到端口的设备。设备将执行适当的建立时间来避免 50Hz/60Hz 的电源线噪声耦合。

为了避免对非 PD 设备的损坏, 同时保护自身避免输出短路, 芯片限制了 PD 检测阶段流入 OUT_ 的电流不超过 2mA。在中跨模式下, 在每个失败的检测周期后, 芯片将等待至少 2s 后再尝试下一次检测周期。

高容值检测

针对非 PD 器件的高容值检测可软件编程。通过在正常工作时配置 LEG_EN_ (Port GPMD 寄存器, 表 39) 置 “1”, 可以使用软件指令来开启高容值检测功能。如果启用高容值检测功能, 可接受容值在 100uF (典型值) 的 PD 签名。

表 1. PES PI 检测模式 电参数要求 (IEEE 802.3at)

参数	符号	最小值	最大值	单位	备注
开路电压	V_{OC}	—	30	V	仅限检测模式
短路电流	I_{SC}	—	5	mA	仅限检测模式
有效检测电压	V_{VALID}	2.8	10	V	—
检测点压差	ΔV_{TEST}	1	—	V	—
任意两次检测间隔	t_{BP}	2	—	ms	该时间表明最大 500Hz 的检测周期
摆率	V_{SLEW}	—	0.1	V/ μ s	—
接受的签名电阻	R_{GOOD}	19	26.5	kΩ	—
拒绝的签名电阻	R_{BAD}	< 15	> 33	kΩ	—
开路电阻	R_{OPEN}	500	—	kΩ	—
接受的签名电容	C_{GOOD}	—	150	nF	—
拒绝的签名电容	C_{BAD}	10	—	μ F	—
签名失调电压	V_{OS}	0	2.0	V	—
签名失调电流	I_{OS}	0	12	μ A	—

功率设备分级

(PD 设备分级)

在 PD 设备分级过程中，芯片在 OUT_ 端强制输出一个 15V~20V 的检测电压，并检测流入 OUT_ 的电流。检测到的电流将决定 PD 设备的等级

在每个分级周期后，芯片将设置 CLS_ (R04h[7:4] 和 R05h[7:4], 表 9) 置“1”，并在分级状态位(见表 13)报告分级结果。当通过 CoR 寄存器 (R05h) 读取或者在复位事件之后，CLS_ 位将被重置为“0”。

芯片基于 IEEE 802.3at 标准对 PD 设备进行分级。如果检测电流超过 51mA，芯片将不会为该 PD 设备进行供电，但会报告过流分级结果，同时将返回空闲状态直到尝试下一个检测周期。

PD 设备二事件分级

如果第一次分级事件的结果是 Class 0~3，那么只有一个分级事件发生，如图 1 所示。然而，如果（第一次分级事件）结果是 Class 4，芯片将进行第二次分级事件，如图 2 所示。按照 IEEE 502.3at 标准的要求，在分级周期之间，芯片将执行第一次和第二次标记事件，通过在 OUT_ 脚输出 -9.3V 的检测电压。

供电阶段

当芯片进入到供电阶段，t_{FAULT} 计时器被复位，同时电源将传输至 PD 设备。当芯片进入正常供电状态时，PGOOD_ (R10h[7:4], 表 16) 被置“1”。无论何时，只要端口的电源被关断，PGOOD_ 将立刻被复位置“0”。当端口上电或下电时，电源建立改变位 PG_CHG_ (R02h[3:0], 表 8)都会被设置。

过流保护

连接在 SENSE_ 与 SVEE_ 之间的检测电阻 R_{SENSE_} 是用来监测负载电流的。在正常工作状态下，电阻 R_{SENSE_} 两端的电压(V_{RSENSE_})不会超过限流阈值 V_{SU_LIM}。如果 V_{RSENSE_} 超过了 V_{SU_LIM}，内部限流电路将调整内部功率管的栅极电压，以便限制电流到 I_{LIM} = V_{SU_LIM}/R_{SENSE_} 值。在瞬态过程中，如果 V_{RSENSE_} 超过 V_{SU_LIM} 500mV 以上，快速下拉电路将启动，让芯片从过流中恢复过来。在启动过程中，如果限流状态持续到启动计时器 t_{START} 超时，端口将被关断，同时 TSTART_ 位将被设置 (R08h[3:0] 和 R09h[3:0], 表 11)。

表 2. PSE PD 器件分级（表 33-9 IEEE 802.3at 标准）

测量电流 I _{CLASS} (mA)	分级
0 – 5	Class 0
> 5 且 < 8	可能是 Class 0 或 Class 1
8 - 13	Class 1
> 13 且 < 16	可能是 Class 1 或 Class 2
16 – 21	Class 2
> 21 且 < 25	可能是 Class 2 或 Class 3
25 – 31	Class 3
> 31 且 < 35	可能是 Class 3 或 Class 4
35 – 45	Class 4
> 45 且 < 51	可能是 Class 4 或 无效 PD

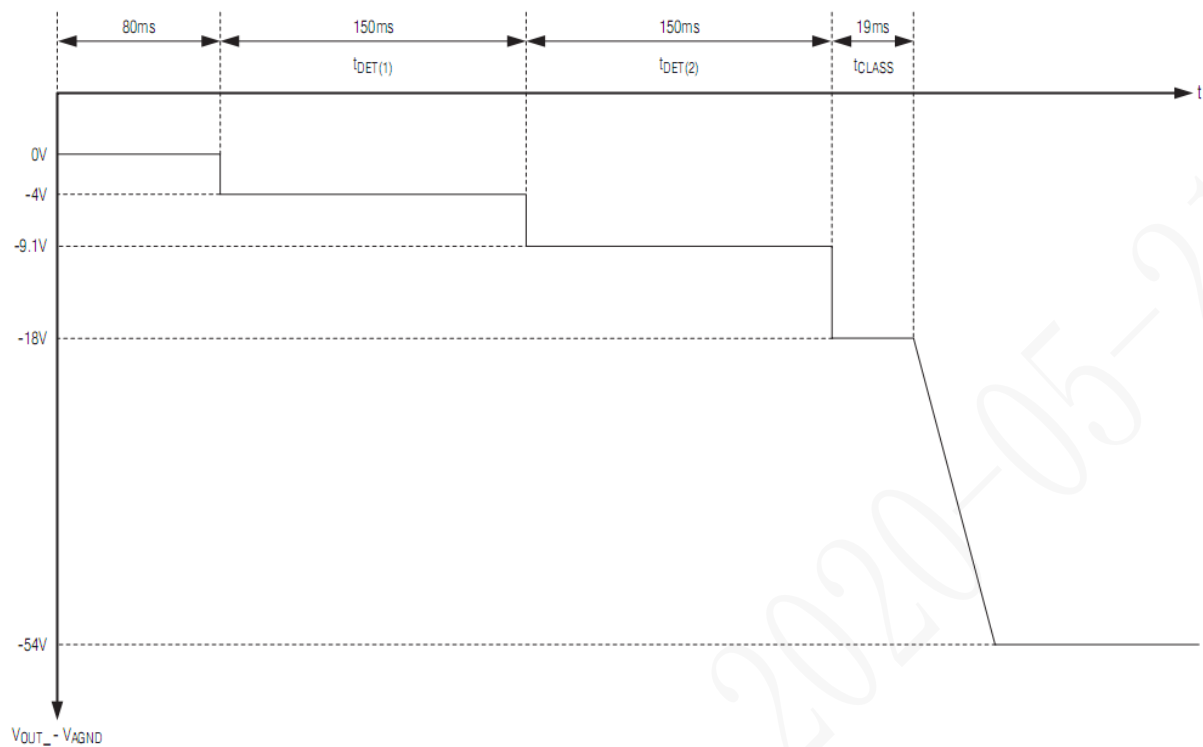


图 1. 检测、分级、以及端口上电顺序

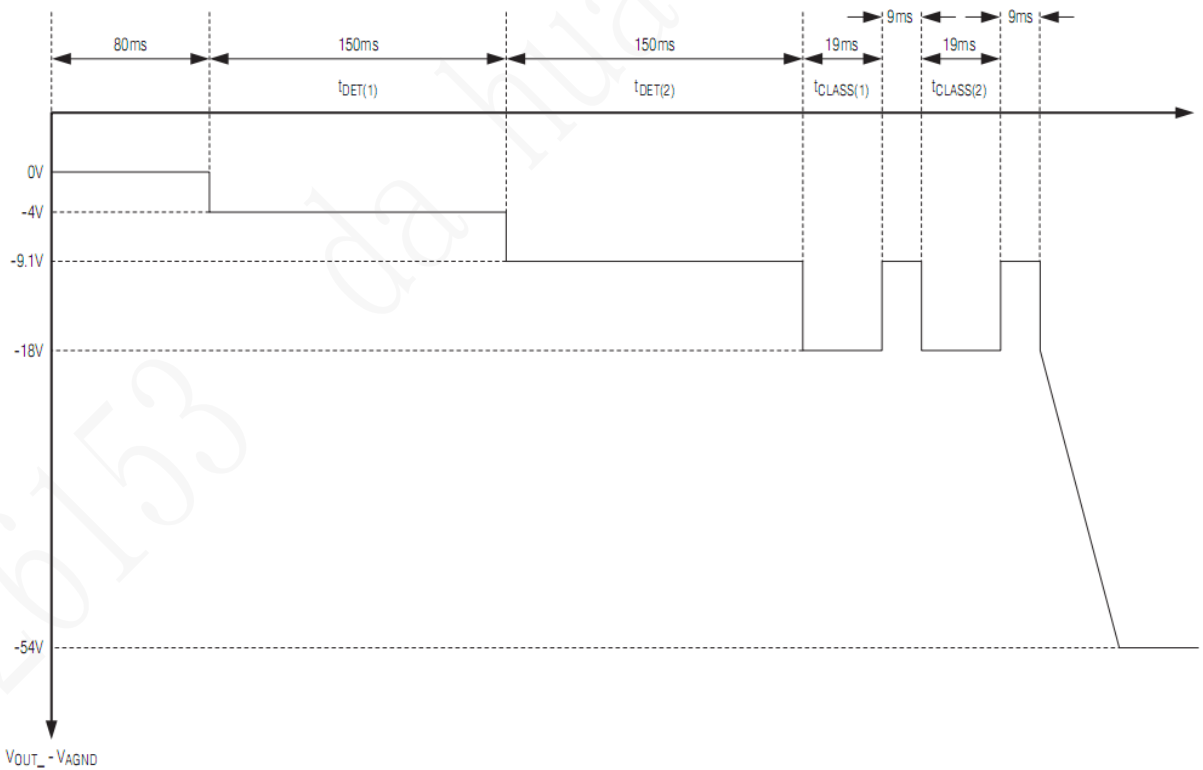


图 2. 检测、2-Event 分级、以及端口上电次序

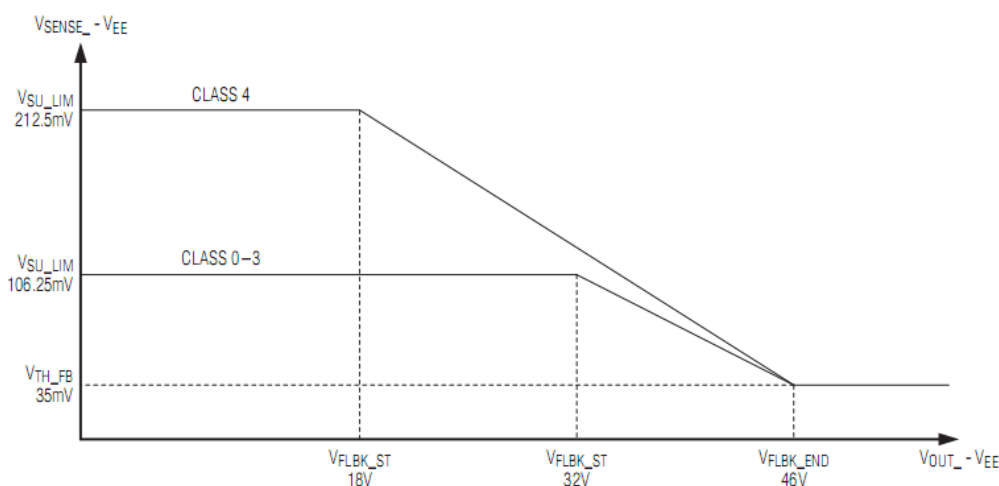


图 3. 折返电流特性

在正常供电状态下，芯片由 V_{CUT} 来决定检测过流情况。计时器 t_{FAULT} 设定了允许过流持续的最大时间。当 $V_{RSENSE_}$ 超过 V_{CUT} 时计数器 t_{FAULT} 会增加；当 $V_{RSENSE_}$ 低于 V_{CUT} 时计数器会比较缓慢地减小。计数器的缓慢减小为检测重复性的短期过流现象创造了条件。当计数器达到 t_{FAULT} 上限，芯片将端口电源关闭，同时对相应 $TCUT_$ 位 ($R06h[3:0]$ 和 $R07h[3:0]$, 表 10) 进行声明。对于持续的过流，在一个 t_{FAULT} 周期后，错误将被准确地锁定。通过 $ICUT_$ 寄存器 (表 40) 可以对 V_{CUT} 配置。如果一个端口因过流而被下电，在正常工作时，芯片将对相应的 $ICV_$ 位 ($R08h[7:4]$ 和 $R09h[7:4]$, 表 11) 进行声明。

由于过流错误而下电后，计时器 t_{FAULT} 不会被立刻复位而是开始以相同缓慢的速度减小。仅在计时器 t_{FAULT} 恢复零时，芯片方允许该端口再次上电。该特性设置了一个自动占空比来避免外部 MOSFET 过温。

高功率模式

芯片提供了独立的、端口可编程 (配置) 的高功率设置。通过设置相应的 $HP_EN_$ 位 ($R44h[3:0]$, 表 38) 置 “1”，来为某个端口开启高功率配置。默认情况下，如果 $AUTO = “1”$ ，在复位之后， $HP_EN_$ 位将被自动设置为 “1”。当高功率模式开启时，可通过使用相应的端口 $GPMD$ 、端口过流 (I_{CUT})，和端口限流 (I_{LIM}) 以及端口高功率状态寄存器 (详见寄存器图和描述，表 39–42) 来对各端口分别单独设置。

折返电流

在启动和正常工作时，芯片内部会检测 $OUT_$ 的电压，同时，根据需要减小电流限制的箝位电压 (V_{SU_LIM}) 来减轻外部 FET 上的功耗。当 $I_{LIM} = 80h$ (Classes 0–3)，一旦 $V_{OUT_} - V_{EE} > 32V$ ，开始折返；若 $I_{LIM} = C0h$ (Classes 4)，一旦 $V_{OUT_} - V_{EE} > 18V$ ，开始折返。当 $V_{OUT_} - V_{EE} > 46V$ 时， V_{SU_LIM} 最终会减小到电流限制阈值的最小值 V_{TH_FB} (图 3)。

中断

芯片包含一个开漏极的逻辑输出 \overline{INT} ，当中断发生时，输出低电平。中断寄存器 ($R00h$, 表 6) 包括中断标识位和中断屏蔽寄存器 ($R01h$, 表 7)，判定何种事件可以触发中断。当一个事件发生时，合适的中断事件寄存器位 (in $R02h$ to $R0Bh$) 以及相应的中断 (in $R00h$) 被置 “1”， \overline{INT} 被声明置低电平 (除非被屏蔽)。如果 I^2C 总线上的主控芯片发出警报响应地址，在该总线上的任一 \overline{INT} 被声明的 XS2184 芯片都将会响应 (详见全局地址和警报响应地址 (ARA) 章节)。

中断的响应：控制器能读取事件寄存器的状态，并确定中断的原因从而采取合适的行动。每个中断事件寄存器与一个 Clear-on-Read 寄存器相配对。当中断事件寄存器通过对应的 CoR 寄存器被读取后，相应的时间寄存器被复位置 “0” (清除那个中断事件)。当中断事件寄存器通过只读地址读取后， \overline{INT} 保持低电平而且中断不会被复位。例如，清除供电事件错误是读取 $R0Bh$ (CoR) 而不是 $R0Ah$ (只读，表 12)。用 INT_CLR 位

(R1Ah[7], 表 27) 来清除中断, 或者用 RESET_IC bit (R1Ah[4]) 执行软件复位。

欠压和过压保护

芯片具有欠压和过压保护的属性, 该标志位可以在供电事件寄存器(R0Ah 和 R0Bh, 表 12)和看门狗寄存器(R42h, 表 36)中找到。内部 V_{EE} 欠压锁定线路保持功率管的关断状态, 并让芯片处在复位状态, 直到 $V_{AGND} - V_{EE}$ 超过 28.5V 并持续超过 3ms。当 $V_{AGND} - V_{EE}$ 超过 62.5V 时, 内部 V_{EE} 欠压线路关断输出端口。当 $V_{DD} - V_{EE} \leq 2V$ 时, 触发数字供电欠压锁定。

DC 断开监测

在断开使能寄存器(R13h, 表 21)中可以找到 DC 断开监测设置信息。通过设置相应端口的 DCD_EN_ 置“1”, 开启 DC 断开监测。将相应端口的 DCD_EN_ 置“0”, 来禁用 DC 断开监测。当 DC 断开监测开启时, 如果电压 V_{RSENSE} 低于 DC 负载断开阈值 V_{DCTH} , 并持续超过 t_{DISC} 时间, 芯片将关断端口电源并对相应端口的 DIS_ 位 (R06h[7:4] 和 R07h[7:4], 表 10) 进行声明。

V_{DD} 供电

芯片存在一个内部基准, 3.3V 数字电源为内部逻辑线路进行供电。 V_{DD} 具有 2V 的欠压锁定 V_{DD_UVLO} , 当 V_{DD} 欠压时, 芯片处在复位态, 端口下电。当 V_{DD} 恢复、复位状态清除时, 供电事件寄存器的 VDD_UVLO 位 (R0Ah[5] 和 R0Bh[5], 表 12)被置“1”。数字地址输入、AUTO 和 MIDSPAN 脚都是内部上拉至 V_{DD} , 所有数字输入参考 DGND。 V_{DD} 还可以作为电源为外部线路提供达 10mA 的电流。为了内部基准的稳定性, V_{DD} 输出端外接一个 1.8k Ω 的电阻与一个 33nF 的电容器并联 (图 4)。如果外部负载是与多个 XS2184 芯片共享的, 需要对外部供电总线上串入电阻做隔离 (50 Ω 接三个芯片, 75 Ω 接四个芯片), 并在总线上放置一个 1 μ F 的电容器。

硬件下电

参考 DGND 的数字输入端 EN 被用作芯片电源管理的硬件级控制信号。在正常工作阶段, EN 应该通过外部直接上拉置 V_{DD} ——内部基准输出的 3.3V 电平 (参见典型应用线路)。

将 EN 拉置 DGND 至少持续 100us, 执行硬件复位同时端口被下电。当 EN 保持低电平时, 芯片将处在复位态, 同时所有端口均被牢固地下电。一旦 EN 被上拉置 V_{DD} , 芯片恢复正常工作状态。

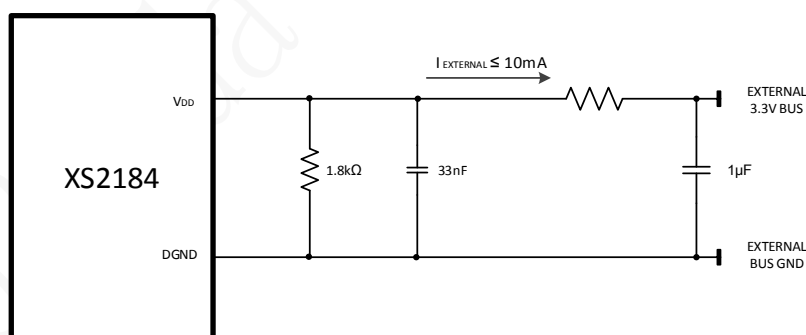


图 4. V_{DD} 外部电压源

热关断

如果芯核温度达到+140℃（典型值），将产生过温错误，同时芯片被关断。当芯核温度降温至+120℃（典型值）时，过温错误状态将被清除。当热关断状态被清除时，芯片被复位，同时 TSD 事件位被置逻辑“1”，(R0Ah[7]/R0Bh[7], 表 12)。

看门狗

看门狗寄存器(R42h, 表 36)被用来监测芯片状态、开启和监测看门狗的功能。上电或复位后，该寄存器会被设置为默认值 16h。WD_DIS[3:0] 会被设置为 1011，禁用看门狗超时。设置 WD_DIS[3:0] 至其他值可以开启看门狗功能。看门狗监控 SCL 线的动态。如果停止传输超过 2.5s（典型值），WD_STAT 位将被置“1”同时所有的端口都被下电（使用各端口复位协议）。WD_STAT 必须在任意端口重新有效时之前完成复位。

芯片地址（AD0）

XS2184 可被编程为 16 个从地址中任意一个地址。芯片地址的三个最高有效位始终是[010]。芯片的地址的四个最低有效位可被编程偏置，格式为从地址输入状态（A0、A1、A2 和 A3；见表 3）。通过将 A0、A1、A2 和 A3 连

接至 VDD（逻辑“1”）和 DGND（逻辑“0”）的排列组合，并对芯片进行复位，实现芯片地址的配置。

I²C 兼容串口

芯片作为从设备工作，通过 I²C 兼容，2 线或 3 线接口实现发送和接收数据。接口使用串行数据输入线 (SDAIN)，串行数据输出线(SDAOUT)，以及串行时钟线(SCL)来实现主控和从设备之间的双向通信。主控（一般为微控制器）启动所有数据传输的设备，产生用来同步数据传输的 SCL 时钟。在绝大多数应用中，SDAIN 和 SDAOUT 线连接在一起，形成串行数据线(SDA)。大部分显示的数据标注着 SDA 总线。当通过独立电源为微控制器供电时，使用分开的输入输出线允许控制器总线的光电耦合。

芯片的 SDAIN 线作为输入端，SDAOUT 作为开漏极的输出端。SDAOUT（3 线模式）或 SDA（2 线模式）需要典型值为 4.7kΩ 的上拉电阻。SCL 线只能作为输入。如果存在多个主控或者单个主控系统里的主控有开漏极 SCL 输出时，均需要典型值为 4.7kΩ 的上拉电阻。

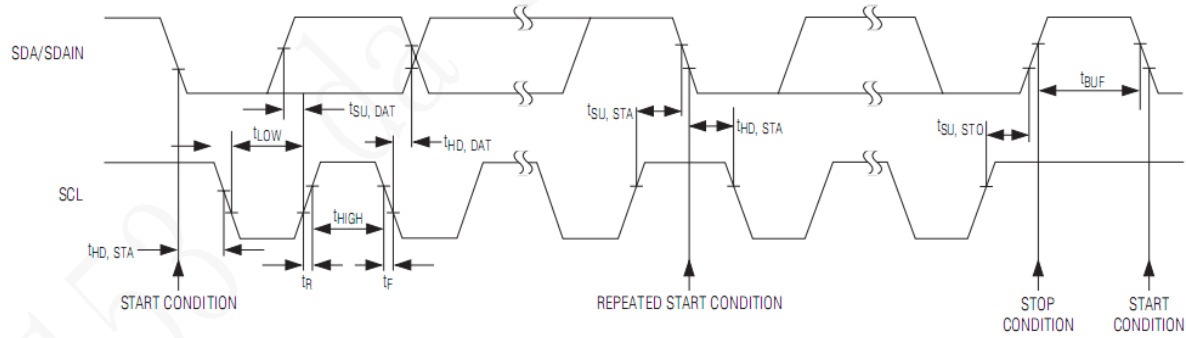


图 5. 串口时序细节

表 3. 可编程器件地址设置

器件地址						
第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位
0	1	0	A3	A2	A1	A0

串行地址

每次传输都包含一个由主控发出的 START 条件位，接着是芯片的 7 位从地址外加读/写位，一个字节的寄存器地址，1 个或多个数据字节，最后是一个 STOP 条件位。

START 和 STOP 条件

当接口忙碌时，SCL 和 SDA 保持高电平。当 SCL 为高电平时，主控通过将 SDA 由高电平转变为低电平，发送以 START (S) 条件为开头的信号。当主控完成与从动的通信时，主控会在 SCL 为高电平时将 SDA 由低电平转变为高电平，发送 STOP (P) 条件。（PS: SCL 高电平时，SDA 下降沿为 START，SDA 上升沿为 STOP）（见图 6）。

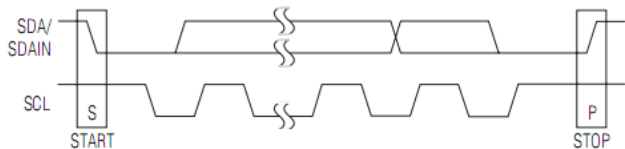


图 6. START 和 STOP 条件

位传输

每个时钟脉冲传输一位数据，见图 7。当 SCL 为高电平时，SDA 上的数据保持稳定不变。

应答

应答位被锁定在第 9 位（图 8），接收者需要握手收到的每个字节的数据。因此，有效传输的每个字节需要 9 位。主控产生第 9 个时钟脉冲，在应答时钟脉冲内接收方下拉 SDA，因此 SDA 线在时钟脉冲的高电平时保持低电平。当主控给 XS2184 传送信息时，芯片产生应答位。当芯片传送给主控信息时，主控产生应答位。

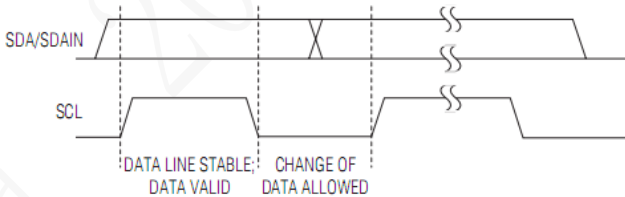


图 7. 位传输

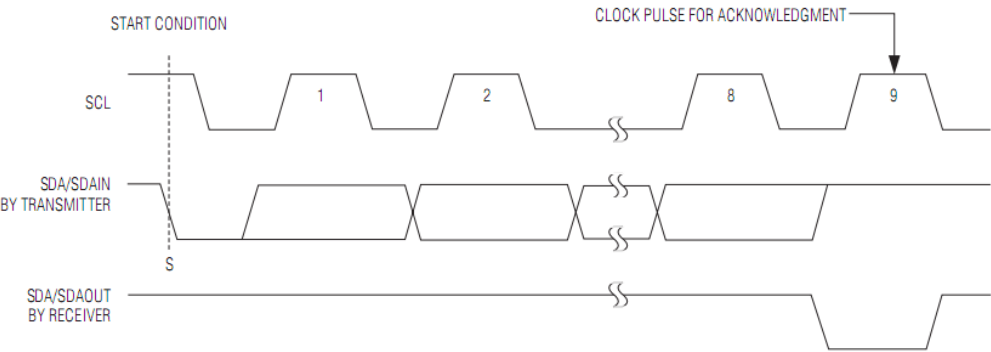


图 8. 应答

从地址

芯片具有 7 位长度的从地址（图 9）。紧接着 7 位从地址之后的这位是 R/\overline{W} 位，低电平为写命令，高电平为读命令。从地址的高五位不能被更改，固定为[01000]。通过 AD0 输入，最低的两位可以被编程配置，分配给芯片四个从地址中的任意一个地址（表 3）。芯片不间断地监视总线，等待芯片从地址后的 START 条件。当芯片识别出它自己的从地址后，它会应答并准备好接下来的通讯。

全局地址和报警响应地址（ARA）

写模式中使用的全局地址调用，用来写入多个芯片相同的寄存器（地址 60h）。全局地址调用还可以用在读模式（地址 61H），以相同的方式作为报警响应地址。实际的报警响应地址是 0Ch。

当芯片响应 ARA 时，芯片通过 SDAOUT 传输一个字节的的数据，包括前 7 位它自己的地址，以及最小有效位的“1”（其他连接到 SDAIN 线上有中断的器件）。根据传输字节中的每一位，芯片决定是继续传输剩余的字节还是终止传输。当芯片尝试传输一位“1”时，它会在 SDA 遇到“0”时终止传输，否则继续传输，直到整个字节被发出。

该请求协议总是允许最低地址的部分完成传输。如果完成了整个字节的传输，芯片解除 \overline{INT} 报警。如果芯片不具有最低的地址，并提早的终止了传输，那么 \overline{INT} 输出端保持声明。这样，微控制器可以继续发送 ARA 读

周期直到所有从动芯片成功地传输了他们的地址并且所有的中断请求都被解除。

全局调用

符合 I²C 规范，芯片通过全局地址 30h 来响应全局调用。

写入 XS2184 的信息格式

写入芯片的信息包括芯片的从地址，传输时 R/\overline{W} 位被置“0”，紧接着至少有一个字节的信息。信息的第一个字节是命令字节（图 10）。如果接收到，命令字节决定下一个字节写入芯片的那个寄存器。如果芯片在接收到命令字节后，但尚未接收到任意数据前就检测到了 STOP 条件，芯片除了存储命令字节之外，将不再做进一步行动。

在命令字节之后接收到的任何字节都是数据字节。第一个数据字节将进入命令字节选定的芯片内部寄存器（图 11）。控制字节地址之后会自动增加（如果可能，见表 4），然后等待下一个数据字节，或者 STOP 条件。

如果在 STOP 条件被检测之前传输了多个数据字节，随着命令字节地址的自动增加这些数据字节将被存储在随后的 XS2184 内部寄存器中（图 12）。如果这些命令字节地址无法再增加，任何后续的数据都将被持续写入最后那个地址。

读取信息的格式

芯片的读取命令包括芯片从地址，传输时 R/\overline{W} 位置“1”，紧接着至少 1 个字节的信息。与写入命令一样，信息的第一字节为命令字节。芯片通过读取内部存储的命令字节来确定地址指针，与写入命令确定地址指针的方式相同。与写入的规则相同，在读取完数据后，这个地址指针会自动增加，不过，在每个读取回条后，主控会发送应答位（图 13）。在进行读取后写入验证时，切记要重新设置命令字节的地址，因为存储的命令字节地址会在写入操作后自动增加。

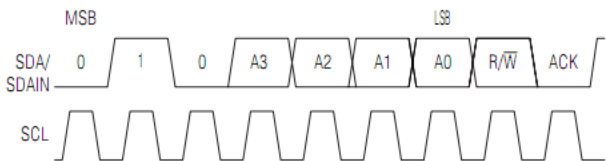


图 9. 从地址

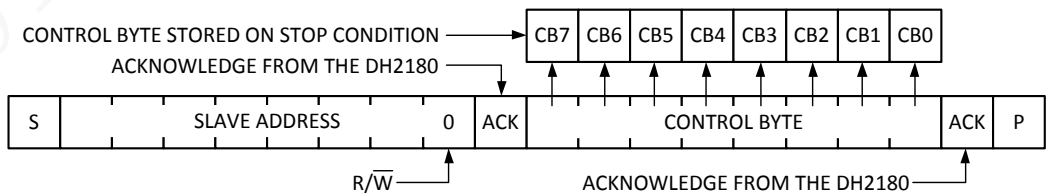


图 10. 写格式，控制字节接收

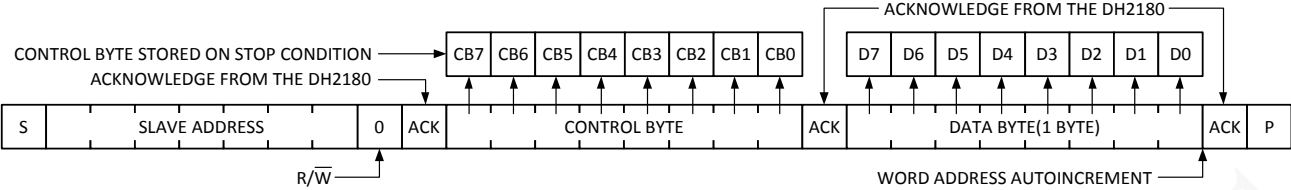


图 11. 写格式，控制，以及单数据字节写入

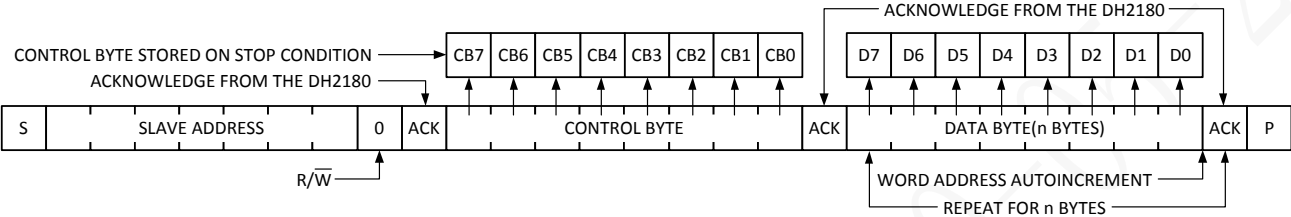


图 12. 写格式，控制，以及 n 个数据字节写入

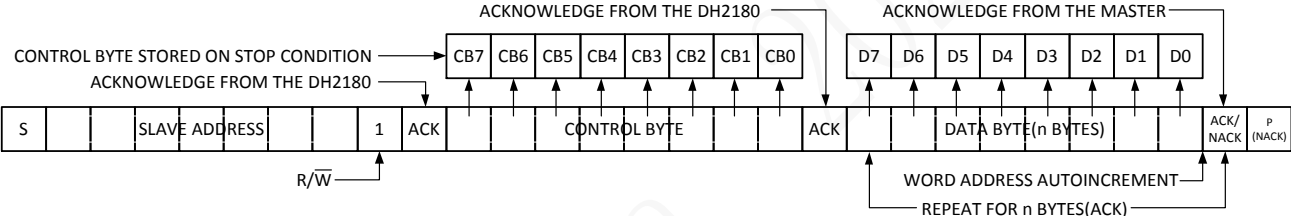


图 13. 读格式，控制，以及 n 个数据字节读取

多主控的操作

当芯片同多个主控工作在 3 线串口上，主控读取芯片必须在读和写之间使用重复的 STARTS，写：设置芯片的地址指针；读：从该位置中获取数据。在 1 已经设置了芯片地址指针后，但尚未对数据进行读取时，2 接管总线是允许的。如果 2 紧接着复位了芯片地址指针，之后 1 可能从未知的地址读取数据。

命令地址自动增加

地址自动增加可以通过最少的命令地址传输，来实现对芯片的配置。在每个数据字节写入或读取之后（表 4），存储在芯片内部的命令地址会自动增加。芯片设计保证了避免在无效寄存器地址上和无意义的重复写入。

表 4. 自动增量规则

命令字节地址范围	自动增加行为
0x00 – 0x71	字节读/写后命令地址自动增加
0x71	字节读/写后命令地址停留在 0x71

应用信息

PCB 版图

PCB 版图的谨慎设计对高效和低 EMI 至为关键。遵循以下几点设计原则以达到最优性能：

- 1、高频输入旁路电容（AGND 对 V_{EE} 之间 0.1uF 陶瓷电容）和输出旁路电容（AGND 对 OUT_之间 0.1uF 陶瓷电容）尽可能地靠近芯片放置。
- 2、针对如 XS2184 和外部功率管以及高功率通路上的检测电阻等功率器件，放置更大的焊盘。

3、在 PCB 版图中 SENSE_与 $SVEE_$ 之间使用开尔文检测技术以提供最佳精度的电流检测。详见图 14。

4、高功率通路布线尽可能短而宽、

5、芯片的 EP 端必须与 PCB 的地（ V_{EE} ）连接以保证正常工作及散热。增加通孔以提高散热能力。通孔之间保持 1.0mm-1.2mm 左右的间距，且必须为直径在 0.30mm-0.33mm 之间的筒形通孔覆盖 1oz 铜。

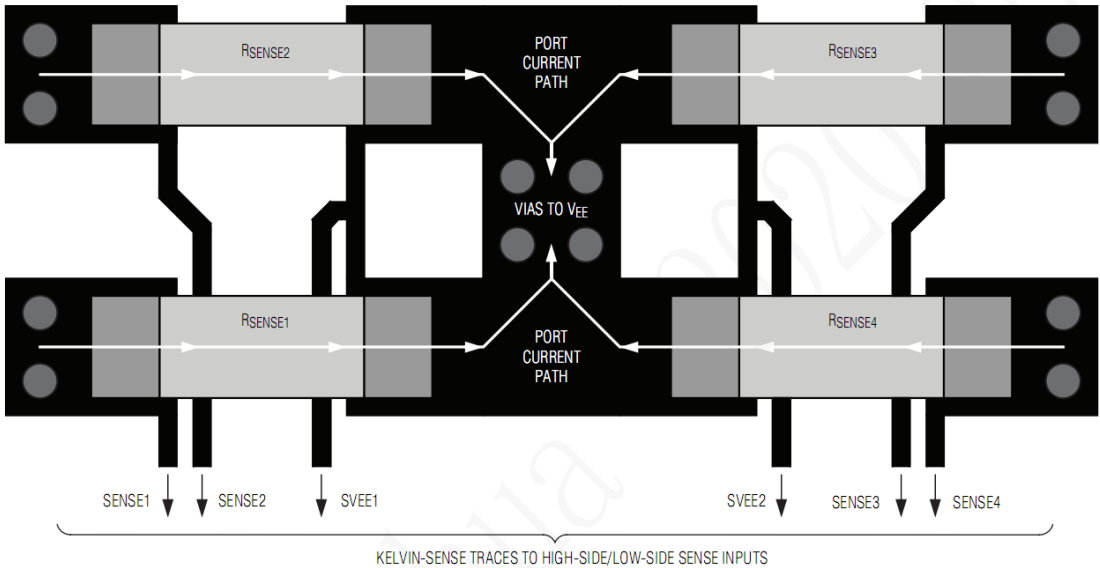
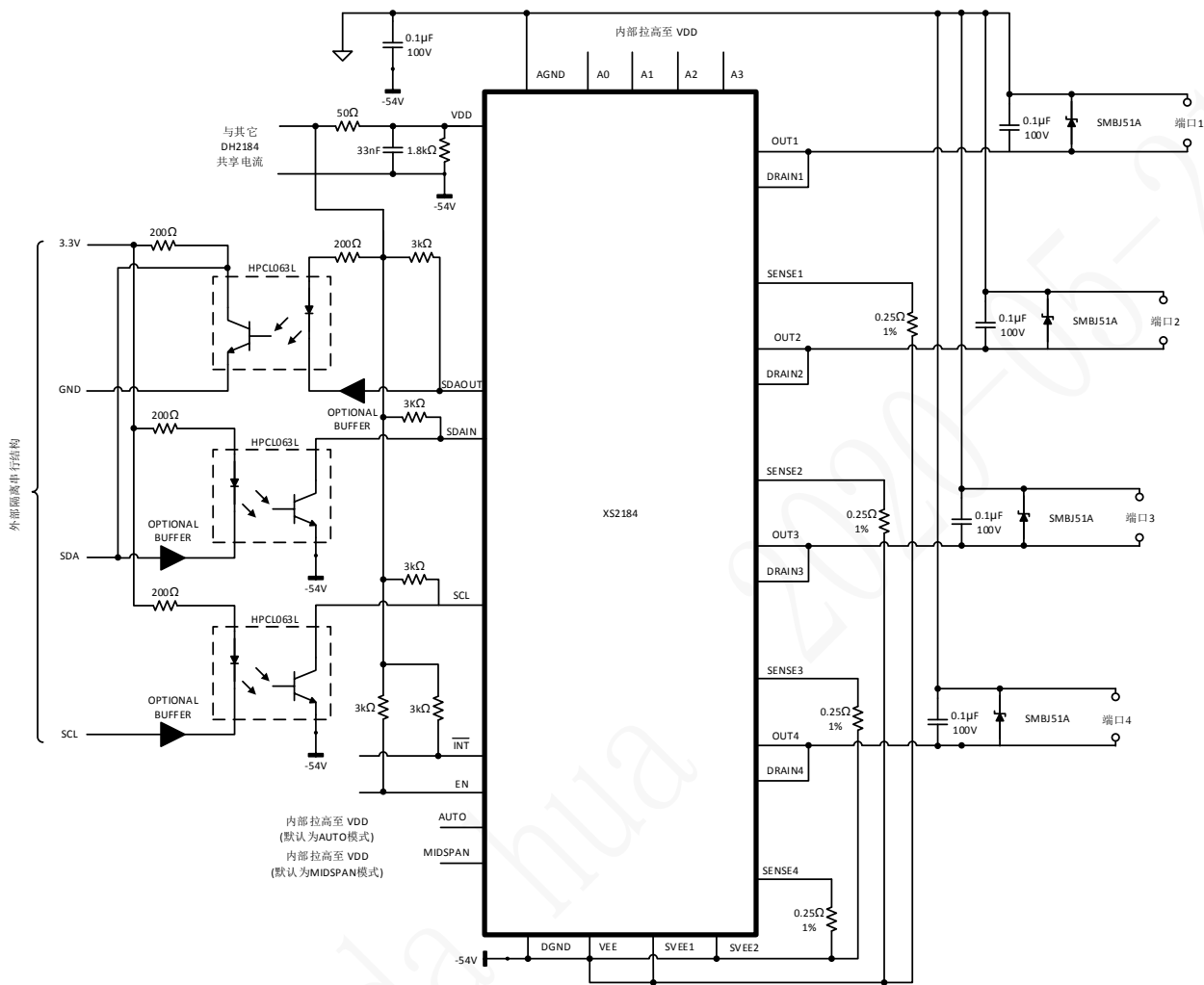
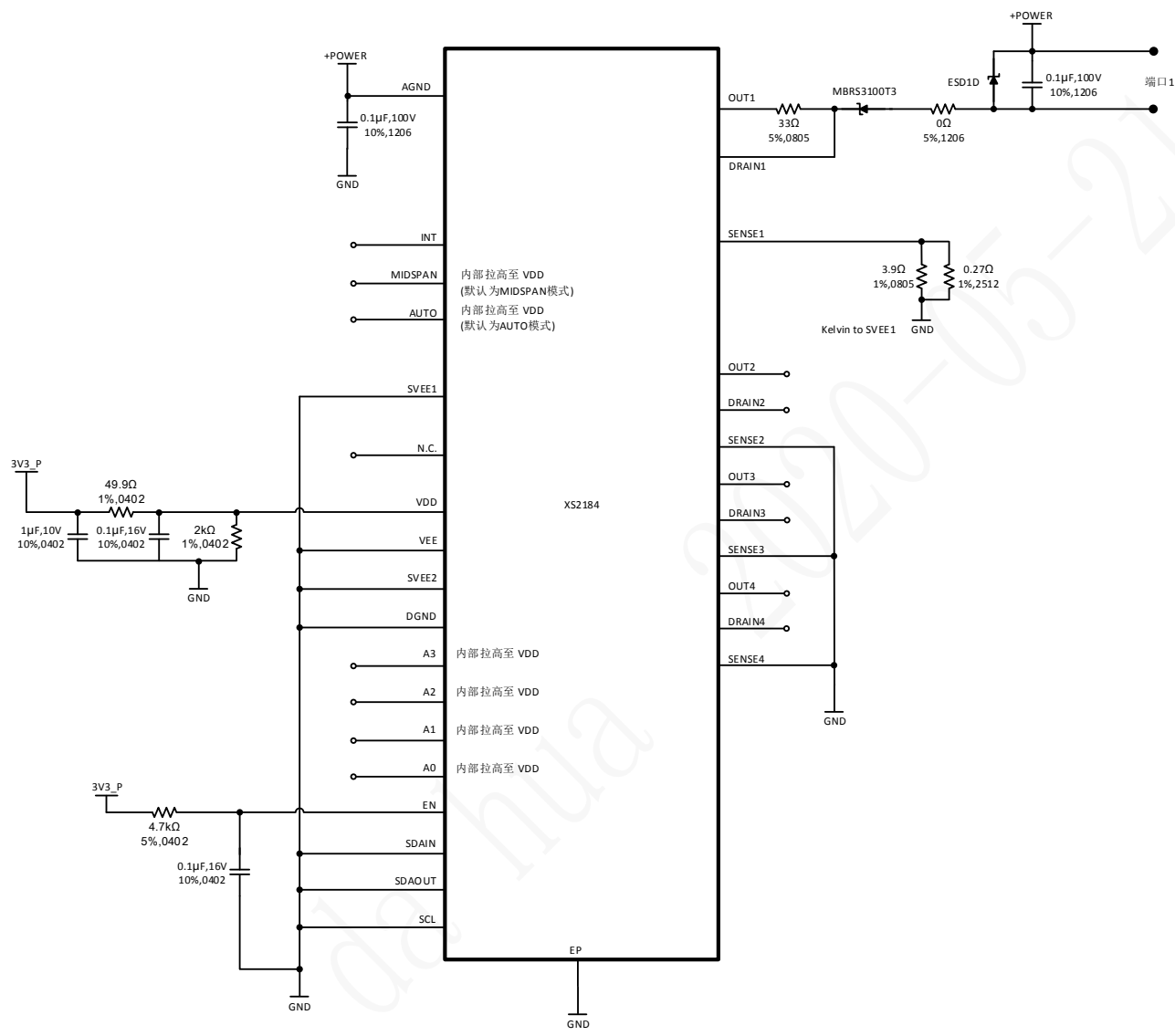


图 14. 开尔文检测版图布局



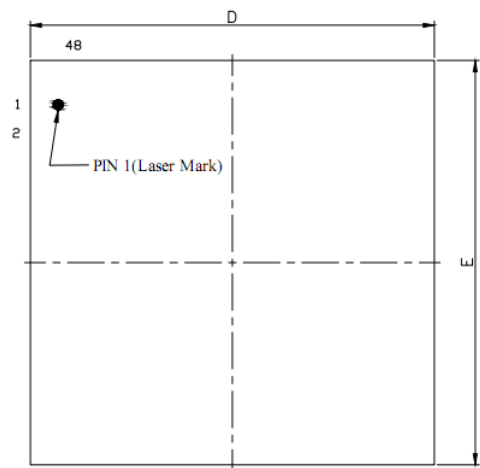
四端口隔离 I2C 通信应用方案



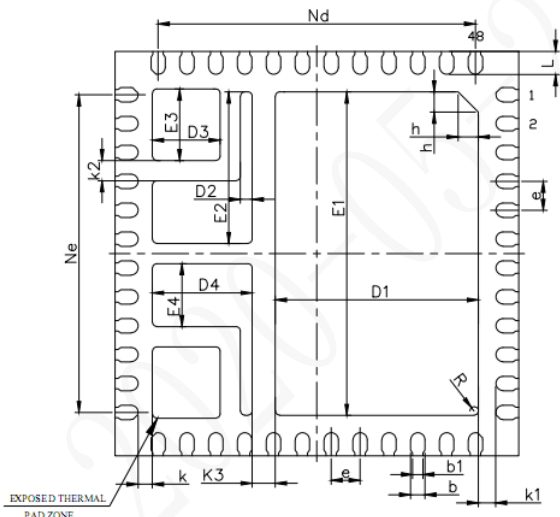
单端口非 I²C 通信应用方案

封装信息

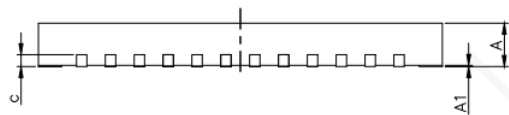
封装形式: QFN48L(0707×0.75-0.50)(H)



TOP VIEW



BOTTOM VIEW



SIDE VIEW

特殊设计: 无

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
b	0.20	0.25	0.30
b1	0.18REF		
c	0.203REF		
D	6.90	7.00	7.10
E	6.90	7.00	7.10

D1	3.42	3.52	3.62
E1	5.50	5.60	5.70
D2	0.11	0.21	0.31
E2	2.53	2.63	2.73
D3	1.08	1.18	1.28
E3	1.14	1.24	1.34
D4	1.63	1.73	1.83
E4	0.99	1.09	1.19

Nd	5.50BSC		
Ne	5.50BSC		
e	0.50BSC		
L	0.35	0.40	0.45
k	0.20	-	-
k1	0.30REF		
k2	0.35REF		
k3	0.40REF		
h	0.30	0.35	0.40
R	0.075REF		

浙江芯昇电子技术有限公司

地址：浙江省杭州市滨江区滨安路 1181 号

网址：www.chipup.com

邮编：310053

感谢您使用本公司的产品，建议您在使用前请仔细阅读本资料。
本公司产品在不断更新和改进，希望您与本公司保持联系，索取最新资料。
本资料中的信息如有变化，恕不另行通知。
本资料仅供参考，本公司不承担任何由此而引起的损失。
本公司不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。