

O conceito de amplificadores em Classe D existe desde a década de 1940. No entanto na época não existiam dispositivos que pudessem ser utilizados para produzir amplificadores nessa classe que funcionassem adequadamente. A partir de 1990 essa classe de amplificação vem ganhando bastante destaque, uma vez que garante a maior eficiência prática entre as tradicionais classes. Outra vantagem consiste na diminuição de tamanho físico do circuito, viabilizando a aplicação em tecnologia móvel, por exemplo.

Vale ressaltar que o “D” não é de “digital”. A natureza sempre será analógica, portanto, trabalhamos no Classe D com a adequação de um sinal analógico em um método de modulação, maximizando a eficiência do circuito através do chaveamento de semicondutores. Na Figura 1, podemos observar o conceito elementar de amplificação em classe D.

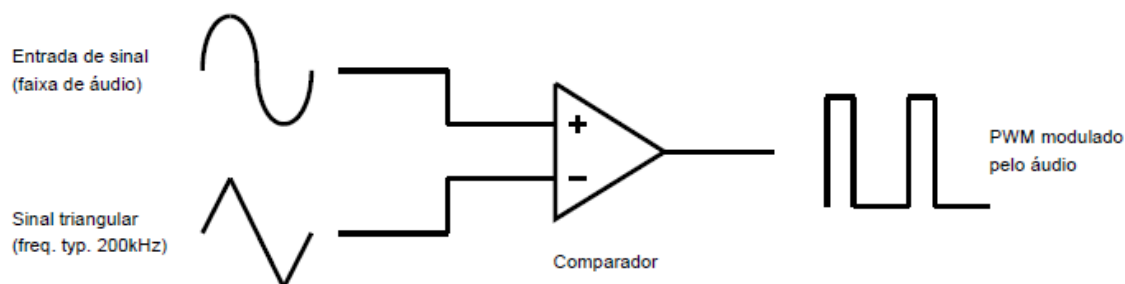


Figura 1 - Conceito elementar de amplificação em classe D.

Basicamente, modulamos um sinal PWM a partir do sinal analógico, o próprio áudio, que em geral é aplicado à entrada não inversora de um comparador de tensão. Na entrada inversora do mesmo comparador, temos um sinal triangular em uma frequência que respeite o Teorema da Amostragem de Nyquist (tipicamente deve ser igual ao dobro da máxima frequência analógica a ser amostrada). No entanto, a prática revela que é interesse considerarmos a frequência de amostragem igual a 10 vezes a máxima frequência amostrada. Considerando um sinal de áudio em frequência máxima de 20kHz , obtemos a frequência típica de 200kHz . Alguns amplificadores Classe D poderão apresentar frequências de PWM superiores.

O sinal em PWM, com o *duty cycle* controlado pelo sinal de áudio, normalmente é aplicado a uma etapa de potência que consiste em um *driver* para MOSFETs e os próprios transistores de efeito de campo, conforme Figura 2. O *driver* geralmente recebe dois sinais PWM em contra fase e aciona os transistores de efeito de campo, também inserindo um tempo morto, para evitar sobreaquecimento.

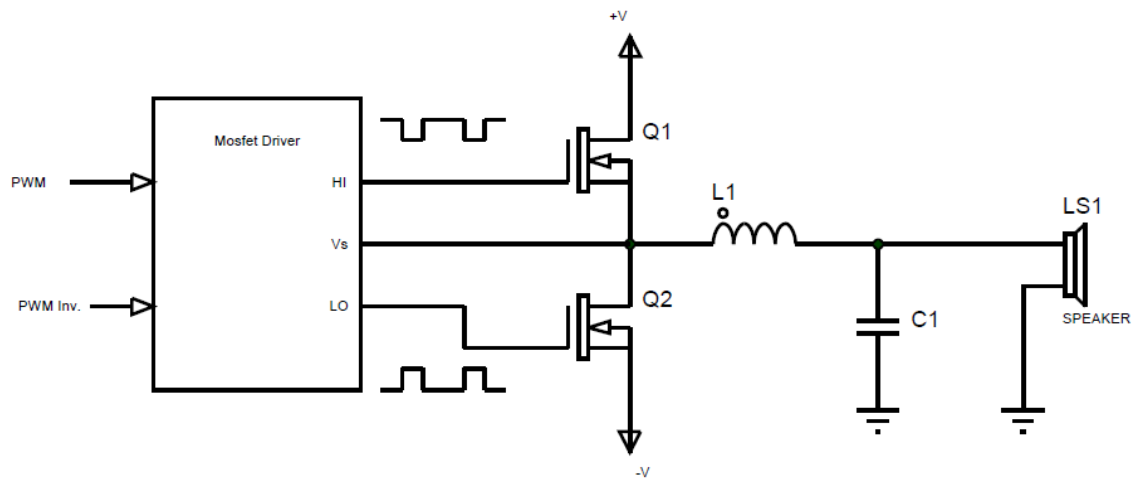


Figura 2 - Etapa de saída de um amplificador Classe D Half Bridge.

Este tipo de arranjo é conhecido como *half bridge* (meia ponte). Um exemplo de circuito integrado utilizado como *driver* de MOSFETs é o IR2113 (Figura 3). O PWM é aplicado na saída passando por um passa-baixas LC, calculado para frequência de corte desejada.

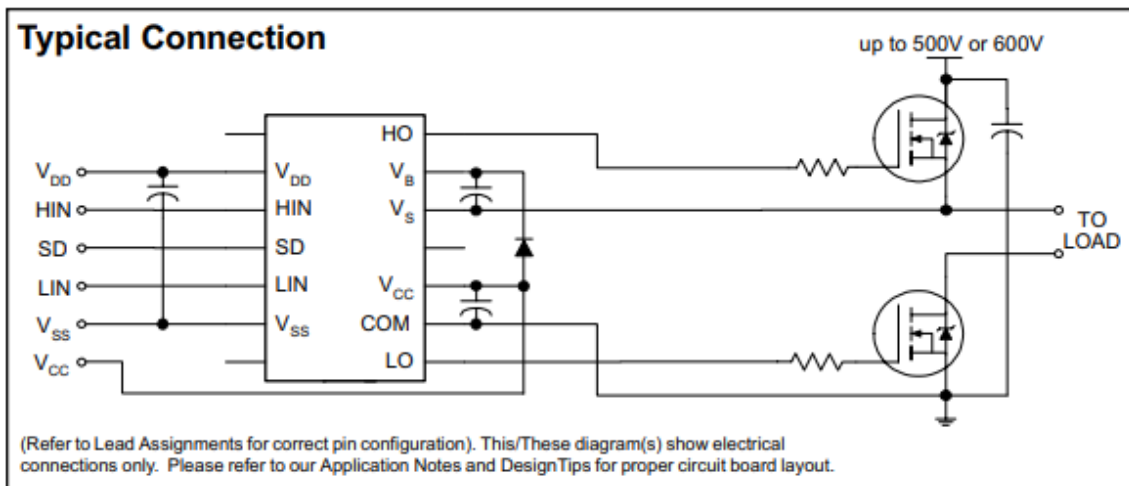


Figura 3 - Circuito típico com IR2113, segundo datasheet.

Cálculo do filtro de saída: basicamente calcula-se o indutor a partir da máxima frequência que deseja excursionar na saída, considerando a reatância indutiva igual à impedância do alto-falante.

$$L = \frac{X_L}{2\pi f}$$

E o capacitor é calculado considerando-se também a reatância capacitiva igual à impedância do alto-falante.

$$C = \frac{1}{2\pi f X_C}$$

Dependendo da qualidade desejada, pode-se implementar filtros mais sofisticados na saída do circuito.

Classe D com MOSFETs canal N e canal P: Outra forma de se implementar um amplificador em Classe D é utilizando um par complementar de MOSFET canal N com canal P (conforme Figura 4). Porém, pelo fato dos MOSFETs em canal P terem características de chaveamento piores que os de canal N, o arranjo mais habitual é o supramencionado da Figura 2.

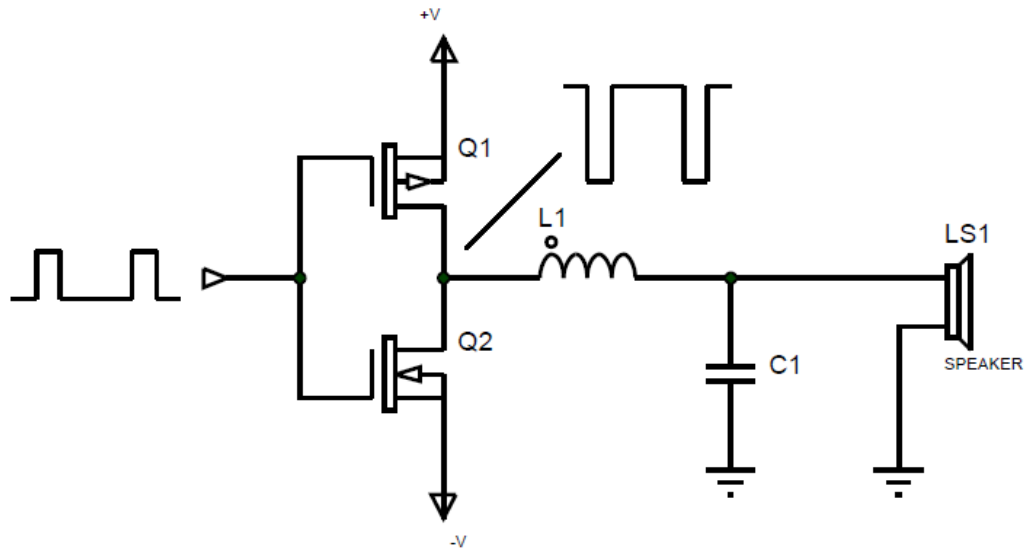


Figura 4 - Amplificador Classe D usando MOSFET canal N e canal P complementares.

Classe D Profissional: uma forma simples de se implementar um amplificador em Classe D com boa qualidade, é utilizando o circuito integrado IRS2092 (Figura 5) que já é dedicado para essa função. Segundo o datasheet, o fabricante promete até 500W de potência quando utilizada tensão de alimentação igual a $\pm 100V$.

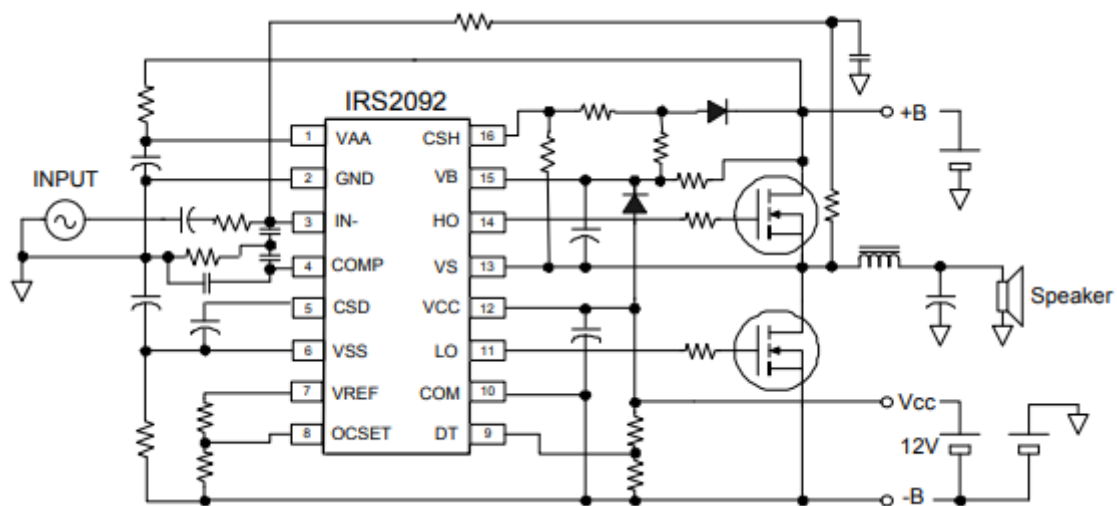


Figura 5 - Amplificador Classe D com CI dedicado IRS2092.

Eficiência da Classe D: A eficiência teórica de um amplificador em classe D é de 100%, uma vez que não há dissipação de potência nos transistores (os mesmos atuam como chaves), no entanto na prática o valor típico é entre 70% e 98%.

Projeto prático: para esta aula, iremos desenvolver um amplificador em Classe D visando a aplicar componentes discretos, porém contendo certa qualidade e uma potência de saída superior a $2W$. Para simplificar ainda mais o circuito, utilizaremos um estágio de saída baseado em um par complementar de transistores bipolares de junção, que irá dispensar o uso de um driver de MOSFET e diodos especiais, conforme Figura 6.

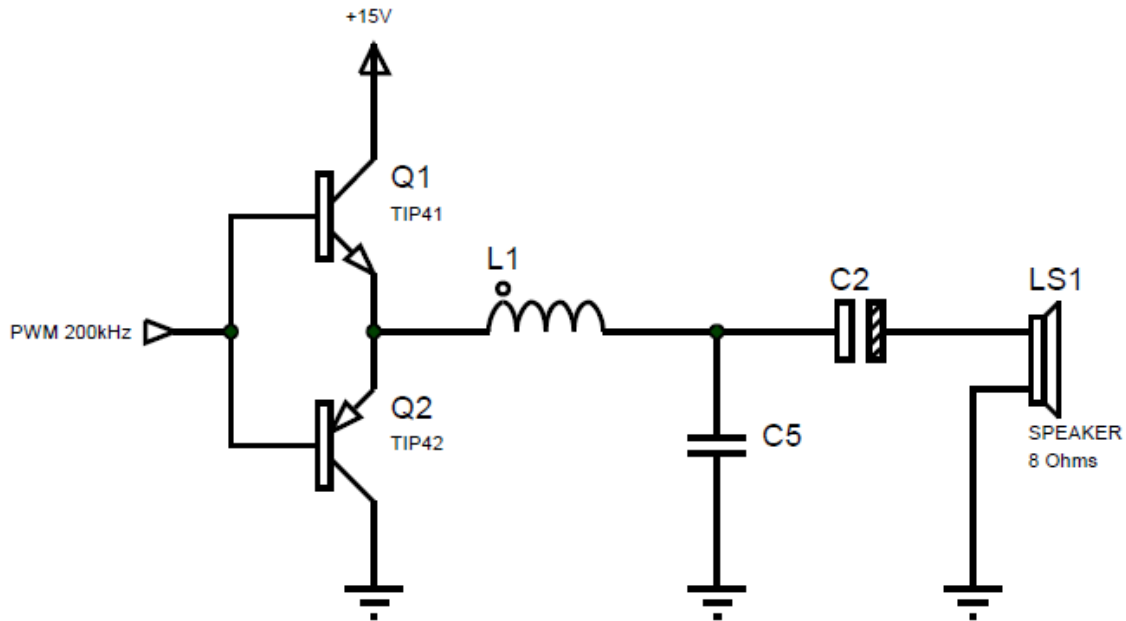


Figura 6 - Estágio de saída do Amplificador Classe D a ser projetado.

Estamos utilizando os transistores de média potência TIP41 e TIP42 que, assim como os MOSFETs, irão trabalhar como chaves. Arbitrou-se uma tensão assimétrica de $+15V$, compatível com os circuitos integrados discretos que serão utilizados no projeto, e um alto-falante com impedância de 8Ω . A potência de saída pode ser calculada considerando-se uma excursão próxima de $15V_{PP}$, portanto

$$P_{out} = \frac{V_{PP}^2}{8R_L} = \frac{15^2}{8 \times 8} \therefore P_{out} = 3,51W$$

A frequência escolhida para o sinal PWM será de $200kHz$, para estar em conformidade com o Teorema de Nyquist. Visando a reprodução de mais harmônicas do sinal, arbitrou-se uma frequência máxima de $40kHz$ para a saída do circuito, com este dado, é possível calcular os valores do indutor e do capacitor.

$$L = \frac{X_L}{2\pi f} = \frac{8}{2 \times \pi \times 40000} \therefore L = 31,83\mu H$$

Utilizaremos o valor comercial mais próximo, que é de $33\mu H$. O capacitor será calculado com a equação

$$C = \frac{1}{2\pi f X_C} = \frac{1}{2 \times \pi \times 40000 \times 8} \therefore C = 497,35nF$$

O valor comercial mais próximo para o capacitor calculado é portanto $470nF$. Na Figura 7 está explícito o estágio de saída totalmente projetado.

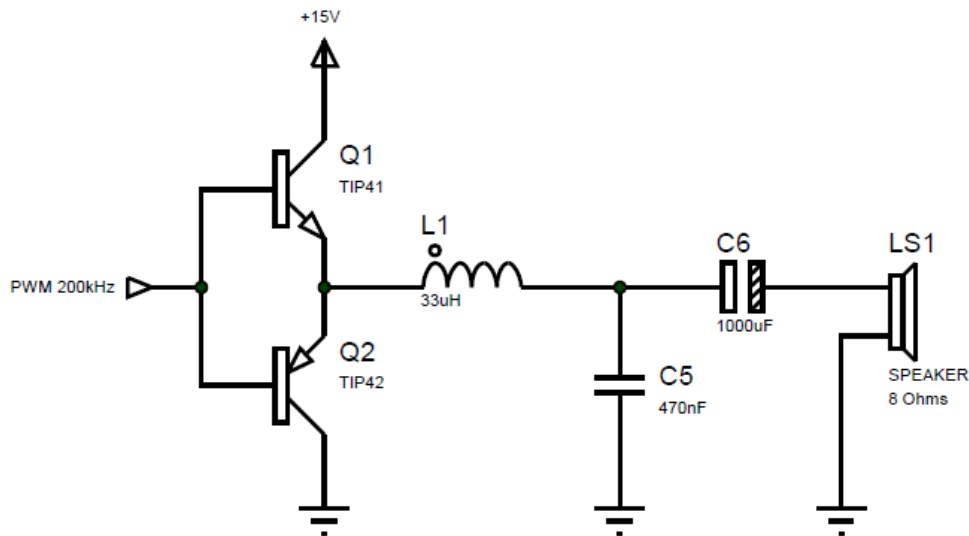


Figura 7 - Estágio de saída completo.

Utilizamos um capacitor de acoplamento na saída com valor típico de $1000\mu F$ visando a transferência de toda faixa de frequência desejada para o alto-falante. Pode-se verificar se a frequência do filtro LC projetado para a saída está coerente com a equação

$$f = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2 \times \pi \times \sqrt{33 \times 10^{-6} \times 470 \times 10^{-9}}} \therefore f = 40,4kHz$$

Seguindo o conceito de Amplificador Classe D apresentado na Figura 1, utilizaremos um circuito comparador, onde aplicaremos a portadora triangular a $200kHz$ em uma das entradas e o áudio na outra, gerando o PWM de forma analógica. O dispositivo selecionado é o conhecido LM393. É comum de se utilizar um buffer na saída do comparador. Para o projeto utilizaremos um buffer inversor, por este motivo, o sinal da portadora está na entrada não inversora, conforme Figura 8. Para o buffer utilizaremos o circuito integrado CMOS 4093 do tipo Schmitt Trigger, em um arranjo conhecido como amplificador digital.

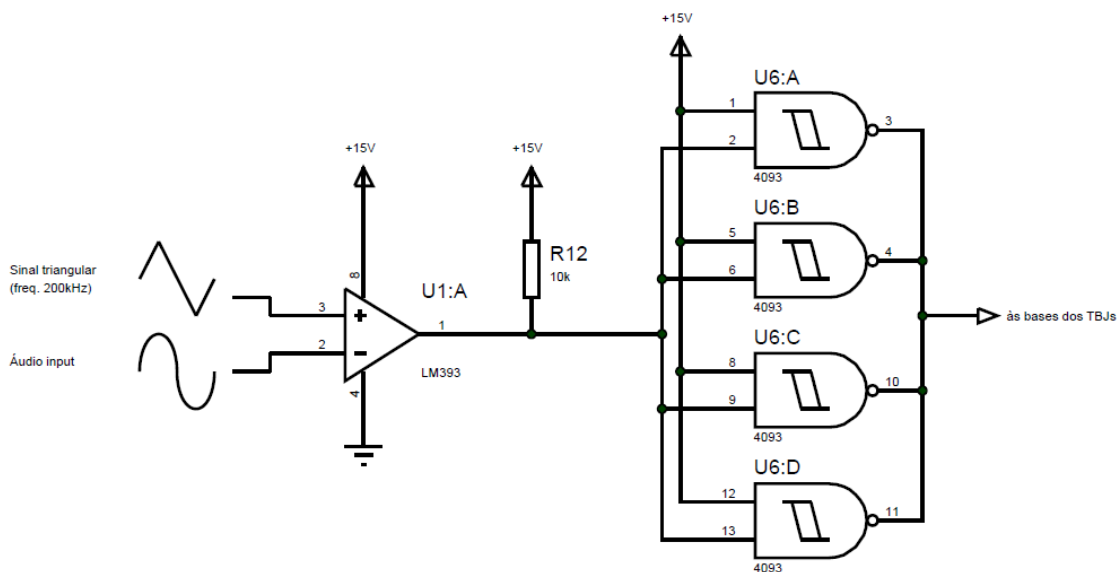


Figura 8 - Comparador com buffer inversor de saída.

O estágio de entrada, que consiste no sinal de áudio que irá chegar na entrada inversora do comparador de tensão LM393, deve garantir que o sinal fique situado em $\frac{V_{CC}}{2}$ para o correto controle do PWM. Considerando um sinal musical de baixa intensidade (da ordem de centenas de mV) vindo de um computador por exemplo, projetamos um amplificador inversor utilizando o OPAMP NE5532 que tem excelente aplicação em áudio como estudado no Módulo 2. A topologia desse estágio pode ser observada na Figura 9.

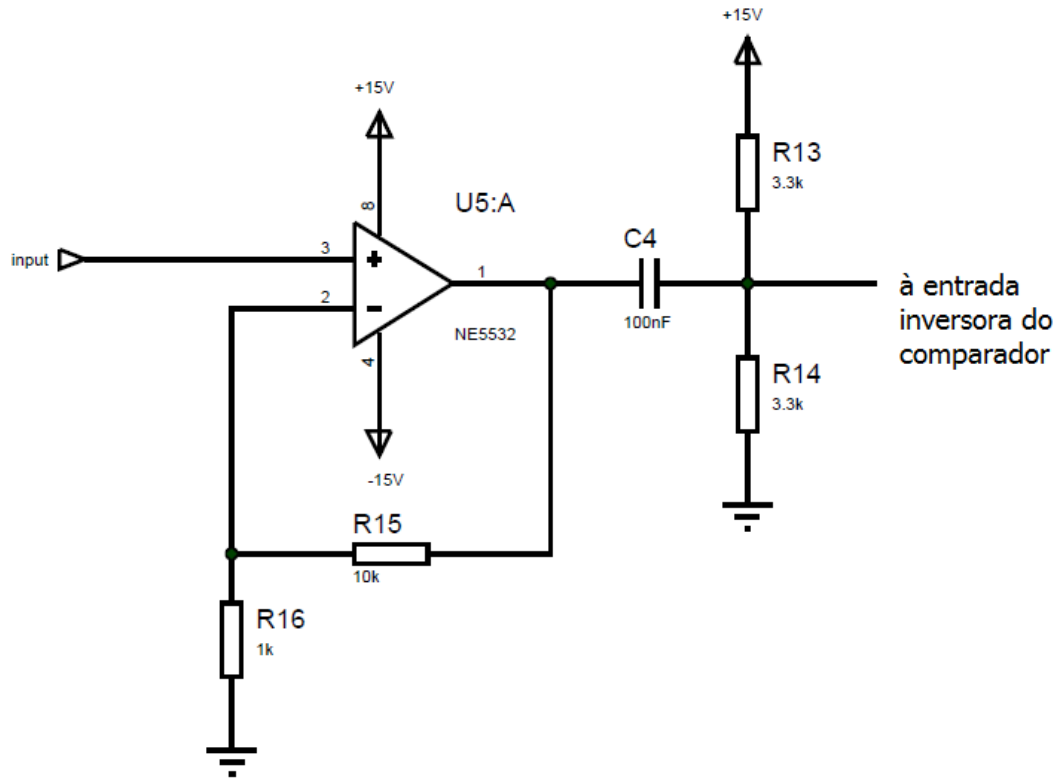


Figura 9 - Estágio de entrada do Amplificador Classe D.

O projeto desse estágio é relativamente simples. Basicamente, calculamos R_{15} e R_{16} na faixa de $k\Omega$ para garantir um ganho próximo de 10

$$A_V = \frac{R_{15}}{R_{16}} + 1 = \frac{10000}{1000} + 1 \therefore A_V = 11$$

O sinal já com ganho de tensão é acoplado com o capacitor de $100nF$ a um divisor simétrico com resistores também da ordem de $k\Omega$, fixando o áudio em $\frac{V_{CC}}{2}$. A entrada do circuito é diretamente na entrada não inversora do OPAMP, o que garante uma impedância de entrada altíssima, conforme comprovamos na aula 9 do Módulo 2.

Por fim, descreveremos o projeto do gerador triangular de $200kHz$. Este sinal funcionará como uma portadora modulada pelo sinal de áudio. Para garantir um sinal PWM estável, o sinal triangular de entrada deverá ser o mais simétrico possível. Existem diversas formas de se gerar sinais triangulares. Para este projeto, selecionamos o método de integração de uma onda quadrada, pois

$$\int a dx = ax + b$$

Para aplicarmos o sinal quadrado a um integrador analógico, devemos produzir uma onda quadrada com *duty* em 50% e *offset* em zero e 200kHz para o caso deste projeto. O circuito selecionado é um projeto WR Kits da vídeo aula nº 328 (clássica de sexta disponível no YouTube). O circuito simples e ao mesmo tempo elegante pode ser apreciado na Figura 10.

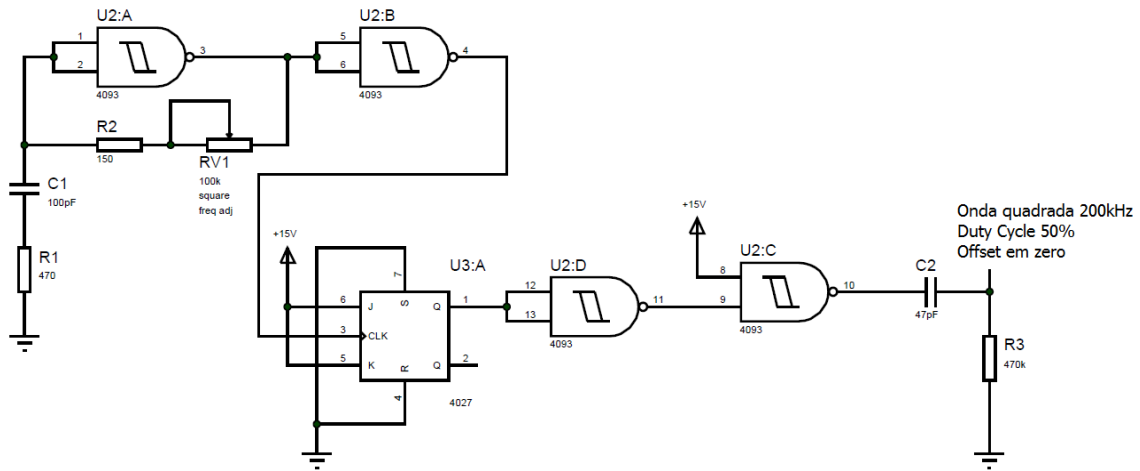


Figura 10 - Gerador de onda quadrada.

Utiliza-se o arranjo típico com um Schmitt Trigger formando uma porta inversora e a oscilação se dá pela realimentação positiva ao capacitor C_1 . Este projeto, adicionou-se um *trimpot* para ajuste fino de frequência, além do resistor R_1 que garante uma estabilidade térmica ao circuito, melhorando consideravelmente a forma de onda. A frequência máxima é aproximada pela equação encontrada no datasheet do 4093

$$f_{max} = \frac{1}{R_2 C_1 \ln \left[\frac{V_T^+ \times (V_{CC} - V_T^-)}{V_T^- \times (V_{CC} - V_T^+)} \right]} = \frac{1}{150 \times 100 \times 10^{-12} \ln \left[\frac{9 \times (15 - 6,3)}{6,3 \times (15 - 9)} \right]}$$

$$f_{max} \cong 91MHz$$

É claro que este valor extrapola a capacidade máxima do próprio circuito integrado, porém apresentamos a dedução para o caso do projetista decidir desenvolver o projeto para outras frequências.

O Flip-Flop JK presente no circuito está ligado como *toggle*, de modo a alterar o estado de sua saída Q nas bordas de subida do *clock*. Com este artifício, obtemos uma frequência com *duty cycle* de 50% e igual à metade da frequência de entrada, que é reforçada pelas portas NAND restantes de U2. O capacitor C_2 é utilizado como acoplamento para eliminar o nível DC do oscilador, aplicando na carga de 470kΩ para estabilização. O passa-altas RC formado por C_2 e R_3 foi calculado para uma frequência de corte bem abaixo do sinal de 200kHz

$$f_{HP} = \frac{1}{2\pi R_3 C_2} = \frac{1}{2\pi \times 470k \times 47p} \therefore f_{HP} = 7204,84Hz$$

Agora, o sinal quadrado de 200kHz, *duty* 50% e *offset* em zero, deverá ser integrado de modo a obtermos um sinal triangular resultante. O circuito responsável por essa tarefa pode ser visto na Figura 11.

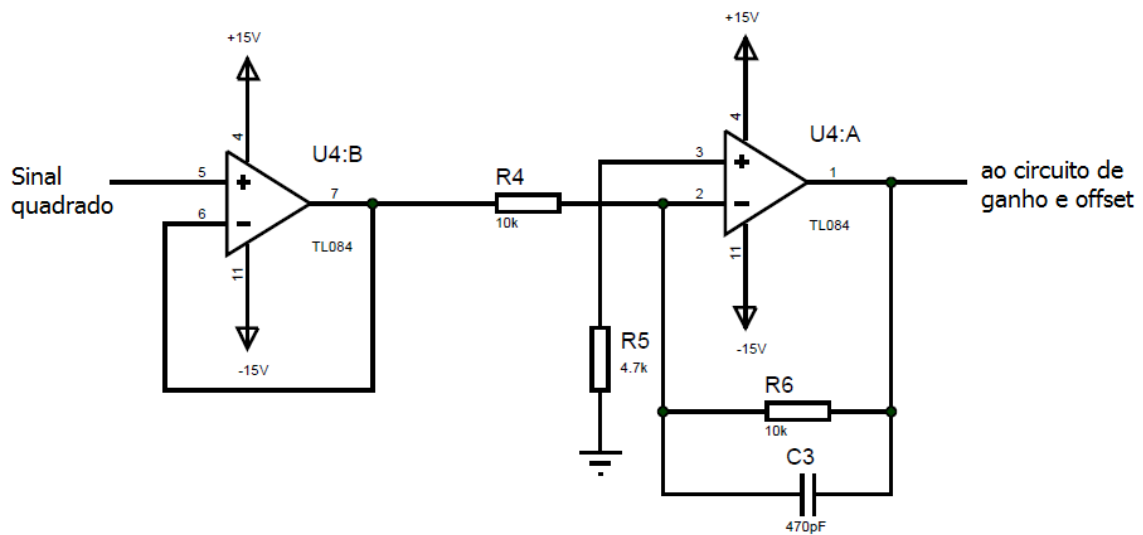


Figura 11 - Circuito integrador.

O sinal quadrado é aplicado a um buffer analógico formado pelo OPAMP B do circuito integrado TL084. Após, o sinal é aplicado ao circuito integrador inversor de ganho unitário, onde

$$A_V = \frac{R_6}{R_4} = \frac{10k}{10k} = 1$$

R_5 é o capacitor de compensação de tensões de erro

$$R_5 \cong R_6 \parallel R_4$$

Para obter um sinal triangular simétrico, utiliza-se a equação

$$C = \frac{1}{2\pi \times R_6 \times \frac{f}{5}} = \frac{1}{2\pi \times 10000 \times \frac{200000}{5}} \therefore C = 397,88pF$$

Utilizaremos o valor comercial de $470pF$, obtendo o sinal triangular desejado.

Exercício proposto: projete um amplificador em Classe D, na mesma topologia que desenvolvemos, porém para uma potência de saída de $5W$ e utilizando um alto-falante com impedância de 4Ω .