



TAREA 1

Simular el procesador de 4 bits

A la arquitectura agregar:

1er puerto

- Un puerto paralelo de salida de 8 bits.
- Una instrucción para la escritura del *nibble* menos significativo del puerto paralelo de salida de 8 bits
- Una instrucción para la escritura del *nibble* mas significativo del puerto paralelo de salida de 8 bits

2do puerto

- Un puerto paralelo de entrada de 4 bits
- Una instrucción para la lectura del puerto paralelo de entrada de 4 bits



TAREA 1

Simular el procesador de 4 bits

3er puerto

- Un puerto de salida serial de 4 bits
- Una instrucción para escribir al puerto de salida serial de 4 bits

Opcional- recompensa ¡Más .25 sobre la calificación final!

- * Agregar un convertidor Analógico Digital
- * Agregar instrucción para leer el convertidor Analógico/Digital



CONJUNTO DE INSTRUCCIONES DEL PROCESADOR DE 4 BITS

INSTRUCCIÓN		DESCRIPCIÓN
(dec)	(bin)	
0	0000	XOR del acumulador con el dato inmediato
1	0001	Invertir (complementar) el acumulador
2	0010	Suma aritmética el acumulador con el dato inmediato
3	0011	AND del acumulador con el dato inmediato
4	0100	OR el acumulador con el dato inmediato
5	0101	No operación (el procesador no realiza ninguna operación, solo consume tiempo)
6	0110	Cargar el acumulador con el dato inmediato
7	0111	Saltar a la dirección 0



PROCESADOR DE 4 BITS

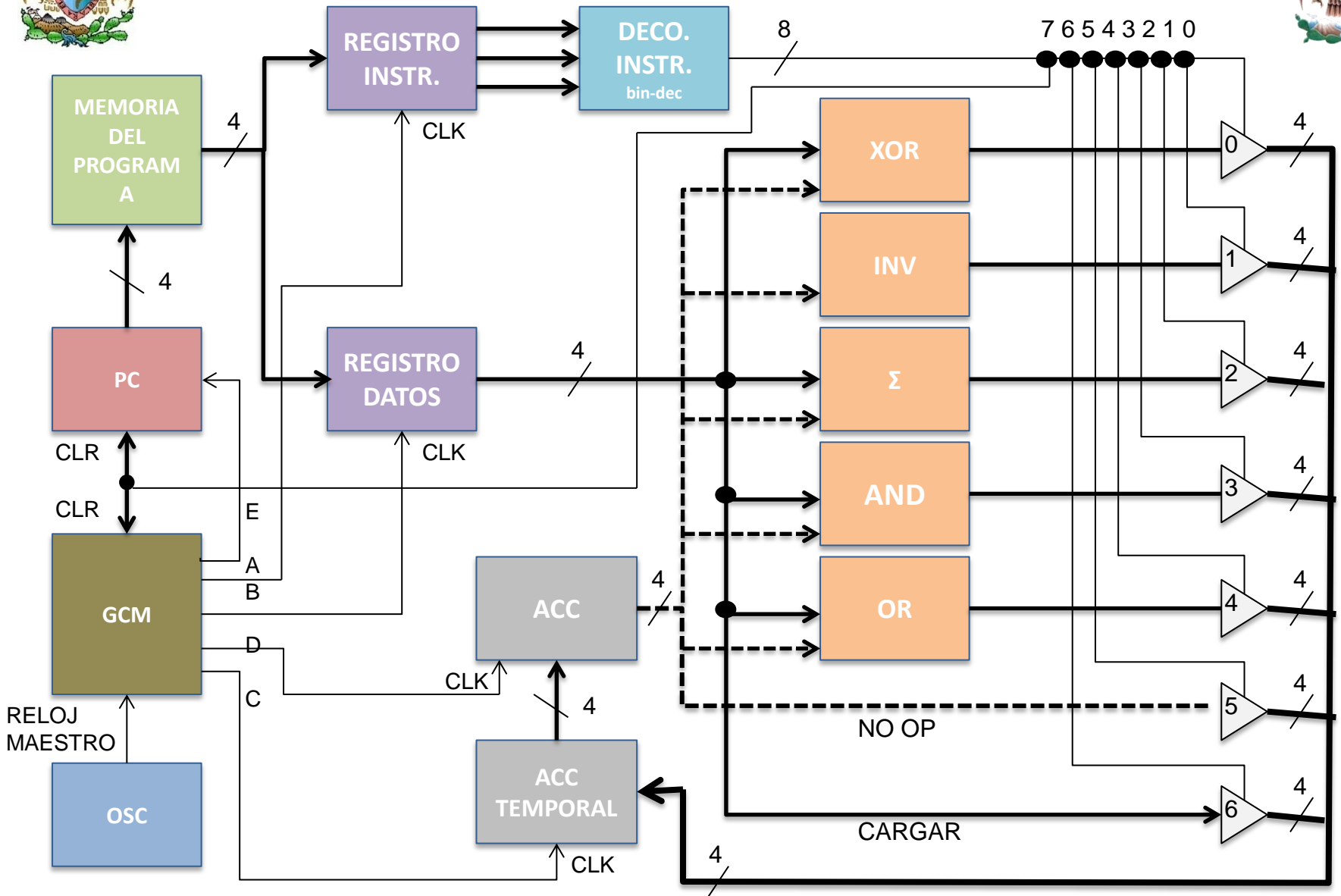
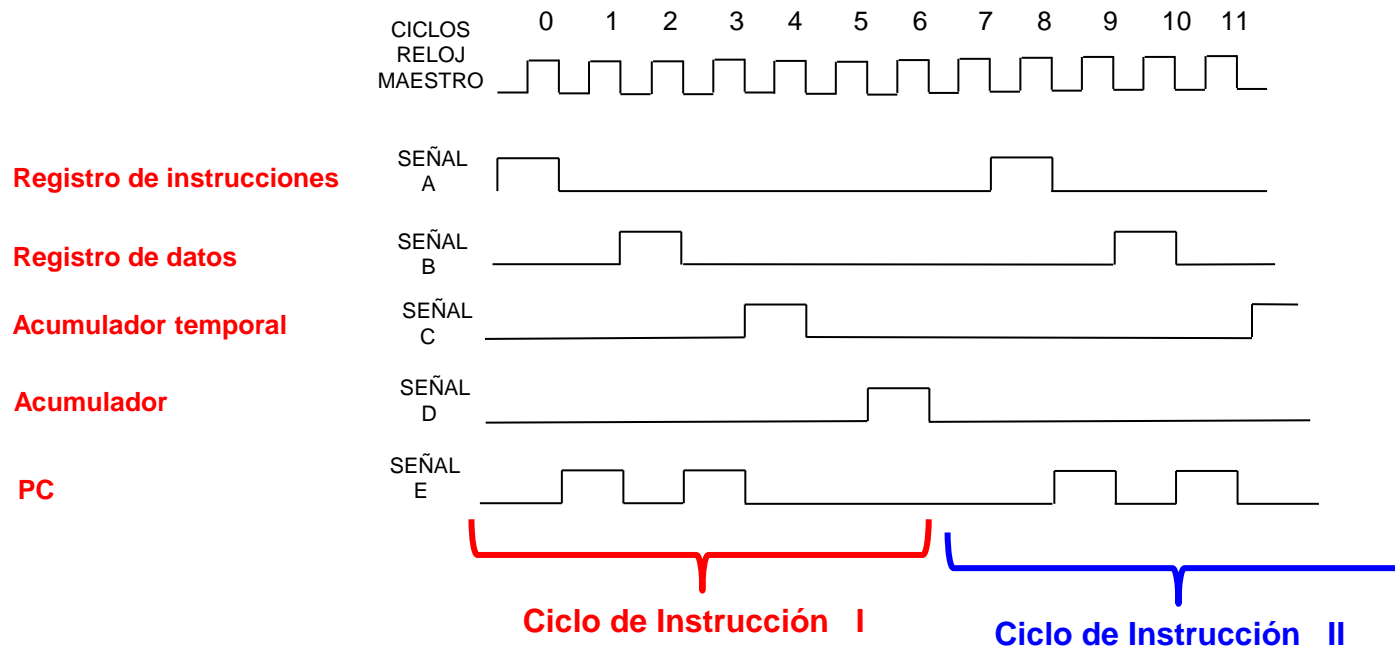




DIAGRAMA DE TIEMPOS DEL PROCESADOR DE 4 BITS





VIERNES 8 DE FEBRERO

REVISIÓN DE 1ª TAREA-EXAMEN

1. INDISPENSABLE ENTREGA PREVIA DE REPORTE (7-II-2019)
2. EN LA REVISIÓN MOSTRAR LA SIMULACIÓN Y RESPONDER PREGUNTAS
3. REALIZAR UN PROGRAMA EN SU PROCESADOR

e-mail para entregar tareas y reportes:

mymfiunam@gmail.com

Formato de nombre de archivo para entrega de tareas:

tarea#_apellido

- Sanchez-Me, Sanchez-Tre, ...
- Lopez-Lu,...
- Perez-Mar,...