



17816 - FUNDAMENTOS DE COMPUTADORES

Información de la asignatura

Código - Nombre: 17816 - FUNDAMENTOS DE COMPUTADORES

Titulación: 473 - Graduado/a en Ingeniería Informática
474 - Graduado/a en Ingeniería Informática y Matemáticas
722 - Graduado/a en Ingeniería Informática (Modalidad Bilingüe 2018)
734 - Graduado/a en Ingeniería Informática y Matemáticas (2019)

Centro: 350 - Escuela Politécnica Superior

Curso Académico: 2020/21

1. Detalles de la asignatura

1.1. Materia

Ingeniería de computadores, Informática

1.2. Carácter

Formación básica

1.3. Nivel

Grado (MECES 2)

1.4. Curso

1

1.5. Semestre

Primer semestre

1.6. Número de créditos ECTS

6.0

1.7. Idioma

Español, Inglés

1.10. Requisitos mínimos de asistencia

Se plantean dos métodos de evaluación, uno de evaluación CONTINUA y otro de evaluación NO CONTINUA, **de forma independiente para los contenidos teóricos y para los contenidos prácticos**. Por defecto, se supone que todos los estudiantes, por el hecho de estar matriculados en la asignatura, optan por un método de evaluación

Código Seguro de Verificación:		Fecha:	11/01/2021	
Firmado por:	Esta guía docente no está firmada mediante CSV porque no es la versión definitiva			
Url de Verificación:		Página:	1/10	

CONTINUA.

La aplicación de la evaluación CONTINUA para los contenidos teóricos está ligada a la realización y superación de una calificación mínima de las actividades propuestas durante el desarrollo del curso.

La aplicación de la evaluación CONTINUA para los contenidos prácticos está ligada a la asistencia y a la realización de las actividades propuestas en las sesiones prácticas en el laboratorio.

La norma a seguir en cada caso es la siguiente:

EVALUACION CONTINUA y NO CONTINUA PARA CONTENIDOS TEÓRICOS.

En ambas modalidades la asistencia a clase de teoría no es obligatoria, pero sí fuertemente recomendable.

MUY IMPORTANTE

Sin necesidad de avisar previamente, en las clases se pueden realizar pruebas que sirvan para la evaluación continua. La ausencia a estas sesiones implica la no realización de la citada prueba y la consecuente calificación con cero puntos en la actividad.

Los detalles acerca de la normativa de evaluación para cada una de las dos modalidades se recogen en el epígrafe "Convocatoria Ordinaria" de esta guía.

EVALUACION CONTINUA PARA CONTENIDOS PRÁCTICOS (LABORATORIO).

En la modalidad de evaluación CONTINUA, el estudiante deberá asistir a todas las clases prácticas y entregar de forma regular y en las fechas marcadas las memorias de resultados de cada una de las prácticas propuestas.

Siempre por motivos debidamente justificados, el estudiante puede faltar a un máximo de 2 sesiones de prácticas (4 horas), debiendo en su caso, presentar también las memorias correspondientes. En el caso de alcanzar un número mayor de faltas o la no entrega de alguna de las memorias solicitadas, será excluido de esta modalidad de evaluación.

EVALUACION NO CONTINUA PARA CONTENIDOS PRÁCTICOS (LABORATORIO).

En esta modalidad la asistencia a clase de prácticas no es obligatoria, pero sí fuertemente recomendable.

Los detalles acerca de la normativa de evaluación que diferencian cada una de las dos modalidades de evaluación práctica, se recogen en el epígrafe "Convocatoria Ordinaria" de esta guía.

1.11. Coordinador/a de la asignatura

Maria Sofia Martinez Garcia

<https://autoservicio.uam.es/paginas-blancas/>

1.12. Competencias y resultados del aprendizaje

1.12.1. Competencias

B5 Conocimiento de la estructura, organización, funcionamiento e interconexión de los sistemas informáticos, los fundamentos de su programación, y su aplicación para la resolución de problemas propios de la ingeniería.

1.12.2. Resultados de aprendizaje

Capacidad de conocer, comprender y evaluar la estructura y arquitectura de los computadores, así como los componentes básicos que los conforman.

Capacidad de diseñar y construir sistemas digitales, incluyendo computadores, sistemas basados en microprocesador y sistemas de comunicaciones.

1.12.3. Objetivos de la asignatura

En este curso se aprenden las técnicas básicas de análisis y construcción de circuitos digitales elementales. La formación que se obtiene en esta asignatura resulta crucial para facilitar el estudio de diseños más complicados en asignaturas posteriores. Se estudian las unidades básicas de información con las que se opera en los circuitos digitales, aprendiendo las operaciones más elementales que se emplean en el diseño digital, junto con sus propiedades. Se estudian también los elementos operativos de complejidad inmediatamente superior a los más elementales para realizar el diseño de un circuito digital. Se estudian las unidades de almacenamiento de datos más básicas, así como los fundamentos constructivos de algunos circuitos secuenciales básicos. Al final del curso el estudiante debe saber construir funciones lógicas de forma eficiente y utilizar los elementos operativos de

Código Seguro de Verificación:		Fecha:	11/01/2021
Firmado por:	Esta guía docente no está firmada mediante CSV porque no es la versión definitiva		
Url de Verificación:		Página:	2/10

complejidad inmediatamente superior. También debe saber analizar y construir un circuito secuencial básico de forma eficiente.

OBJETIVOS ESPECIFICOS POR TEMA	
TEMA 1.- Álgebra de Boole y Diseño Lógico.	
1.1.	Dado un número natural, representado en una cierta base, obtener su representación en cualquier otra base.
1.2.	Definir con palabras propias los siguientes conceptos: dígito, bit, variable lógica binaria, función lógica y tabla de la verdad.
1.3.	Definir y saber aplicar las propiedades y teoremas básicos del álgebra Booleana.
1.4.	Ser capaz de dibujar el símbolo, especificar la tabla de la verdad y expresar la operación lógica que implementa cada una de las siguientes puertas: NOT, AND, OR, NAND, NOR y XOR, con dos o más entradas.
1.5.	Ser capaz, a partir de la tabla de la verdad de una función, de escribir la expresión lógica de dicha función como suma de minterms y producto de maxterms, y de dibujar el esquema lógico del circuito.
1.6.	Ser capaz de simplificar una cierta función utilizando mapas de Karnaugh.
TEMA 2.- Componentes Combinacionales.	
2.1.	Definir circuito lógico combinacional. Dibujar el símbolo, especificar la tabla de la verdad, dar una expresión lógica de cada una de las salidas, dibujar el esquema lógico interno usando puertas básicas y describir con palabras propias la funcionalidad de los combinacionales: Decodificador, multiplexor, codificador de prioridad, comparador de magnitud, semi-sumador, sumador completo.
2.2.	Obtener, a partir de una tabla de la verdad el circuito combinacional que representa. Obtener la tabla de la verdad de un circuito combinacional a partir de su esquema lógico.
2.3.	Ser capaz de utilizar los decodificadores y multiplexores como generadores de funciones lógicas.
TEMA 3.- Elementos básicos de la lógica secuencial.	
3.1.	Definir el concepto de biestable y de señal de reloj. Ser capaz de definir y distinguir los conceptos de cerrojo (latch) y biestable activado por flanco (flip-flop).
3.2.	Definir y conocer el funcionamiento de los cerrojos SR, JK y D asociados a los conceptos de memoria, estado actual y estado siguiente, entradas asíncronas y señal de reloj.
3.3.	Definir los distintos flip-flops (JK, D y T) y dibujar el símbolo usado en los esquemas lógicos para representarlos. Expresar con palabras propias su funcionalidad. Expresar su funcionalidad mediante las tablas de transiciones (tabla de la verdad del estado siguiente) y de salida.
3.4.	Dibujar el cronograma de la señal de salida Q de un biestable dado a partir del cronograma de la señal de entrada y de la señal de reloj.
3.5.	Definir qué es un registro. Diseñar y ser capaz de utilizar registros de desplazamiento. Mostrar el funcionamiento de dichos registros utilizando cronogramas
TEMA 4.- Circuitos secuenciales.	
4.1.	Expresar con palabras propias qué es un circuito secuencial y las diferencias entre circuito combinacional y circuito secuencial.
4.2.	Definir, diseñar y utilizar contadores. Comprobar el funcionamiento de un contador utilizando un cronograma.
4.3.	Ser capaz de definir y distinguir diseños tipo Moore y diseños tipo Mealy.

Código Seguro de Verificación:		Fecha:	11/01/2021
Firmado por:	Esta guía docente no está firmada mediante CSV porque no es la versión definitiva		
Url de Verificación:		Página:	3/10

4.4.	Realizar diseños secuenciales tipo Moore y tipo Mealy.
TEMA 5.- Componentes de memoria.	
5.1.	Definir memorias de acceso aleatorio. Ser capaz de explicar su funcionamiento.
5.2.	Reconocer, definir y utilizar las memorias de sólo lectura.
5.3.	Ser capaz de calcular la capacidad en bits de una memoria.
TEMA 6.- Representación digital de los números	
6.1.	Escribir un número entero (positivo o negativo) en su representación signo-magnitud y complemento a 2. Justificar las ventajas de la representación en complemento a dos frente a la representación signo-magnitud.
6.2.	Ser capaz de realizar las operaciones suma y resta con números en binario.
6.3.	Definir e implementar un circuito sumador con acarreo en serie.
6.4.	Escribir un número real (positivo o negativo) en su representación en coma fija.
6.5.	Reconocer y utilizar códigos para la detección de errores.

1.13. Contenidos del programa

Programa Sintético

UNIDAD 1. Álgebra de Boole y Diseño Lógico.
 UNIDAD 2. Circuitos combinacionales.
 UNIDAD 3. Elementos básicos de la lógica secuencial.
 UNIDAD 4. Circuitos secuenciales.
 UNIDAD 5. Componentes de memorización.
 UNIDAD 6. Representación digital de los números.

Programa Detallado

1. Álgebra de Boole y Diseño Lógico.

- 1.1. Sistema numérico binario. Conversión entre sistemas.
- 1.2. Propiedades y teoremas básicos del álgebra booleana.
 - 1.2.1. Operaciones y expresiones booleanas.
 - 1.2.2. Leyes y reglas del álgebra de Boole.
 - 1.2.3. Teoremas de DeMorgan.
- 1.3. Puertas lógicas digitales
 - 1.3.1. Expresiones booleanas y tabla de la verdad.
 - 1.3.2. Ampliación a varias entradas.
 - 1.3.3. Habilidad funcional.
 - 1.3.4. Implementaciones de puertas.
- 1.4. Mapas de Karnaugh.
 - 1.4.1. Minimización de una suma de productos mediante el mapa de Karnaugh.
 - 1.4.2. Minimización de un producto de sumas mediante el mapa de Karnaugh.

2. Circuitos combinacionales.

- 2.1. Implementación de la lógica combinacional. Funciones lógicas
- 2.2. Circuitos combinacionales básicos: Decodificador, multiplexor, codificador de prioridad, circuito comparador.
- 2.3. Decodificadores y multiplexores como generadores de funciones.

3. Elementos básicos de la lógica secuencial.

Código Seguro de Verificación:		Fecha:	11/01/2021	
Firmado por:	Esta guía docente no está firmada mediante CSV porque no es la versión definitiva			
Url de Verificación:		Página:	4/10	

- 3.1. Principios de los circuitos secuenciales
- 3.2. Cerrojos. Tipos de cerrojos.
- 3.3. Flip-Flops. Tipos de Flip-Flops.
- 3.4. Circuitos con Flip-Flops. Cronogramas temporales.
- 3.5. Registros. Registros de desplazamiento.
- 4. Circuitos secuenciales.**
 - 4.1. Contadores.
 - 4.1.1. Contador en anillo.
 - 4.1.2. Otros contadores síncronos. Análisis y Síntesis
 - 4.2. Sistemas secuenciales. Máquina de estados finitos.
 - 4.3. Circuitos de Moore y Mealy. Síntesis de estados.
 - 4.4. Ejemplos de máquinas de estados finitas
- 5. Componentes de memoria.**
 - 5.1. Dispositivos de almacenamiento
 - 5.2. Memorias de acceso aleatorio (RAM)
 - 5.2.1. Estructura de una RAM semiconductora. Tamaño.
 - 5.2.2. Volatilidad de las memorias.
 - 5.2.3. Organización de la memoria interna en una y dos dimensiones.
 - 5.2.4. Memorias RAM dinámicas. Refresco.
 - 5.3. Memorias de sólo lectura (ROM).
 - 5.3.1. ROM programables (PROM) y borrables (EPROM)
 - 5.3.2. Utilización de las ROM como generadoras de funciones.
 - 5.4. Ampliación de memorias
- 6. Representación digital de los números.**
 - 6.1. Representación de números enteros, positivos y negativos.
 - 6.2. Operaciones en complemento a 2.
 - 6.3. Sumador binario.
 - 6.4. Representación en coma fija de los números reales.
 - 6.5. Otros códigos binarios: BCD y ASCII
 - 6.6. Códigos para el tratamiento de errores.

1.14. Referencias de consulta

1. Fundamentos de Sistemas Digitales. Thomas L. Floyd. Prentice Hall. 9ª Ed. 2006. Ref_UAM: INF/C5400/FLO. Acceso electrónico en: <http://bit.ly/1AWeOk6>
2. Digital Design and Computer Architecture. David Money Harris y Sarah L. Harris. Morgan Kaufmann. Second Edition 2013. ISBN: 9780123944245. Ref_UAM: INF/C5200/HAR.
3. Fundamentos de diseño lógico y de computadoras. M. Morris Mano y Charles R. Kime. Prentice Hall. 3ª Ed. 2005. ISBN: 8420543993. Ref_UAM: INF/C5200/MAN. Acceso electrónico en: <http://bit.ly/1ztybUs>
4. Sistemas Digitales. Principios y Aplicaciones. Tocci y Widmer. Prentice Hall. 10ª Ed. 2008. ISBN: 9789702609704. Ref_UAM: INF/C5400/TOC
5. Sistemas Digitales y Tecnología de Computadores. J. García Zubía, I. Angulo Martínez, J.M. Angulo Usategui. Thomson. 2ª Ed. 2007. ISBN: 9788497324861. Ref_UAM: INF/C5400/GAR.
6. Fundamentos de Diseño Lógico. Charles H. Roth. Thomson. 5ª Ed. 2004. ISBN: 849732286X. Ref_UAM: INF/C5200/ROT.
7. Sistemas Digitales. A. Lloris Ruíz, A. Prieto Espinosa, L. Parrilla Roure. McGraw-Hill. 2003. ISBN: 9788448191887. Ref_UAM: INF/C5400/LLO.

Bibliografía principal y secundarias asociadas al temario propuesto:

UNIDAD 1. Álgebra de Boole y Diseño Lógico.

Principal: Ref. 1: Capítulos 2 (secciones 2.1, 2.2 y 2.3), 3, 4 y 5

Secundarias:

- Ref. 2: Capítulos 1 (sección 1.5) y 2 (secciones 2.1 a 2.7)
- Ref. 3: Capítulo 2
- Ref. 4: Capítulos 2, 3 y 4
- Ref. 5: Capítulos 3 y 4 (secciones 4.2 y 4.3)
- Ref. 6: Capítulos 2, 3, 4, 5, 7 y 8
- Ref. 7: Capítulos 1 y 2

Código Seguro de Verificación:		Fecha:	11/01/2021	
Firmado por:	<i>Esta guía docente no está firmada mediante CSV porque no es la versión definitiva</i>			
Url de Verificación:		Página:	5/10	

UNIDAD 2. Circuitos combinacionales.

Principal: Ref. 1: Capítulo 6

Secundarias:

Ref. 2: Capítulo 2 (secciones 2.8 y 2.9)

Ref. 3: Capítulo 4 (secciones 4.1 a 4.6) y Capítulo 5 (secciones 5.1 a 5.5)

Ref. 5: Capítulo 4 (secciones 4.4 a 4.8)

Ref. 6: Capítulo 9 (secciones 9.1 a 9.4)

Ref. 7: Capítulo 5 (secciones 5.1 y 5.2), Capítulo 6 (sección 6.5)

UNIDAD 3. Elementos básicos de la lógica secuencial.

Principal: Ref. 1: Capítulos 7 y 9.

Secundarias:

Ref. 2: Capítulo 3 (secciones 3.1 y 3.2)

Ref. 3: Capítulo 6 (secciones 6.1 a 6.6)

Ref. 4: Capítulo 5 (secciones 5.1 a 5.12)

Ref. 5: Capítulo 7

Ref. 6: Capítulo 11

Ref. 7: Capítulo 7

UNIDAD 4. Circuitos secuenciales.

Principales: Ref. 1: Capítulo 8 y Ref. 2. (secciones 3.3, 3.4, 3.5.1 y 3.5.2)

Secundarias:

Ref. 1: Capítulo 8

Ref. 3: Capítulo 7 (sección 7.6) y Capítulo 8 (secciones 8.1 a 8.4)

Ref. 4: Capítulo 7 (secciones 7.1 a 7.15), Capítulo 9

Ref. 6: Capítulo 12 (secciones 12.3 a 12.6), Capítulo 14, Capítulo 19

Ref. 7: Capítulo 8 (secciones 8.2 y 8.3), Capítulo 9

UNIDAD 5. Componentes de memorización.

Principal: Ref. 1: Capítulo 9, Capítulo 10, Capítulo 11 (sección 11.1)

Secundarias:

Ref. 2: Apéndice A (sección A.3)

Ref. 3: Capítulo 9

Ref. 4: Capítulo 11, Capítulo 12 (secciones 12.1 y 12.2)

Ref. 5: Capítulo 11

Ref. 7: Capítulo 8 (secciones 8.4 8.7.1)

1. UNIDAD 6. Representación digital de los números.

Principal: Ref. 1: Capítulo 2

Secundarias:

Ref. 2: Capítulo 1 (secciones 1.3 y 1.4)

Ref. 3: Capítulo 1 (secciones 1.2 y 1.3)

Ref. 4: Capítulo 2

Ref. 5: Capítulo 2

Ref. 6: Capítulo 1

Ref. 7: Capítulo 6 (secciones 6.1, 6.2 y 6.4)

2. Metodologías docentes y tiempo de trabajo del estudiante**2.1. Presencialidad**

	#horas
Porcentaje de actividades presenciales (mínimo 33% del total)	78
Porcentaje de actividades no presenciales	72

2.2. Relación de actividades formativas

Actividades presenciales	Nº horas
Clases teóricas en aula	42

Código Seguro de Verificación:	Fecha:	11/01/2021
Firmado por:	Esta guía docente no está firmada mediante CSV porque no es la versión definitiva	
Url de Verificación:	Página:	6/10

Seminarios	
Clases prácticas en aula	
Prácticas clínicas	
Prácticas con medios informáticos	
Prácticas de campo	
Prácticas de laboratorio	26
Prácticas externas y/o practicum	
Trabajos académicamente dirigidos	
Tutorías	
Actividades de evaluación	10
Otras	

3. Sistemas de evaluación y porcentaje en la calificación final

3.1. Convocatoria ordinaria

EVALUACIÓN CONTINUA

Los estudiantes pueden optar por este método de EVALUACIÓN CONTINUA (EC), en la parte de teoría, en la parte de prácticas o en ambas.

Cada parte, teoría y prácticas, es independiente e implica distintas formas de actuación.

Evaluación Continua: Teoría

Para la EC en teoría, aunque es muy recomendable, no es obligatoria la asistencia a clase. La asignatura se evalúa con un conjunto de actividades presenciales a desarrollar durante el curso. Todas las actividades se desarrollarán, cuando sea posible, en el horario común habilitado en el calendario o en caso contrario en el mismo horario de clase. Entre estas actividades destacan dos pruebas parciales que pueden liberar contenidos del curso de cara al examen final.

El carácter liberatorio de las dos primeras pruebas parciales, P1 y P2, implica que, en el caso de superar cualquiera de ellas (ExaP1, ExaP2 $\geq 5,0$), no es necesario volver a examinarse de los contenidos asociados a dichos parciales en el examen final de la asignatura en la convocatoria ordinaria.

En el caso de no superar alguno de ellos (ExaP1 o ExaP2 $< 5,0$), es necesario presentarse al parcial no superado, siempre junto al tercer parcial ExaP3, en el examen final de la asignatura en la convocatoria ordinaria.

En el caso de no superar ninguno de las dos pruebas parciales (ExaP1 y ExaP2 $< 5,0$), debe presentarse al examen final de la asignatura, como si fuera un estudiante que hubiera optado por el método de evaluación no continua, según se explica más adelante en el apartado correspondiente.

Después del examen final en la convocatoria ordinaria, se dispondrá de un conjunto de calificaciones, una por cada parcial, ya sea la obtenida durante el curso o en dicho examen final y una cuarta de las otras actividades desarrolladas durante el curso.

En el caso de que un estudiante con un parcial aprobado se presente a ese parcial en el examen final, prevalecerá la nota del examen final.

La nota correspondiente a la parte de Teoría (**Not_Teo**) es la que resulta de la media ponderada entre todas estas pruebas, según la expresión:

$$\text{Not_Teo} = 0,30 \cdot \text{ExaP1} + 0,35 \cdot \text{ExaP2} + 0,25 \cdot \text{ExaP3} + 0,10 \cdot \text{RestoActividades}$$

En el caso que (**Not_Teo** $< 5,0$), debe presentarse al examen final de la asignatura en su convocatoria extraordinaria, como si fuera un estudiante que hubiera optado por el método de evaluación no continua, según se explica más adelante.

Evaluación Continua: Prácticas

La nota correspondiente a la parte de Laboratorio (**Not_Lab**) es la que resulta de realizar las prácticas programadas en el curso.

- Para aprobar la parte práctica el estudiante deberá asistir a todas las sesiones prácticas. Siempre por motivos debidamente justificados, un estudiante puede faltar a un máximo de 2 sesiones de prácticas (4 horas), debiendo en su caso, presentar las memorias correspondientes. En caso contrario deberá realizar un examen de prácticas consistente en una práctica de mayor complejidad a las realizadas en el

Código Seguro de Verificación:		Fecha:	11/01/2021
Firmado por:	<i>Esta guía docente no está firmada mediante CSV porque no es la versión definitiva</i>		
Url de Verificación:		Página:	7/10

laboratorio.

La calificación de la parte práctica tendrá en cuenta la calidad de los diseños realizados y el nivel de los resultados obtenidos, así como el resultado de las pruebas específicas que para cada práctica se pueden plantear. También se valorará la validez de los resultados obtenidos en cada uno de los apartados que se hayan establecido para su realización en los guiones de las prácticas. El procedimiento y el método de evaluación particular para cada práctica, estará descrito previamente a su respectivo comienzo, en cada uno de los guiones correspondientes.

EVALUACIÓN NO CONTINUA

Para los estudiantes que opten por la modalidad de evaluación NO CONTINUA en la parte de teoría, en la parte de prácticas o en ambas, sus calificaciones se obtendrán de la siguiente forma:

a. La nota correspondiente a la parte de teoría es la que resulta de:

- La calificación de la prueba final (100%).

La prueba final consistirá en una prueba escrita, cuyo contenido abarcará todos los objetivos que deben alcanzar los estudiantes en el curso completo. Esta prueba podrá incluir tanto cuestiones teóricas como resolución de problemas.

b. La nota correspondiente a la parte de prácticas (**Not_Lab**) es la que resulta de:

- La calificación de la prueba práctica final (100%).

La prueba final consistirá en un único examen práctico, que permita evaluar todos los conceptos desarrollados en las prácticas de laboratorio propuestas en la asignatura.

Para ambas modalidades de evaluación CONTINUA y NO CONTINUA:

- Ambas partes, teoría y prácticas, se puntúan sobre 10 puntos.
- La nota final de la asignatura se obtiene de las notas de teoría y prácticas por medio de la ecuación:

$$\text{Calificación: } 0,4 * \text{Not_Lab} + 0,6 * \text{Not_Teo}$$

- Para aprobar la asignatura es obligatorio obtener una nota mayor o igual a 5 puntos, tanto en la parte de teoría como en la práctica de laboratorio. En caso contrario, la nota final en actas será:

$$\text{Calificación: } (0,4 * \text{Mín}(5, \text{Not_Lab}) + 0,6 * \text{Mín}(5, \text{Not_Teo}))$$

- La nota de teoría se conserva para la convocatoria extraordinaria en el mismo curso académico.
- La nota de prácticas se conserva para la convocatoria extraordinaria en el mismo curso académico.

MUY IMPORTANTE: Cuando se detecte algún tipo de copia en cualquiera de las actividades de evaluación ya sean teóricas o prácticas, se aplicará lo reflejado en el Capítulo IV del documento "Normativa de Evaluación Académica de la EPS", aprobado en la Junta de Centro del cuatro de noviembre de 2013.

3.1.1. Relación actividades de evaluación

Actividad de evaluación	%
Examen final (máximo 70% de la calificación final o el porcentaje que figure en la memoria)	15%-60%
Evaluación continua	85-40%

3.2. Convocatoria extraordinaria

Para los estudiantes que opten por la convocatoria extraordinaria en la parte de teoría, en la parte de prácticas o en ambas, sus calificaciones se obtendrán de la siguiente forma:

a. La nota correspondiente a la parte de teoría es la que resulta de:

- La calificación de la prueba final (100%).

La prueba final consistirá en una prueba escrita, cuyo contenido abarcará todos los objetivos que deben alcanzar los estudiantes en el curso completo. Esta prueba podrá incluir tanto cuestiones teóricas como resolución de problemas.

Código Seguro de Verificación:		Fecha:	11/01/2021	
Firmado por:	Esta guía docente no está firmada mediante CSV porque no es la versión definitiva			
Url de Verificación:		Página:	8/10	

b. La nota correspondiente a la parte de prácticas (**Not_Lab**) es la que resulta de:

- La calificación de la prueba práctica final (100%).

La prueba final consistirá en un único examen práctico, que permita evaluar todos los conceptos desarrollados en las prácticas de laboratorio propuestas en la asignatura

Notas:

- Ambas partes, teoría y prácticas, se puntúan sobre 10 puntos.
- La nota final de la asignatura se obtiene de las notas de teoría y prácticas por medio de la ecuación:
Calificación: $0,4 \cdot \text{Not_Lab} + 0,6 \cdot \text{Not_Teo}$
- Para aprobar la asignatura es obligatorio obtener una nota mayor o igual a 5 puntos, tanto en la parte de teoría como en la práctica de laboratorio. En caso contrario, la nota final en actas será:
Calificación: $(0,4 \cdot \text{Mín}(5, \text{Not_Lab}) + 0,6 \cdot \text{Mín}(5, \text{Not_Teo}))$

MUY IMPORTANTE: Cuando se detecte algún tipo de copia en cualquiera de las actividades de evaluación ya sean teóricas o prácticas, se aplicará lo reflejado en el Capítulo IV del documento "Normativa de Evaluación Académica de la EPS", aprobado en la Junta de Centro del cuatro d

3.2.1. Relación actividades de evaluación

Actividad de evaluación	%
Examen final (máximo 70% de la calificación final o el porcentaje que figure en la memoria)	40%-100%
Evaluación continua	60%-0%

4. Cronograma orientativo

Semana	Actividad Presencial		Actividad No Presencial
	Teórica en Aula	Práctica en Laboratorio	
1º	Unidad 1		<ul style="list-style-type: none"> • Estudio de la bibliografía facilitada para la U1. • Resolución de problemas de la U1.
2º	Unidad 1	Práctica 0a: Tutorial ISE de Xilinx	
3º	Unidad 2	Práctica 0b: Tutorial Placa de montaje	<ul style="list-style-type: none"> • Estudio de la bibliografía facilitada para la U2. • Resolución de problemas de la U2.
4º	Unidad 2		
5º	Unidad 2	Práctica 1: Diseño CDC con elementos discretos.	<ul style="list-style-type: none"> • Estudio de la bibliografía facilitada para la U3. • Resolución de problemas de la U3.
6º	Unidad 3		
7º	Unidad 3	Práctica 2: Diseño y montaje de CDC utilizando multiplexores y decodificadores.	<ul style="list-style-type: none"> • Estudio de la bibliografía facilitada para la U4 • Resolución de problemas de la U4.
8º	Unidad 4		
9º	Unidad 4	Práctica 3: Diseño e implementación de CDS: contadores.	
10º	Unidad 4		

Código Seguro de Verificación:		Fecha:	11/01/2021
Firmado por:	Esta guía docente no está firmada mediante CSV porque no es la versión definitiva		
Url de Verificación:		Página:	9/10

Semana	Actividad Presencial		Actividad No Presencial
	Teórica en Aula	Práctica en Laboratorio	
11º	Unidad 5	Práctica 4: Diseño global. Proyecto.	<ul style="list-style-type: none">• Estudio de la bibliografía facilitada para la U5.• Resolución de problemas de la U5.
12º	Unidad 6		<ul style="list-style-type: none">• Estudio de la bibliografía facilitada para la U6.• Resolución de problemas de la U6.
13º	Unidad 6		
14º	Ejercicios		<ul style="list-style-type: none">• Resolución de problemas.
Mayo	<ul style="list-style-type: none">• Examen Final Ordinario		<ul style="list-style-type: none">• Preparación del Examen final.
Junio	<ul style="list-style-type: none">• Examen Final Extraordinario		<ul style="list-style-type: none">• Preparación del Examen final.

Código Seguro de Verificación:		Fecha:	11/01/2021	
Firmado por:	Esta guía docente no está firmada mediante CSV porque no es la versión definitiva			
Url de Verificación:		Página:	10/10	