Timing diagram (waveform):

Signal	t0						
Clk	(clock)						
Rst	(reset)						
Opcode_i	00	01	02	06	0A	0D	08
Opcode_(i-1)	00		01	02	06	0A	0D
Opcode_(i-2)	00			01	02	06	0A
Func_i	000						
Func_(i-1)	000						
Decode_signals	0	7	3	5			
LUT[opcode_i]	000	7A7	327	5E7		5EC	5E7
Exe_signals	X	0	5	1	7		
LUT[opcode_(i-1)]	000		7A7	327	5E7		5EC
ALU_opcode	X	0					
MemWB_signals	XX	00		07			
LUT[opcode_(i-2)]	000			7A7	327	5E7	

Time axis: 0 ns ... 40 ns ... 80 ns ... 120 ns