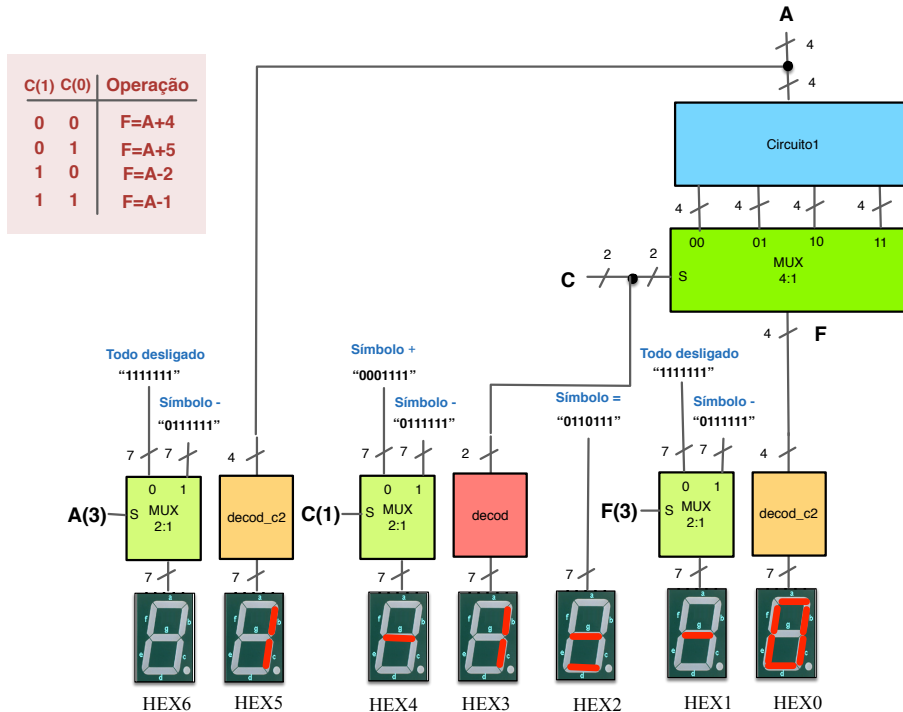


Universidade Federal de Santa Catarina EEL51015: Circuitos e  
Técnicas Digitais  
Semestre: 2023/2 · EXERCÍCIO 2

**Tarefa:** Implemente um circuito aritmético que contenha um **operando A** (4 bits em complemento de 2) cuja operação seja escolhida pelo **controle C** (2 bits). O circuito deve realizar as **4 operações** mostradas na tabela da Figura abaixo. A saída deve ser mostrada nos *displays* HEX6, HEX5, HEX4, HEX3, HEX2, HEX1, HEX0, conforme segue:

- **HEX6** e **HEX5** indicam o sinal e o valor da entrada *A*, respectivamente;
- **HEX4** indica a operação selecionada: soma ou subtração (símbolo + ou -);
- **HEX3** o mostra o valor a ser somado ou subtraído atendendo a seleção de *C* (conforme tabela de operações da Figura);
- **HEX2** indica um símbolo de igualdade (=);
- **HEX1** e **HEX0** indicam o sinal e o valor do resultado (dado pelo vetor *F*), respectivamente.

A figura abaixo ilustra o resultado nos *displays* de saída para entradas  $A = 1_{(10)} = 0001_{(2)}$  e  $C = 11$ .



**[Parte 1]** Implementar o circuito no Quartus usando VHDL. Para realizar a tarefa, o aluno deve usar unicamente:

- Multiplexadores 4 : 1 de 4 bits de entrada-saída de dados (*mux4\_1.vhd*);
- Multiplexadores 2 : 1 de 7 bits de entrada-saída de dados (*mux2\_1.vhd*);
- Os decodificadores *decod\_c2*, os quais devem fornecer os valores absolutos da operação de complemento a 2 (por exemplo para entradas  $7_{10} = 0111_{C2}$  e  $-7_{10} = 1001$  esse decodificador deverá fornecer um vector de saída 1111000 para obter um 7 no *display*);
- O decoder *decod*, o qual deve fornecer o valor dentre as 4 opções mostradas na tabela de operação;
- Para o circuito (*circuito1*), o aluno pode fazer no próprio *usertop.vhd* como foi feito no laboratório 4 usando apenas operadores + (para poder usar o operador + lembre que é necessário usar uma biblioteca específica).

O aluno deverá mostrar algumas combinações do funcionamento para o professor **(2.5 pontos)**. Além disso, os VHDLs preenchidos *usertop.vhd*, *decod.vhd*, *decod\_c2.vhd*, *mux2\_1.vhd* e *mux4\_1.vhd* devem ser **encaminhados via Moodle** para posterior avaliação. **(6.0 pontos)**

**Observação:** Antes de começar a segunda parte, lembre-se de salvar uma versão do arquivo *usertop.vhd* da parte 1 em uma pasta separada para o envio posterior da tarefa, pois na segunda parte este arquivo será modificado.

**[Parte 2]** Obter uma solução otimizada sem o uso de multiplexadores. Para evitar o uso do multiplexador 4 : 1, tente fazer as quatro operações redistribuindo os bits de *C* em uma única operação de soma (Dica: ver exemplo similar na Figura seguinte). Para a redistribuição dos bits podem ser usados operadores & (encadeamento) e portas NOT. Para evitar o uso dos multiplexadores 2 : 1 use a mesma abordagem, redistribuindo os bits de seleção em um único vector de entrada. Verifique se o funcionamento está correto e mostre ao professor **(0.5 pontos)**. Também envie o novo código *usertop.vhd* (com novo nome) no Moodle para posterior avaliação **(1.0 pontos)**.

**EXEMPLO DE OTIMIZAÇÃO PARA EVITAR USO DE MUX 4:1 NA GERAÇÃO DO VECTOR F:  
(O ALUNO DEVE OTIMIZAR O CIRCUITO DA FOLHA 1!!)**

