

Πανεπιστήμιο Θεσσαλίας - Τμήμα Ηλεκτρολόγων Μηχανικών και
Μηχανικών Υπολογιστών

ΗΥ430 - Εργαστήριο Ψηφιακών Κυκλωμάτων

Χειμερινό Εξάμηνο - Ακαδημαϊκό Έτος 2018-2019

Εργαστηριακή Εργασία 4η - Υλοποίηση Οδηγού Ένδειξης LCD

12/12/2018 έως 13/1/2019

Χ. Σωτηρίου

1 Στόχος της 4ης Εργασίας

Ο στόχος της τέταρτης εργαστηριακής εργασίας είναι η υλοποίηση ενός Οδηγού Ένδειξης LCD (Ένδειξης Υγρών Κρυστάλλων - Liquid Crystal Display) για την πλακέτα Spartan 3E, δηλ. 32 χαρακτήρων των 5×8 pixel. Ο οδηγός θα πρέπει να εμφανίζει ένα μήνυμα 31 ή περισσότερων χαρακτήρων, μαζί με ένα δρομέα (cursor), ο οποίος θα επιδεικνύει την ανανέωση της οθόνης.

Το προτεινόμενο (και πάλι βαρετό) μήνυμα είναι 16 χαρακτήρες ASCII σε κεφαλαία γράμματα, δηλ. ABCDEFGHIJKLMNOP, και οι υπόλοιποι σε μικρά, δηλ. abcdefghijklmno, ενώ ο τελευταίος χαρακτήρας της οθόνης θα αντιστοιχεί στον δρομέα. Το μήνυμα θα πρέπει να είναι αποθηκευμένο στην πάνω αριστερά BRAM της FPGA, και ο οδηγός LCD θα πρέπει να ανανεώνει μονίμως την οθόνη με τα σχετικά δεδομένα της BRAM.

2 Ο Πίνακας LCD

Η ένδειξη LCD της πλακέτας Spartan 3E, είναι ολοκληρωμένη με έναν ελεγκτή Sitronix ST7066U, ο οποίος περιλαμβάνει: (α) την Μνήμη Ένδειξης που απεικονίζεται - Display Data Ram (DDRAM), (β) μια ROM, που περιγράφει το σχέδιο του κάθε χαρακτήρα σε επίπεδο pixel, και περιλαμβάνει χαρακτήρες ASCII και Ιαπωνικούς Κάνα - Character Generator ROM (CGROM), (γ) μια Μνήμη σχεδίασης 8 χαρακτήρων, για ορισμό ιδιαίτερων χαρακτήρων από τον χρήστη - Character Generator RAM (CGRAM), και (δ) ένα σύνολο εντολών ελέγχου του LCD, οι οποίες πρέπει να αποστέλλονται στον ελεγκτή μέσω ενός συγκεκριμένου πρωτόκολλου επικοινωνίας. Στις σελίδες 41-52 του τεχνικού δελτίου της πλακέτας Spartan 3E, παρουσιάζεται αναλυτικά η συνδεσμολογία και λειτουργία της ένδειξης LCD και του ελεγκτή.

Στο Σχήμα 1, παρουσιάζεται ο πίνακας 2×16 LCD της πλακέτας Spartan 3E, και οι αρχικές διευθύνσεις της DDRAM, που αντιστοιχούν σε κάθε χαρακτήρα του πίνακα.

Η DDRAM περιλαμβάνει ένα σύνολο 80 χαρακτήρων, 40 ανά γραμμή, από τους οποίους οι 32, 16 ανά γραμμή, είναι ορατοί. Ο ελεγκτής υποστηρίζει την οριζόντια μετατόπιση των ορατών διευθύνσεων με σχετική εντολή.

2.1 Επικοινωνία με τον Ελεγκτή LCD

Η επικοινωνία με τον ελεγκτή LCD, συντελείται μέσω 4-bit δεδομένων και τριών σημάτων ελέγχου, όπως φαίνεται στον Πίνακα 1.

Το πρωτόκολλο επικοινωνίας παρουσιάζεται στο Σχήμα 2, όπου επιδεικνύεται και η διαδικασία εγγραφής στο LCD. Εκεί, διακρίνεται η διαδικασία εγγραφής 8-bit, μέσω δυο εγγραφών των 4-bit, και οι απαιτούμενοι χρόνοι Πρόθεσης (Setup), Διατήρησης (Hold), και Πλάτους των παλμών των σημάτων. Η διαδικασία ανάγνωσης είναι ανάλογη.

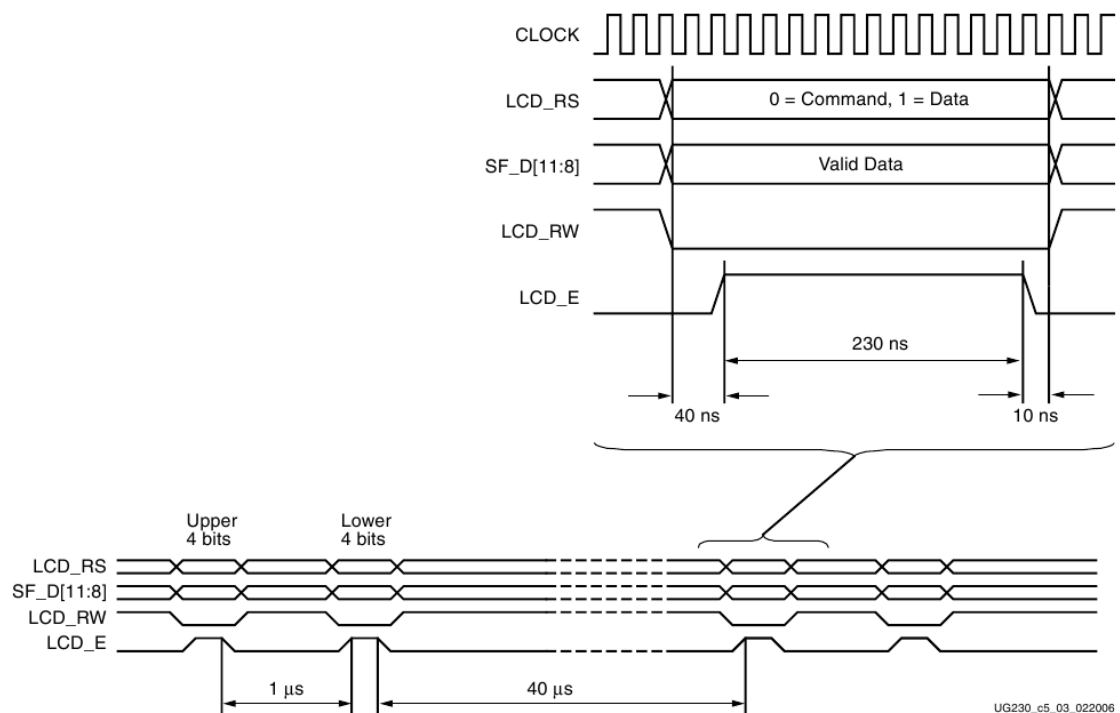


Character Display Addresses																Undisplayed Addresses			
1	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	...	27
2	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	50	...	67
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	...	40

Σχήμα 1: 2 × 16 LCD πίνακας της πλακέτας Spartan 3E

Σήμα	Ακίδα της FPGA	Λειτουργία
DB7 (SF_D<11>)	M15	4-bit Ψηφίο 7, 3
DB6 (SF_D<10>)	P17	4-bit Ψηφίο 6, 2
DB5 (SF_D<9>)	R16	4-bit Ψηφίο 5, 1
DB4 (SF_D<8>)	R15	4-bit Ψηφίο 4, 0
LCD_E	M18	Παλμός Ενεργοποίησης 0 : Απενεργοποιημένο 1 : Ενεργοποιημένη Λειτουργία Εγγραφής/Ανάγνωσης
LCD_RS	L18	Επιλογή Καταχωρητή 0 : Καταχωρητή Εντολών κατά την Εγγραφή 1 : Δεδομένα για Εγγραφή/Ανάγνωση
LCD_RW	L17	Έλεγχος Εγγραφής/Ανάγνωσης 0 : Εγγραφή, LCD δέχεται δεδομένα 1 : Ανάγνωση, LCD παρέχει δεδομένα

Πίνακας 1: Σήματα Επικοινωνίας με την Ένδειξη LCD



Σχήμα 2: Πρωτόκολλο Επικοινωνίας LCD

Συγκεκριμένα, τα 4-bit δεδομένων SF_D<11:8>, και το σήμα Επιλογής Καταχωρητή, LCD_RS, πρέπει να είναι έτοιμα και σταθερά τουλάχιστον 40ns πριν την άνοδο του σήματος Ενεργοποίησης, LCD_E. Το τελευταίο πρέπει να παραμένει 1 για τουλάχιστον 230ns, και τα σήματα που προαναφέρθηκαν να διατηρήσουν την τιμή τους για 10ns μετά την πτώση του LCD_E.

2.2 Σύνολο Εντολών του Ελεγκτή LCD

Το πλήρες σύνολο εντολών του Ελεγκτή LCD περιγράφεται στον Πίνακα 2. Η εντολές στέλνονται στον ελεγκτή με το πρωτόκολλο που περιγράφηκε προηγουμένως (Σχήμα 2).

Λειτουργία	LCD_RS	LCD_RW	Πάνω 4-bit				Κάτω 4-bit			
			DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
Εκκαθάριση Έκδειξης (Clear Display)	0	0	0	0	0	0	0	0	0	1
Επιστροφή Δρομέα (Return Cursor Home)	0	0	0	0	0	0	0	0	1	-
Καθιέρωση Κατάστασης (Entry Mode Set)	0	0	0	0	0	0	0	1	I/D	S
Ενεργοποίηση Ένδειξης (Display On/Off)	0	0	0	0	0	0	1	D	C	B
Δρομέας και Μετατόπιση Ένδειξης (Cursor and Display Shift)	0	0	0	0	0	1	S/C	R/L	-	-
Καθιέρωση Λειτουργίας (Function Set)	0	0	0	0	1	0	1	0	-	-
Ανάθεση Διεύθυνσης CGRAM (Set CGRAM Address)	0	0	0	1	A5	A4	A3	A2	A1	A0
Ανάθεση Διεύθυνσης DDRAM (Set DDRAM Address)	0	0	1	A6	A5	A4	A3	A2	A1	A0
Ανάγνωση Σημαίας Απασχολημένου, Διεύθυνσης (Ready Busy Flag and Address)	0	1	BF	A6	A5	A4	A3	A2	A1	A0
Εγγραφή Δεδομένων στις CGRAM/DDRAM (Write Data to CGRAM/DDRAM)	1	0	D7	D6	D5	D4	D3	D2	D1	D0
Ανάγνωση Δεδομένων από τις CGRAM/DDRAM (Read Data from CGRAM/DDRAM)	1	1	D7	D6	D5	D4	D3	D2	D1	D0

Πίνακας 2: Σύνολο Εντολών Ελεγκτή LCD

Οι εντολές περιγράφονται επιγραμματικά παρακάτω. Για περισσότερες πληροφορίες, ανατρέξτε στο σχετικό Τεχνικό Δελτίο.

Εκκαθάριση Έκδειξης - Clear Display

Καθαρίζεται η Ένδειξη και η DDRAM, ο μετρητής διεύθυνσης επιστρέφει στο μηδέν, και επιστρέφει ο δρομέας πάνω αριστερά.

Επιστροφή Δρομέα - Return Cursor Home

Ο δρομέας επιστρέφει πάνω αριστερά, ο μετρητής διεύθυνσης επιστρέφει στο μηδέν, και μηδενίζεται η όποια μετατόπιση.

Καθιέρωση Κατάστασης - Entry Mode Set

Καθιερώνει την αυτόματη αύξηση/μείωση της διεύθυνσης, την σχετική κίνηση του δρομέα και την μετατόπιση της Ένδειξης. Το bit DB1 (I/D) προσδιορίζει την αυτόματη αύξηση (1) ή μείωση (0), ενώ το bit DB0 (S) την αυτόματη μετατόπιση (0 = δεν γίνεται μετατόπιση, 1 = γίνεται μετατόπιση στην κατεύθυνση του DB1).

Ενεργοποίηση Ένδειξης - Display On/Off

Αναβοσβήνει την ένδειξη, τον δρομέα και ελέγχει το αναβόσβημα του δρομέα. Το DB2 (D) ελέγχει την Ένδειξη (0 = απενεργοποίηση, 1 = ενεργοποίηση), το DB1 (C) ελέγχει τον δρομέα (0 = χωρίς δρομέα, 1 = με δρομέα), και το DB0 (B) ελέγχει το αναβόσβημα του (0 = ο δρομέας δεν αναβοσβήνει, 1 = ο δρομέας αναβοσβήνει).

Δρομέας και Μετατόπιση Ένδειξης - Cursor and Display Shift

Ελέγχει την μετακίνηση του δρομέα ή την μετατόπιση της ένδειξης, σύμφωνα με τις τιμές των {DB3, DB2} (00 = μετακίνηση δρομέα αριστερά, μείωση διεύθυνσης, 01 = μετακίνηση δρομέα δεξιά, αύξηση διεύθυνσης, 10 = μετατόπιση πίνακα και δρομέα αριστερά, 11 = μετατόπιση πίνακα και δρομέα δεξιά).

Καθιέρωση Λειτουργίας - Function Set

Η πλακέτα υποστηρίζει μόνο μια λειτουργία με τιμή 0x28.

Ανάθεση Διεύθυνσης CGRAM - Set CGRAM Address

Θέτει την διεύθυνση της CGRAM. Όλες οι ακόλουθες αναγνώσεις/εγγραφές γίνονται από ή προς αυτή.

Ανάθεση Διεύθυνσης DDRAM - Set DDRAM Address

Θέτει την διεύθυνση της DDRAM. Όλες οι ακόλουθες αναγνώσεις/εγγραφές γίνονται από ή προς αυτή.

Ανάγνωση Σημαίας Απασχολημένου, Διεύθυνσης - Ready Busy Flag and Address

Ανάγνωση της σημαίας απασχολημένου, η οποία επιδεικνύει ότι ο ελεγκτής εκτελεί κάποια εσωτερική λειτουργία, και της τρέχουσας διεύθυνσης. Το bit DB7 (BF) περιέχει την τιμή της σημαίας απασχολημένου.

Εγγραφή Δεδομένων στις CGRAM/DDRAM - Write Data to CGRAM/DDRAM

Εγγραφή στις CGRAM/DDRAM. Θα έχει προηγηθεί η σχετική εντολή Ανάθεσης Διεύθυνσης. Μετά την εγγραφή, η διεύθυνση αυξάνεται ή μειώνεται αυτόματα, ανάλογα με την προηγούμενη εντολή Καθιέρωσης Κατάστασης.

Ανάγνωση Δεδομένων απο τις CGRAM/DDRAM

Ανάγνωση απο τις CGRAM/DDRAM. Θα έχει προηγηθεί η σχετική εντολή Ανάθεσης Διεύθυνσης. Μετά την ανάγνωση, η διεύθυνση αυξάνεται ή μειώνεται αυτόματα, ανάλογα με την προηγούμενη εντολή Καθιέρωσης Κατάστασης.

3 Αρχικοποίηση/Διαμόρφωση Ένδειξης LCD

Η χρήση της ένδειξης LCD απαιτεί μια συγκεκριμένη διαδικασία αρχικοποίησης και διαμόρφωσης στην πλακέτα. Η αρχικοποίηση ενεργοποιεί την ένδειξη, και στέλνει τις πρώτες και απαραίτητες εντολές διαμόρφωσης των κατάλληλων παραμέτρων, και εκκαθάρισης της οθόνης. Παρακάτω, περιγράφεται αναλυτικά η διαδικασία Αρχικοποίησης/Διαμόρφωσης σε βήματα, βάση του ρολογιού των 50MHz της πλακέτας:

Αρχικοποίηση:

- i) Αναμένουμε 15ms μετά την αρχικοποίηση του κυκλώματος.
- ii) Γράφουμε $SF_D<11:8> = 0x03$, και δίνουμε θετικό παλμό στο LCD_E πλάτους 12 κύκλων.
- iii) Αναμένουμε 4,1ms ή περισσότερο (205.000 κύκλοι των 50MHz).
- iv) Γράφουμε $SF_D<11:8> = 0x03$, και δίνουμε θετικό παλμό στο LCD_E πλάτους 12 κύκλων.
- v) Αναμένουμε 100μs ή περισσότερο (5.000 κύκλοι των 50MHz).
- vi) Γράφουμε $SF_D<11:8> = 0x03$, και δίνουμε θετικό παλμό στο LCD_E πλάτους 12 κύκλων.
- vii) Αναμένουμε 40μs ή περισσότερο (2.000 κύκλοι των 50MHz).
- viii) Γράφουμε $SF_D<11:8> = 0x02$, και δίνουμε θετικό παλμό στο LCD_E πλάτους 12 κύκλων.
- ix) Αναμένουμε 40μs ή περισσότερο (2.000 κύκλοι των 50MHz).

Διαμόρφωση:

- α') Στέλνουμε εντολή Καθιέρωσης Λειτουργίας, 0x28, για να διαμορφώσουμε την Ένδειξη.
- β') Στέλνουμε εντολή Καθιέρωσης Κατάστασης, 0x06, προσδιορίζοντας ότι ο ελεγκτής θα αυξάνει αυτόματα την διεύθυνση.
- γ') Στέλνουμε εντολή Ενεργοποίησης Ένδειξης, 0x0C, ενεργοποιώντας την Ένδειξη, και σβήνοντας τον αυτόματο δρομέα.
- δ') Στέλνουμε εντολή Εκκαθάρισης Έκδειξης, για να καθαρίσει η οθόνη.
- ε') Αναμένουμε τουλάχιστον 1,64ms (82.000 κύκλοι των 50MHz).

Μετά τις δυο παραπάνω διαδικασίες μπορούμε να στείλουμε εντολή Ανάθεσης Διεύθυνσης και κατόπιν Εγγραφής δεδομένων στην DDRAM.

4 Υλοποίηση Οδηγού Ένδειξης LCD

Στις περισσότερες εφαρμογές FPGA, για την επικοινωνία με τον ελεγκτή LCD, και την οδήγηση της σχετικής ένδειξης, χρησιμοποιείται επεξεργαστής, ο οποίος συντίθεται στην FPGA. Λόγω της πολυπλοκότητας της επικοινωνίας με τον ελεγκτή, ο επεξεργαστής είναι βολική λύση, μια και επιτρέπει την υλοποίηση όλων των απαιτούμενων διαδικασιών και εντολών σε λογισμικό, δηλαδή σε ένα πρόγραμμα assembly του επεξεργαστή. Παρόλα αυτά, ο επεξεργαστής είναι ακριβή λύση ως προς τον χώρο που δεσμεύει στην συσκευή, αλλά και ως προς τις μνήμες που απαιτεί (εντολών, δεδομένων).

Έτσι, για την υλοποίηση του οδηγού, σας προτείνεται να χρησιμοποιήσετε πολλαπλές ΜΠΚ και όχι επεξεργαστή. Συγκεκριμένα, σας προτείνεται να χρησιμοποιήσετε δυο ΜΠΚ, μια ΜΠΚ αποστολής εντολών και μια ΜΠΚ κεντρικού ελέγχου. Η πρώτη, θα μπορεί να πραγματοποιεί την αποστολή εντολών προς τον ελεγκτή LCD, χρησιμοποιώντας τα τρία σήματα ελέγχου και τα 4-bit δεδομένων, ακολουθώντας την διαδικασία που παρουσιάστηκε νωρίτερα. Η δεύτερη, θα πραγματοποιεί την διαδικασία αρχικοποίησης/διαμόρφωσης, και θα χρησιμοποιεί την πρώτη για να στέλνει τις κατάλληλες εντολές.

Έτσι, η ΜΠΚ κεντρικού ελέγχου θα μπορεί να διαβάζει τα κατάλληλα δεδομένα από την BRAM, και θα τα γράφει μονίμως στην ένδειξη. Η ανανέωση σας προτείνεται να γίνεται κάθε 1 sec. Ο δρομέας προς υλοποίηση, δεν είναι απλά ένας αυτόματος, αναβοσβήνων κέρσορας, όπως υποστηρίζει ο ελεγκτής, αλλά εξυπηρετεί τον σκοπό της παρουσίας της ανανέωσης της οθόνης. Έτσι, μπορείτε να χρησιμοποιήσετε έναν δρομέα της επιλογής σας για την παρουσίαση της ανανέωσης.

5 Μέρος Α - Υλοποίηση ΜΠΚ Εντολών

Υλοποιήστε την ΜΠΚ Εντολών του ελεγκτή LCD. Δοκιμάστε να στείλετε τουλάχιστον τρεις διαδοχικές εντολές μέσω ενός πλαισίου ελέγχου, και ελέγξτε, μετά το βήμα τοποθέτησης και διασύνδεσης της FPGA, ότι όλοι οι χρόνοι Πρόθεσης (Setup) και Διατήρησης (Hold) είναι σωστοί, και επίσης ότι τα Πλάτη των παλμών είναι σωστά. Η ΜΠΚ θα πρέπει να υποστηρίζει ασύγχρονη αρχικοποίηση.

Όταν το κύκλωμα λειτουργεί όπως πρέπει, επιδείξτε τον κώδικα Verilog που γράψατε για το κύκλωμα και το πλαίσιο δοκιμής, και τα αποτελέσματα της προσομοίωσης σε επιτηρητή του εργαστηρίου.

6 Μέρος Β - Υλοποίηση Κεντρικής ΜΠΚ Ελέγχου

Επιλέξτε μια διαμόρφωση BRAM, 8-bit δεδομένων, και μέσω του περιορισμού UCF LOC, προσδιορίστε ότι αντιστοιχεί στην πάνω αριστερά BRAM της συσκευής. Ακολούθως, υλοποιήστε την κεντρική ΜΠΚ, η οποία θα πραγματοποιεί την διαδικασία αρχικοποίησης/διαμόρφωσης, θα χρησιμοποιεί την ΜΠΚ Εντολών για την αποστολή των κατάλληλων εντολών στον Ελεγκτή LCD, και θα διαβάζει από την BRAM, ανανεώνοντας την Ένδειξη κάθε 1 sec. Επιπλέον, σε κάθε ανανέωση, θα ανανεώνει και τον δρομέα. Δοκιμάστε το κύκλωμα διεξοδικά, μετά το βήμα τοποθέτησης και διασύνδεσης, πριν το δοκιμάσετε στην συσκευή. Ο οδηγός σας θα πρέπει να υποστηρίζει ασύγχρονη αρχικοποίηση.

Όταν το κύκλωμα λειτουργεί όπως πρέπει, επιδείξτε τον κώδικα Verilog που γράψατε, τα αποτελέσματα της προσομοίωσης, και το κύκλωμα εν λειτουργία σε επιτηρητή του εργαστηρίου.

7 Προθεσμία Παράδοσης, Υποβολή της Εργασίας και Αναφορά

Η προθεσμία παράδοσης της 4ης εργασίας είναι η 13/1/2019.

Μέχρι την προθεσμία της εργασίας θα πρέπει:

- να έχετε επιδείξει όλα τα επιμέρους μέρη της εργασίας στους επιτηρητές,
- να έχετε υποβάλλετε τον κώδικα σας,
- να έχετε υποβάλει μια εργαστηριακή αναφορά, βάση των σημειώσεων από το βιβλίο του εργαστηρίου.

8 Ερωτήσεις και Απορίες

Για οποιεσδήποτε ερωτήσεις και απορίες εκμεταλλευτείτε τον χρόνο και τον χώρο του εργαστηρίου και ρωτήστε τους επιτηρητές.