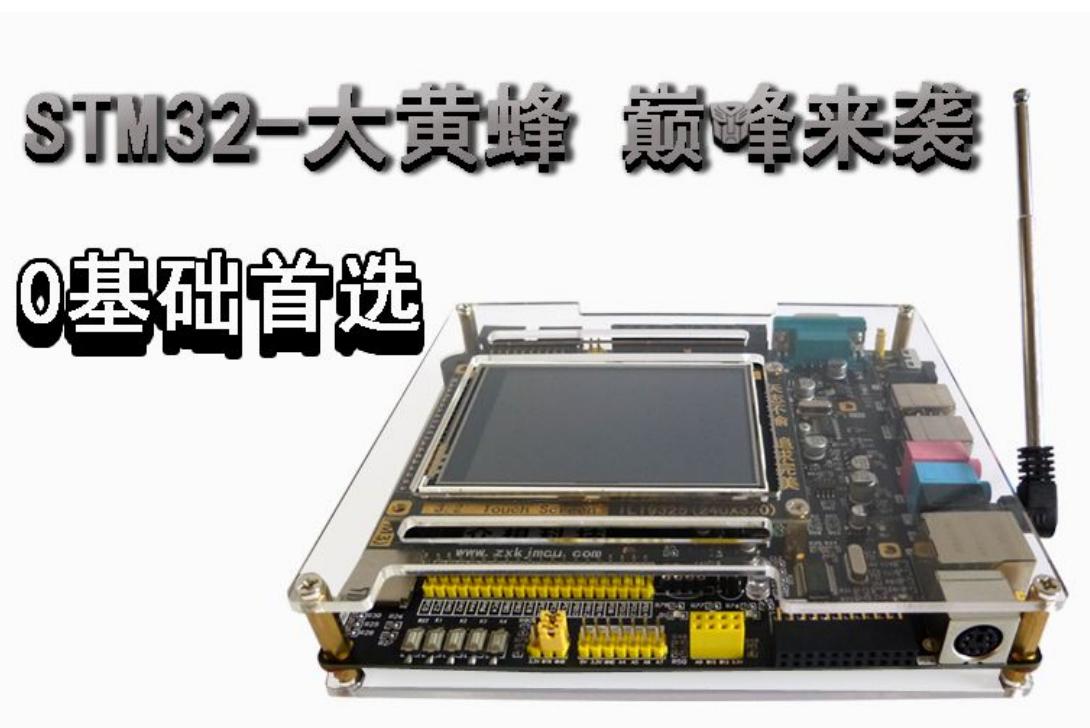


学 ARM 从 STM32 开始

STM32 开发板库函数教程—实战篇



官方网站: <http://www.zxkjmcu.com>

官方店铺: <http://zxkjmcu.taobao.com>

官方论坛: <http://bbs.zxkjmcu.com>

刘洋课堂: <http://school.zxkjmcu.com>

4. 26 STM32 SPI 工作原理

4. 26. 1 概述

SPI 接口的全称是"Serial Peripheral Interface",意为串行外围接口，是 Motorola 首先在其 MC68HCXX 系列处理器上定义的。SPI 接口主要应用在 EEPROM, FLASH, 实时时钟, AD 转换器, 还有数字信号处理器和数字信号解码器之间。它在芯片中只占用四根管脚 (Pin) 用来控制以及数据传输，节约了芯片的 pin 数目，同时为 PCB 在布局上节省了空间。正是出于这种简单易用的特性，现在越来越多的芯片上都集成了 SPI 技术。SPI 接口是在 CPU 和外围低速器件之间进行同步串行数据传输，在主器件的移位脉冲下，数据按位传输，高位在前，低位在后，为全双工通信，数据传输速度总体来说比 I2C 总线要快，速度可达到几 Mbps。

4. 26. 2 SPI 总线系统结构

SPI 系统可直接与各个厂家生产的多种标准外围器件直接接口,一般使用 4 条线:串行时钟线(SCK)、主机输入/从机输出数据线 MISO (DO)、主机输出/从机输入数据线 MOSI (DI) 和低电平有效的从机选择线 NSS。MISO 和 MOSI 用于串行接收和发送数据，先为 MSB(高位)，后为 LSB(低位)。在 SPI 设置为主机方式时，MISO 是主机数据输入给，MOSI 是主机数据输出线。SCK 用于提供时钟脉冲将数据一位位地传送。SPI 总线器件间传送数据框图如图 4.26.1.1 SPI 通讯结构。

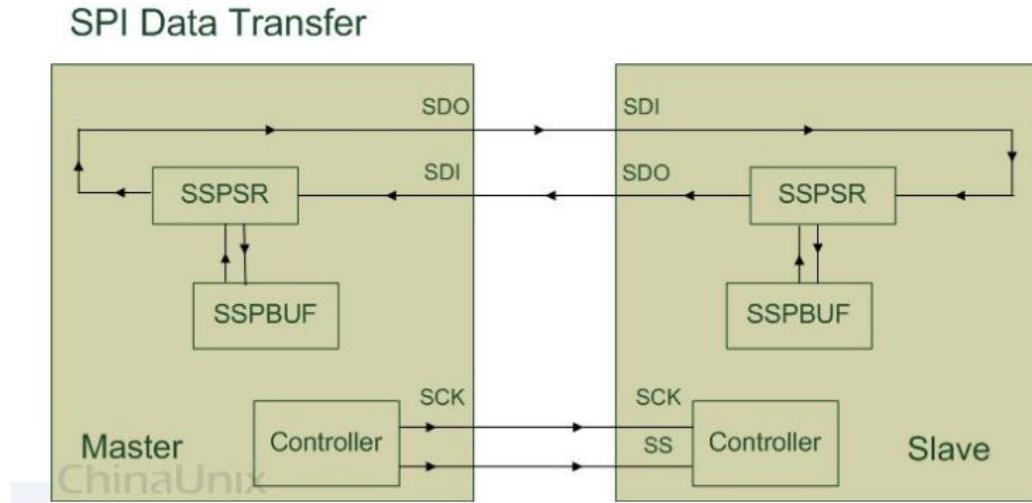


图 4.26.1.1 SPI 通讯结构

4.26.3 STM32 芯片 SPI 接口特点

- 3 线全双工同步传输
- 带或不带第三根双向数据线的双线单工同步传输
- 8 或 16 位传输帧格式选择
- 主或从操作
- 支持多主模式
- 8 个主模式波特率预分频系数(最大为 fPCLK/2)
- 从模式频率 (最大为 fPCLK/2)
- 主模式和从模式的快速通信
- 主模式和从模式下均可以由软件或硬件进行 NSS 管理: 主/从操作模式的动态改变
- 可编程的时钟极性和相位
- 可编程的数据顺序, MSB 在前或 LSB 在前

- 可触发中断的专用发送和接收标志
- SPI 总线忙状态标志
- 支持可靠通信的硬件 CRC
- 在发送模式下，CRC 值可以被作为最后一个字节发送
- 在全双工模式中对接收到的最后一个字节自动进行 CRC 校验
- 可触发中断的主模式故障、过载以及 CRC 错误标志
- 支持 DMA 功能的 1 字节发送和接收缓冲器：产生发送和接受请求

以上文本摘自 STM32F10xxx 参考手册。

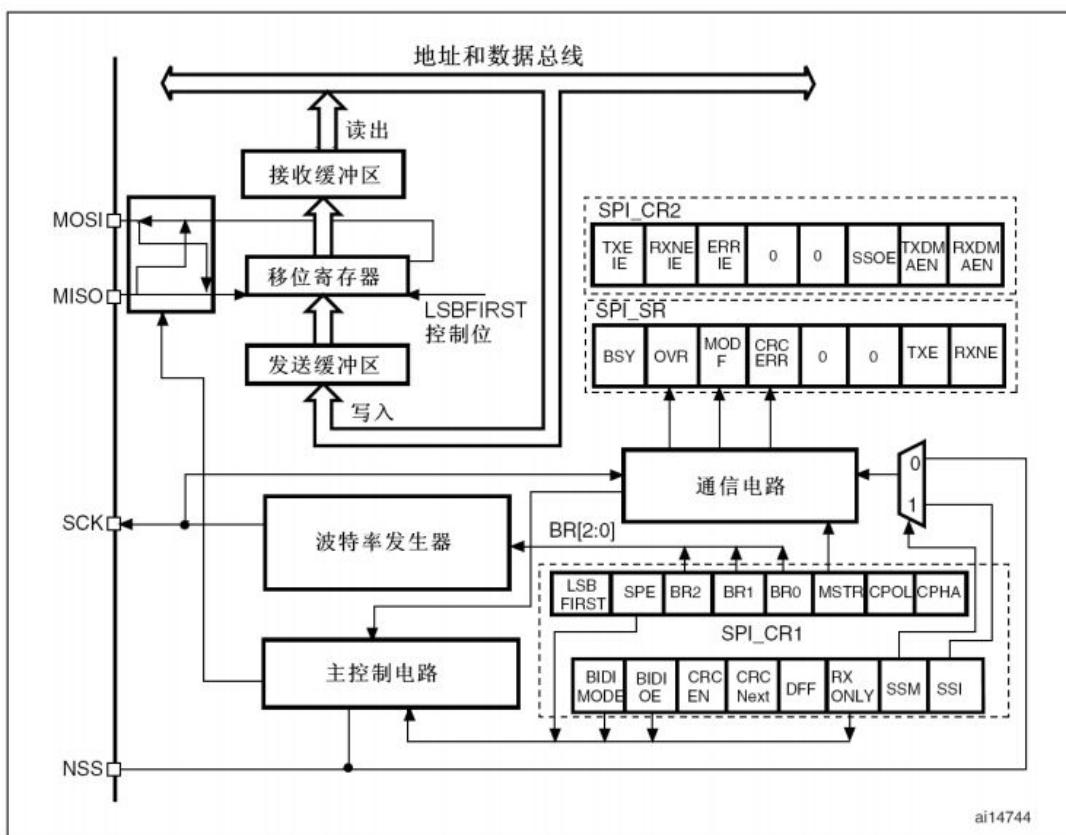


图 4.26.1.2 SPI 结构框图

4.26.4 单主和单从应用

主机和从机都有一个串行移位寄存器，主机通过向它的 SPI 串行寄存器

写入一个字节来发起一次传输。寄存器通过 MOSI 信号线将字节传送给从机，从机也将自己的移位寄存器中的内容通过 MISO 信号线返回给主机。这样，两个移位寄存器中的内容就被交换。外设的写操作和读操作是同步完成的。如果只进行写操作，主机只需忽略接收到的字节；反之，若主机要读取从机的一个字节，就必须发送一个空字节来引发从机的传输。时钟信号由主机的 SCK 脚提供。

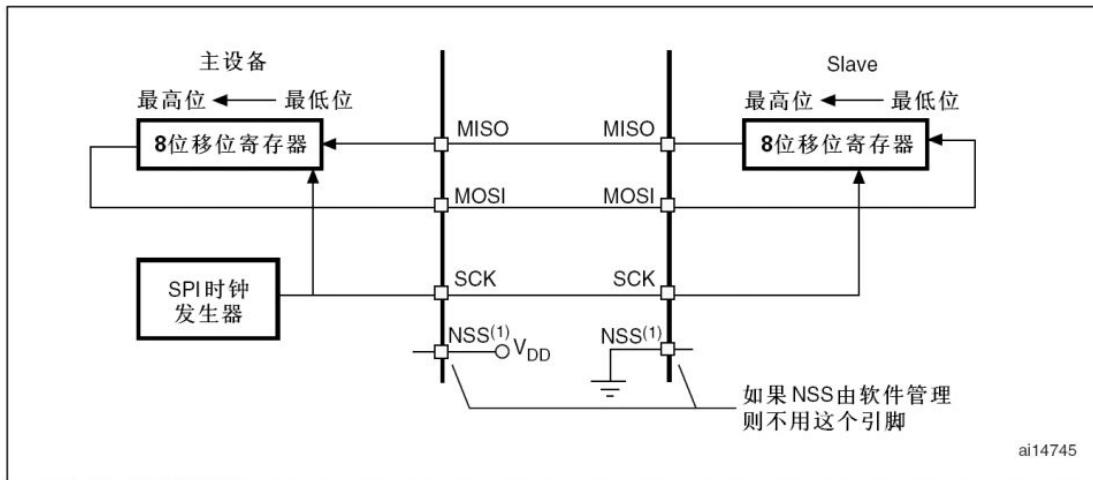


图 4.26.1.3 单主和单从应用

如图 4.26.1.3 单主和单从应用所示，主机的 NSS 管脚直接和电源连接，从机的 NSS 管脚直接和地连接，这是从硬件方面把主从功能固定了，就只能按照这种方式工作，角色不能互换。

4.26.5 从选择(NSS)脚管理

有 2 种 NSS 模式：

- 软件 NSS 模式：可以通过设置 SPI_CR1 寄存器的 SSM 位来使能这种模式。在这种模式下 NSS 引脚可以用作它用，而内部 NSS 信号电平可以通过写 SPI_CR1 的 SSI 位来驱动。
- 硬件 NSS 模式，分两种情况：

- NSS 输出被使能：当 STM32F10xxx 工作为主 SPI，并且 NSS 输出已经通过 SPI_CR2 寄存器的 SSOE 位使能，这时 NSS 引脚被拉低，所有 NSS 引脚与这个主 SPI 的 NSS 引脚相连并配置为硬件 NSS 的 SPI 设备，将自动变成从 SPI 设备。当一个 SPI 设备需要发送广播数据，它必须拉低 NSS 信号，以通知所有其它的设备它是主设备；如果它不能拉低 NSS，这意味着总线上有另外一个主设备在通信，这时将产生一个硬件失败错误(Hard Fault)。
- NSS 输出被关闭：允许操作于多主环境。

4. 26. 6 时钟信号的相位和极性

SPI_CR 寄存器的 CPOL 和 CPHA 位，能够组合成四种可能的时序关系。CPOL(时钟极性)位控制在没有数据传输时时钟的空闲状态电平，此位对主模式和从模式下的设备都有效。如果 CPOL 被清’ 0’，SCK 引脚在空闲状态保持低电平；如果 CPOL 被置’ 1’，SCK 引脚在空闲状态保持高电平。如果 CPHA(时钟相位)位被置’ 1’，SCK 时钟的第二个边沿(CPOL 位为 0 时就是下降沿，CPOL 位为’ 1’ 时就是上升沿)进行数据位的采样，数据在第二个时钟边沿被锁存。如果 CPHA 位被清’ 0’，SCK 时钟的第一边沿(CPOL 位为’ 0’ 时就是下降沿，CPOL 位为’ 1’ 时就是上升沿)进行数据位采样，数据在第一个时钟边沿被锁存。

以上文本摘自 STM32F10xxx 参考手册。

4. 26. 7 SPI 主从模式工作原理及设置过程

4. 26. 7. 1 SPI 主模式工作原理

在主配置时，在 SCK 脚产生串行时钟。

一、配置步骤

1. 通过 SPI_CR1 寄存器的 BR[2:0]位定义串行时钟波特率。
2. 选择 CPOL 和 CPHA 位，定义数据传输和串行时钟间的相位关系(见图 212)。
3. 设置 DFF 位来定义 8 位或 16 位数据帧格式。
4. 配置 SPI_CR1 寄存器的 LSBFIRST 位定义帧格式。
5. 如果需要 NSS 引脚工作在输入模式，硬件模式下，在整个数据帧传输期间应把 NSS 脚连接到高电平；在软件模式下，需设置 SPI_CR1 寄存器的 SSM 位和 SSI 位。如果 NSS 引脚工作在输出模式，则只需设置 SSOE 位。
6. 必须设置 MSTR 位和 SPE 位(只当 NSS 脚被连到高电平，这些位才能保持置位)。在这个配置中，MOSI 引脚是数据输出，而 MISO 引脚是数据输入。

二、数据发送过程

当写入数据至发送缓冲器时，发送过程开始。

在发送第一个数据位时，数据字被并行地(通过内部总线)传入移位寄存器，而后串行地移出到 MOSI 脚上；MSB 在先还是 LSB 在先，取决于 SPI_CR1 寄存器中的 LSBFIRST 位的设置。数据从发送缓冲器传输到移位寄存器时 TXE 标志将被置位，如果设置了 SPI_CR1 寄存器中的 TXEIE 位，将产生中断。

三、数据接收过程

对于接收器来说，当数据传输完成时：

- 传送移位寄存器里的数据到接收缓冲器，并且 RXNE 标志被置位。
- 如果设置了 SPI_CR2 寄存器中的 RXNEIE 位，则产生中断。

在最后采样时钟沿，RXNE 位被设置，在移位寄存器中接收到的数据字被传送到接收缓冲器。读

SPI_DR 寄存器时，SPI 设备返回接收缓冲器中的数据。

读 SPI_DR 寄存器将清除 RXNE 位。

以上文本摘自 STM32F10xxx 参考手册。

4. 26. 7. 2 SPI 从模式工作原理

在从模式下，SCK 引脚用于接收从主设备来的串行时钟。SPI_CR1 寄存器中 BR[2:0]的设置不影响数据传输速率。

一、配置步骤

1. 设置 DFF 位以定义数据帧格式为 8 位或 16 位。
2. 选择 CPOL 和 CPHA 位来定义数据传输和串行时钟之间的相位关系。为保证正确的数据传输，从设备和主设备的 CPOL 和 CPHA 位必须配置成相同的方式。
3. 帧格式(SPI_CR1 寄存器中的 LSBFIRST 位定义的” MSB 在前” 还是” LSB 在前”)必须与主设备相同。
4. 硬件模式下(参考从选择(NSS)脚管理部分)，在完整的数据帧(8 位或 16 位)传输过程中，NSS 引脚必须为低电平。在 NSS 软件模式下，设置 SPI_CR1 寄存器中的 SSM 位并清除 SSI 位。
5. 清除 MSTR 位、设置 SPE 位(SPI_CR1 寄存器)，使相应引脚工作于 SPI 模式下。在这个配置中，MOSI 引脚是数据输入，MISO 引脚是数据输出。

二、数据发送过程

在写操作中，数据字被并行地写入发送缓冲器。

当从设备收到时钟信号，并且在 MOSI 引脚上出现第一个数据位时，发送过程开始(译注：此时第一个位被发送出去)。余下的位(对于 8 位数据帧格式，还有 7 位；对于 16 位数据帧格式，还有 15 位)被装进移位寄存器。当发送缓冲器中的数据传输到移位寄存器时，SPI_SP 寄存器的 TXE 标志被设置，如果设置了 SPI_CR2 寄存器的 TXEIE 位，将会产生中断。

三、数据接收过程

对于接收器，当数据接收完成时：

- 移位寄存器中的数据传送到接收缓冲器，SPI_SR 寄存器中的 RXNE 标志被设置。
- 如果设置了 SPI_CR2 寄存器中的 RXNEIE 位，则产生中断。

在最后一个采样时钟边沿后，RXNE 位被置’ 1’，移位寄存器中接收到的数据字节被传送到接收缓冲器。当读 SPI_DR 寄存器时，SPI 设备返回这个接收缓冲器的数值。读 SPI_DR 寄存器时，RXNE 位被清除。一旦传输开始，如果下一个将发送的数据被放进了发送缓冲器，就可以维持一个连续的传输流。在试图写发送缓冲器之前，需确认 TXE 标志应该为’ 1’。

以上文本摘自 STM32F10xxx 参考手册，详细解读请参考数据手册。

4.26.8 SPI 优缺点

当主机发送一个连续的数据流时，有些外设能够进行多字节传输。多数具有 SPI 接口的存储芯片就以这种方式工作。在这种传输方式下，从机的片选端必须在整个传输过程中保持低电平。此时，一次传输可能会涉及到成千上万字节的信息，而不必在每个字节的数据发送的前后都去检测其起始位和

结束位，这正是同步传输方式优于异步传输方式的原因所在。

虽然 SPI 有以上优点，然而在图像传输中却很少用到，原因主要是其抗干扰能力差。SPI 采用的是单端非平衡的传输方式，即传输的数据位的电压电平是以公共地作为参考的。在这种传输方式中，对于已进入信号中的干扰是无法消除和减弱的。而信号在传输过程中总会受到干扰，而且距离越长干扰越严重，以致于信号传输产生错误。在这种条件下，信号传输就变得毫无意义了。另外，由于单端非平衡传输方式以公共地作为参考点，地线作为信号回流线，因此也存在信号电流。当传输线两端的系统之间存在交流电位差时，这个电位差将直接窜到信号中，形成噪声干扰。所以，为了解决抗干扰问题，通常采用平衡传输(balanced transmission)方式，这里采用比较常见的 RS-422。