

# Uniwersalny moduł sprzętowego przetwarzania danych oparty na FPGA

Opiekun: dr Jacek Długopolski

Krzysztof Papciak

# Na czym polega projekt?

- przygotowanie płytki PCB z układem FPGA pozwalającej na projektowanie edukacyjnych procesorów
- przygotowanie modułów konfiguracji FPGA obsługujących poszczególne peryferia zestawu
- zaprojektowanie i uruchomienie przykładowego procesora wykorzystującego możliwości zestawu

# Wymagania funkcjonalne

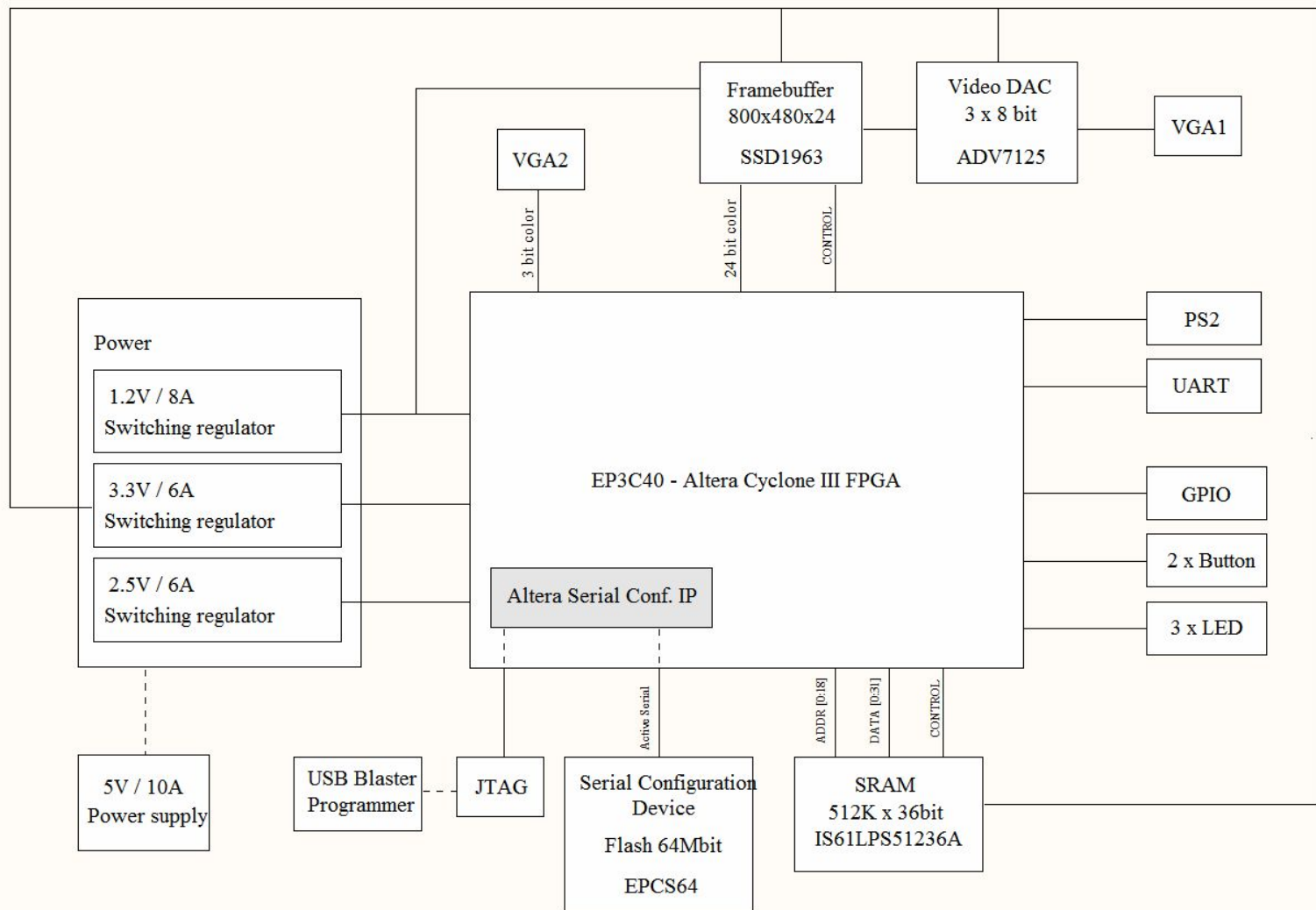
- możliwość wykorzystania układu FPGA w projekcie
- dostęp do pamięci RAM
- obsługa wejścia/wyjścia użytkownika
- wyświetlanie obrazu VGA

# Wymagania нефunkcjonalne

- użycie układu FPGA Altera Cyclone III
- łatwy interfejs do programowania układu FPGA
- szybki dostęp do danych w pamięci
- możliwość asynchronicznego wyświetlania obrazu na monitorze VGA
- moduły do obsługi peryferiów na płycie

# Elementy modułu FPGA

- układ FPGA Altera Cyclone III (~40 tys. elementów logicznych)
- pamięć SRAM (18Mbit, 32-bitowa szyna danych + 4 bity parzystości)
- złącze PS2 (klawiatura lub myszka)
- port szeregowy (z konwerterem na USB)
- wyjście VGA1 (24 bity koloru + bufor obrazu)
- wyjście VGA2 (3 bity koloru)
- GPIO (porty ogólnego przeznaczenia)
- przyciski i diody LED



# Planowany porządek prac

## I Semestr:

- stworzenie schematu modułu FPGA (wykonano)
- dobór elementów (wykonano)
- zaprojektowanie płytki PCB (w trakcie realizacji)
- montaż elementów
- uruchomienie i testowanie zestawu

## II Semestr:

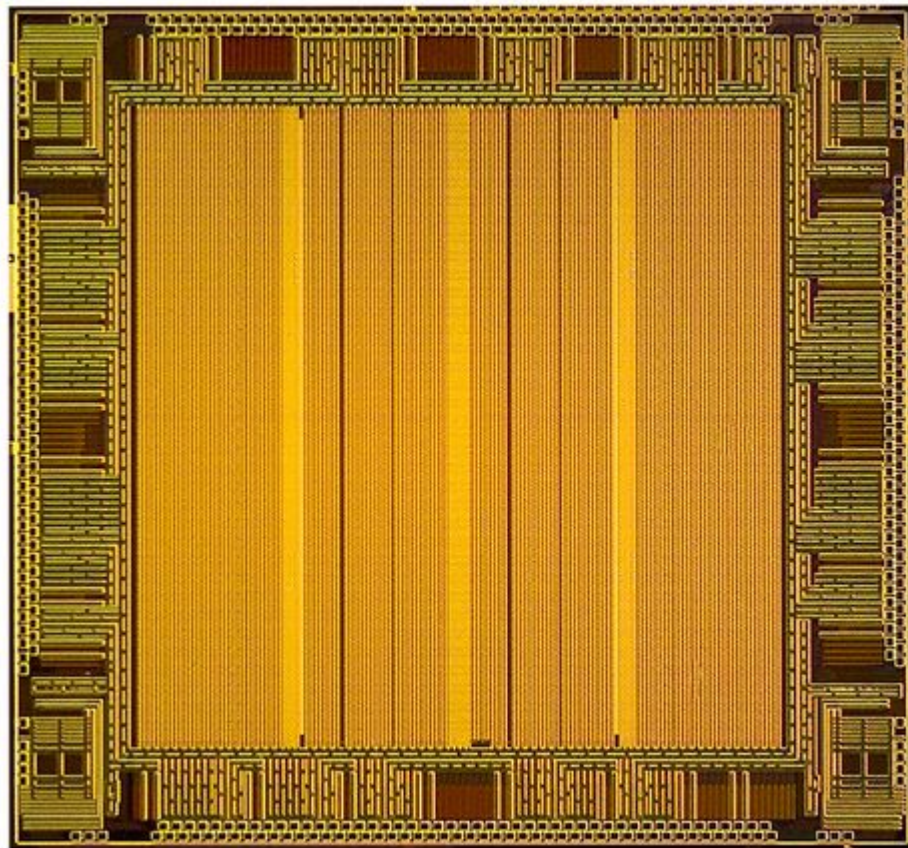
- stworzenie konfiguracji FPGA obsługującej poszczególne podzespoły modułu (pamięć SRAM, wyjście video, framebuffer)
- zaprojektowanie prostego procesora prezentującego możliwości zestawu

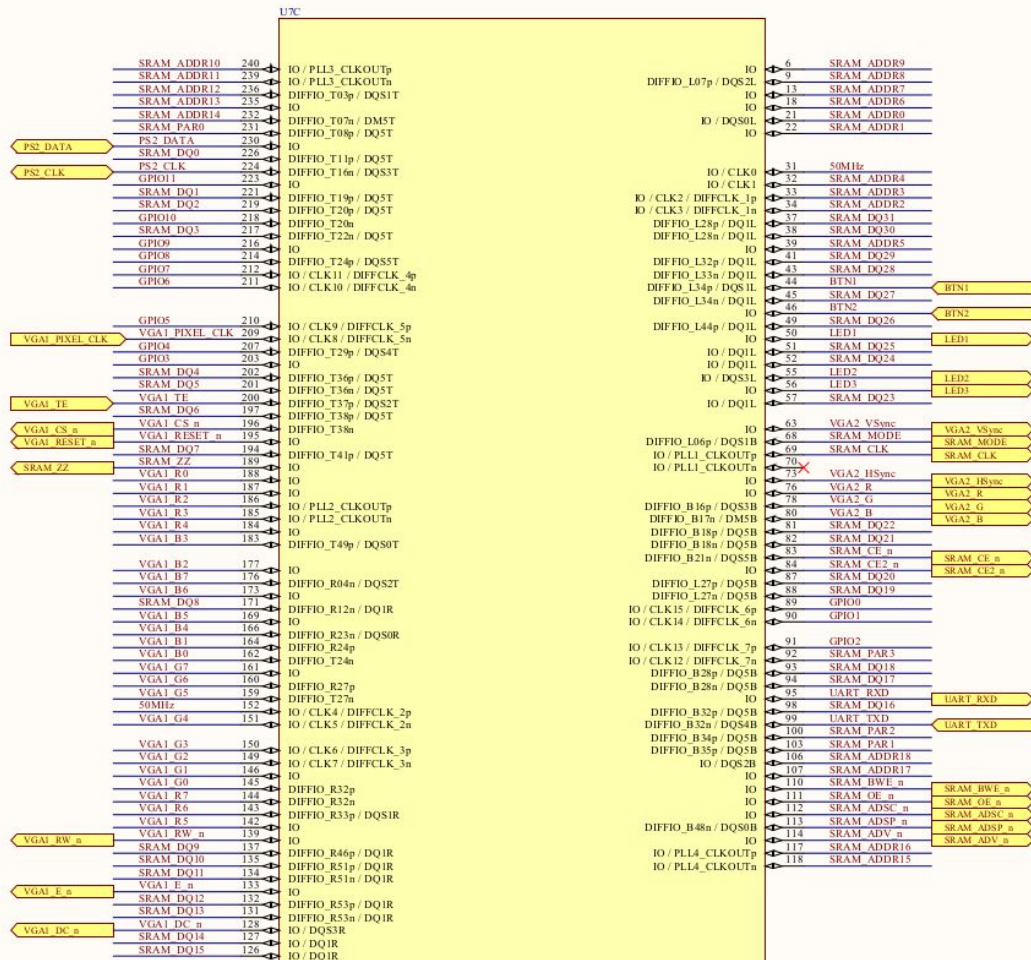
Elementy modułu FPGA



# Układ FPGA

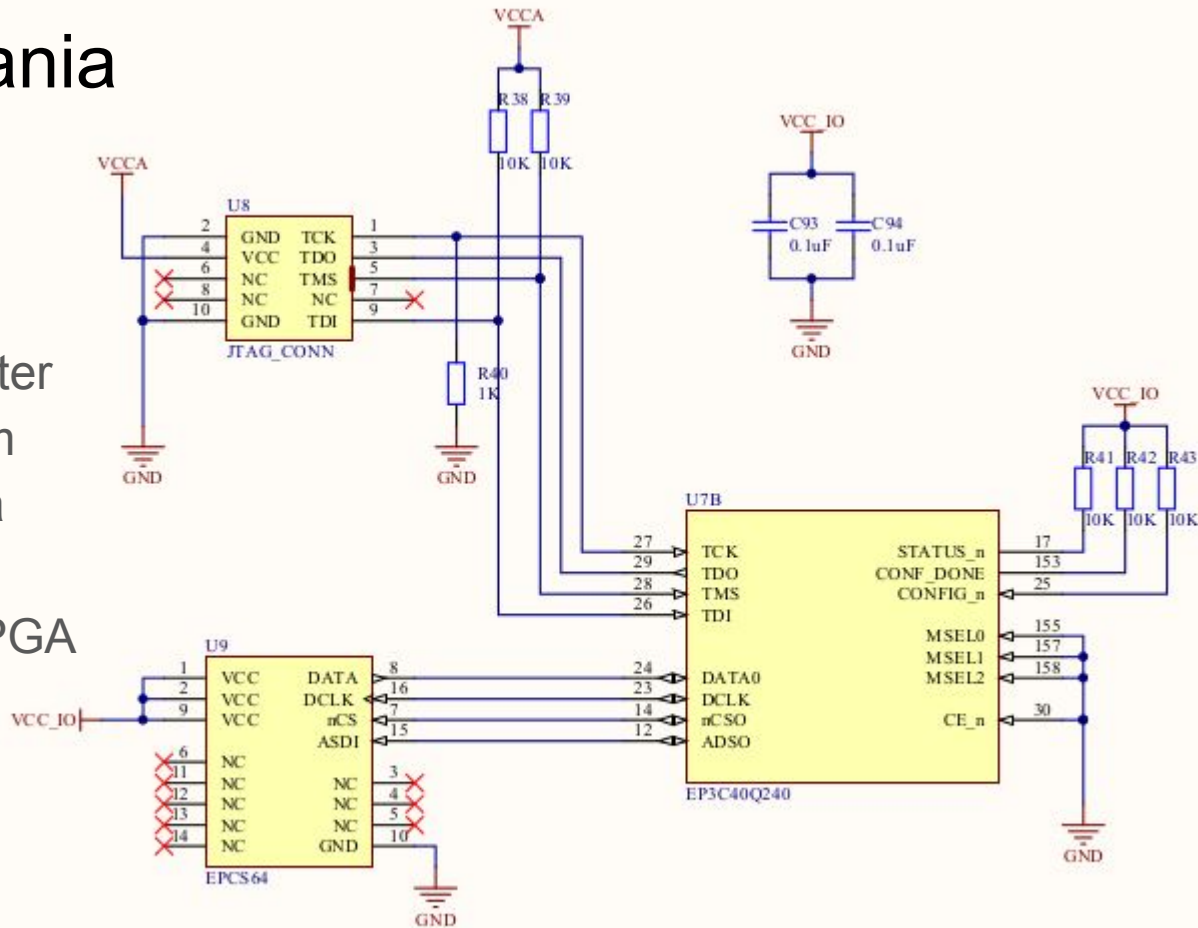
- Cyclone III EPC40
- Obudowa PQFP, 240 nóżek, 128 portów wejścia/wyjścia
- 39,600 elementów logicznych
- 1,2Mbit RAM
- 4 x PLL





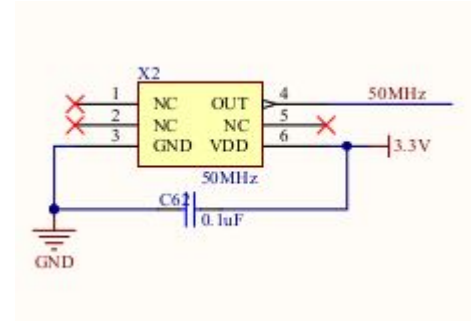
# Układ programowania

- programowanie przez złącze JTAG
- programator - USB Blaster
- pamięć flash na program EPCS64 programowana przy użyciu modułu w konfiguracji układu FPGA (tryb Active Serial)



# Taktowanie układu FPGA

- wejściowa częstotliwość pracy: 50MHz
- oscylator MEMS
- wbudowane w układ FPGA pętle PLL pozwolą na wykorzystanie wyższych oraz niższych częstotliwości
- maksymalna częstotliwość pracy 400MHz



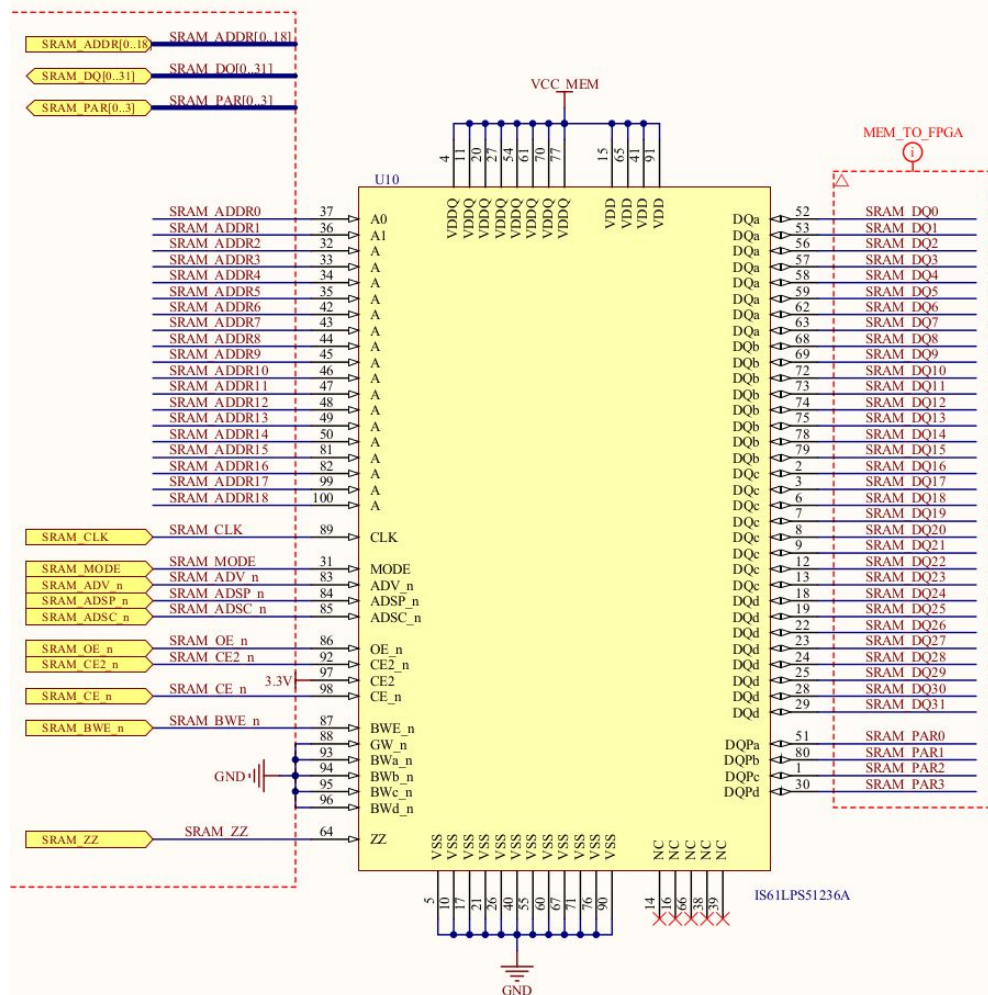
# Układ FPGA - zastosowanie w projekcie

- duża liczba jednostek logicznych pozwoli na implementację procesorów wielordzeniowych lub o rozbudowanej architekturze
- stosunkowo duża ilość pamięci wewnętrznej umożliwi osadzenie kodu programu procesora bezpośrednio w pamięci układu FPGA lub stworzenie pojemnego cache'u



# Pamięć SRAM

- 18Mbit
- 36 bitowa szyna danych
- 19 bitowa szyna adresowa
- 4 bity parzystości
- Burst Mode  
(możliwość szybszego odczytu/zapisu porcji danych)

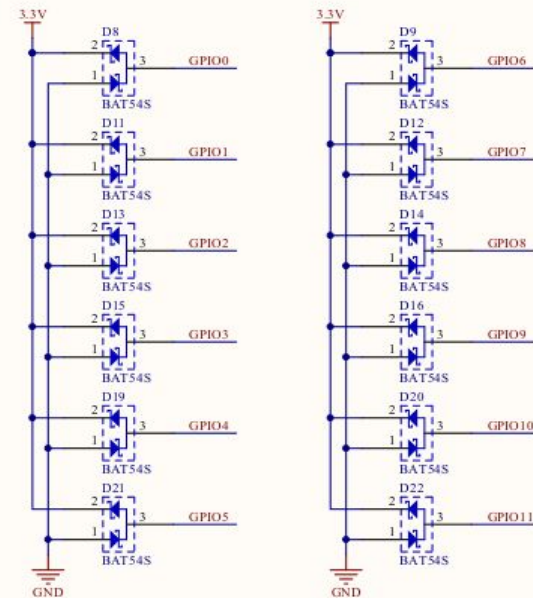
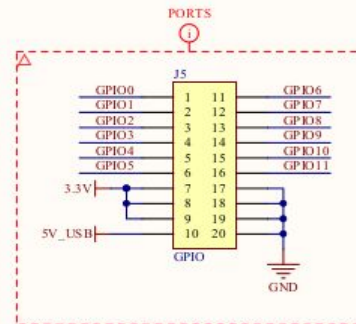


# Pamięć SRAM - zastosowanie w projekcie

- jako pamięć danych
- możliwe wykorzystanie do przechowania kodu zaimplementowanego procesora
- szeroka (36-bitowa) magistrala danych pozwoli na szybsze obliczenia
- szybkie taktowanie pamięci (200MHz) umożliwi wydajny odczyt i zapis danych
- kontrola bitów parzystości zapewni lepszą ochronę danych
- funkcja Burst Mode przyspieszy obliczenia SIMD

# Porty wejścia wyjścia ogólnego przeznaczenia

- 12 portów
- wyprowadzone napięcia 3.3V oraz 5V



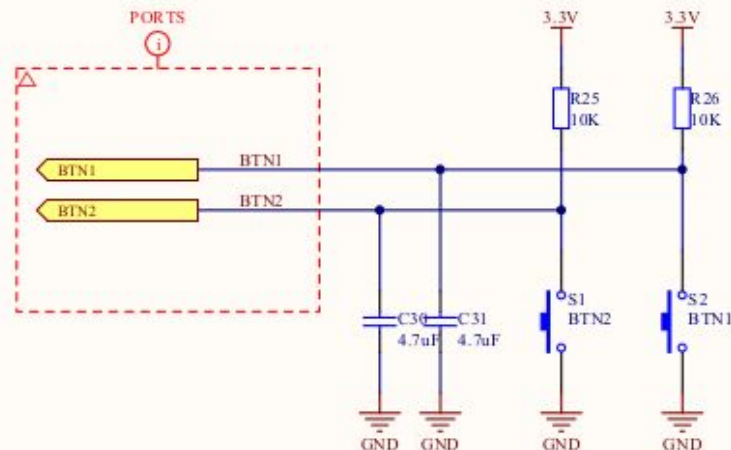
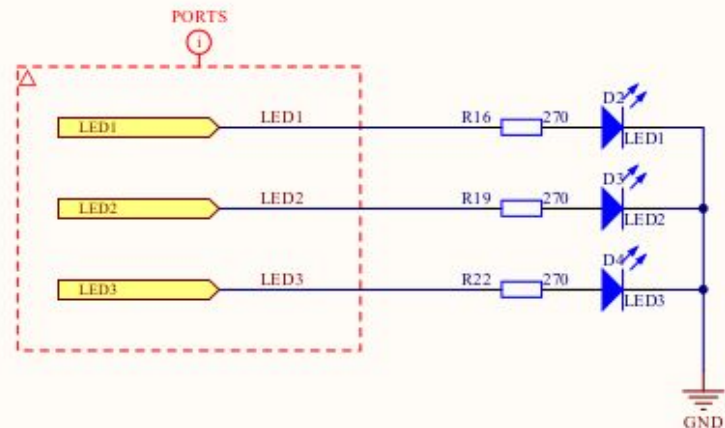


# Porty wejścia/wyjścia - zastosowanie w projekcie

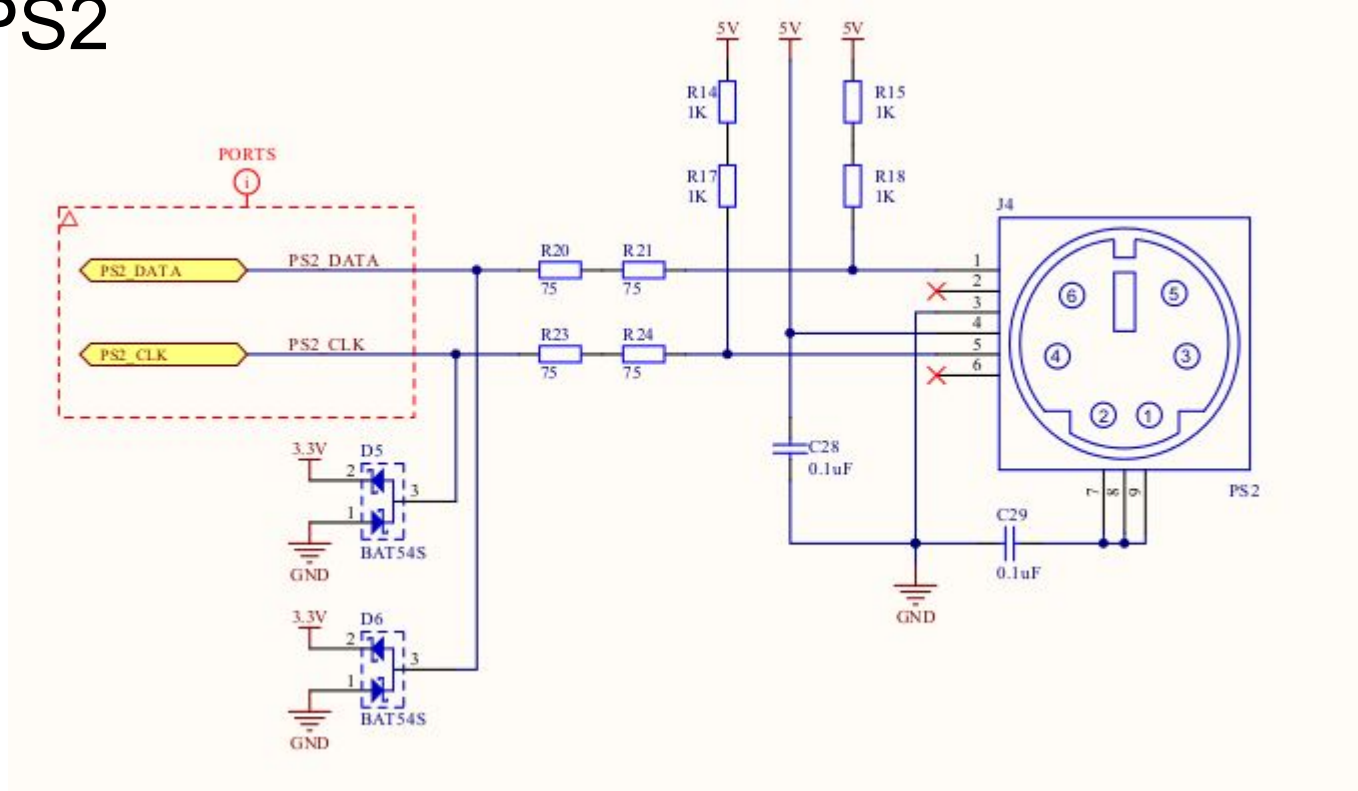
- możliwość podłączenia zewnętrznych modułów np. czujników
- pozwoli na rozbudowę płytki o kolejne moduły np. ethernet

# Przyciski i diody LED

- 3 diody LED ogólnego przeznaczenia
- kontrolka zasilania
- kontrolka przesyłania danych przez port szeregowy
- 2 przyciski ogólnego przeznaczenia



# Port PS2

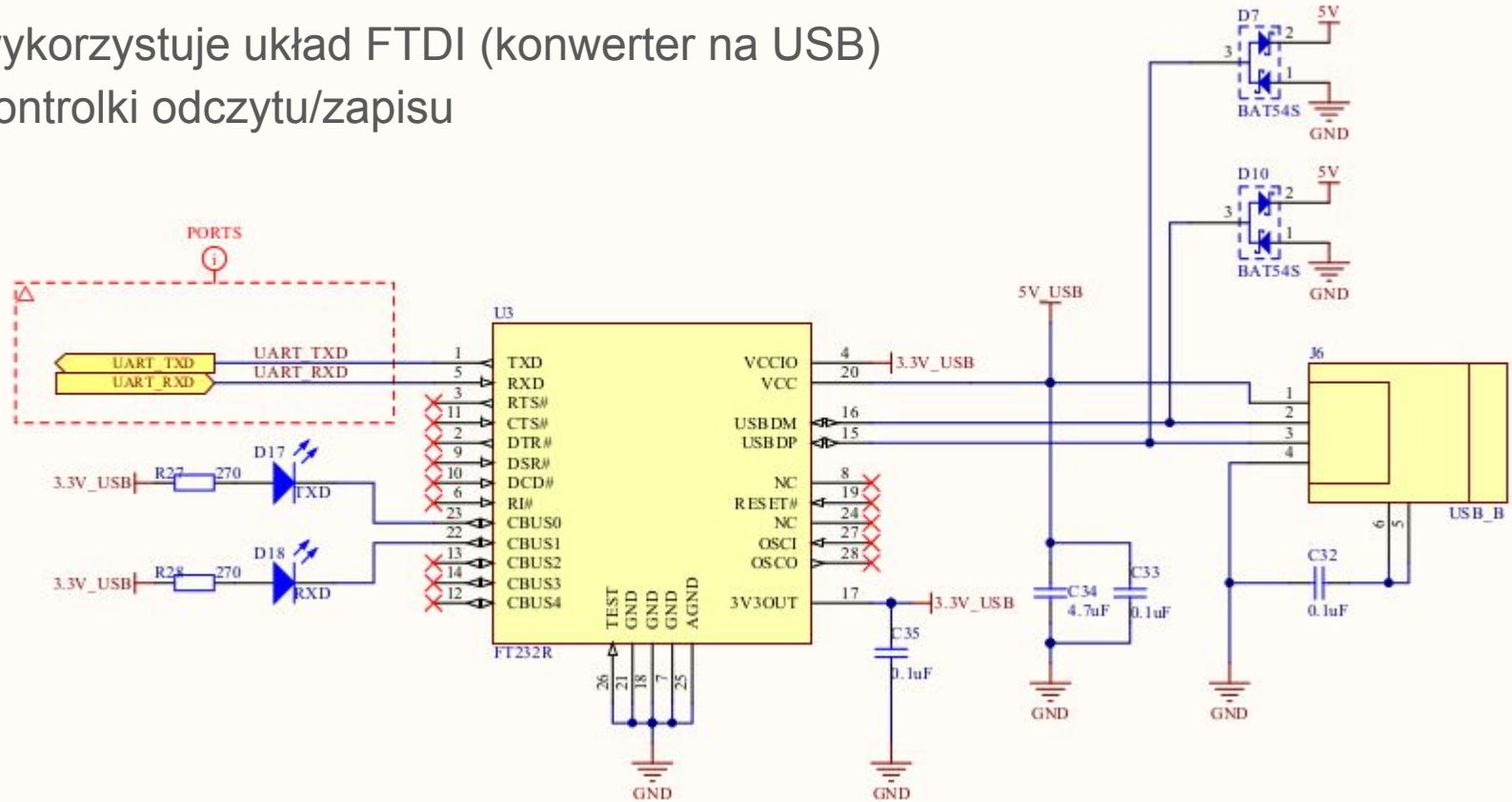


# Port PS2 - zastosowanie w projekcie

- umożliwi podpięcie klawiatury lub myszki
- ułatwi sposób wprowadzania danych do systemu

# Port szeregowy

- wykorzystuje układ FTDI (konwerter na USB)
- kontrolki odczytu/zapisu



# Port szeregowy - zastosowanie w projekcie

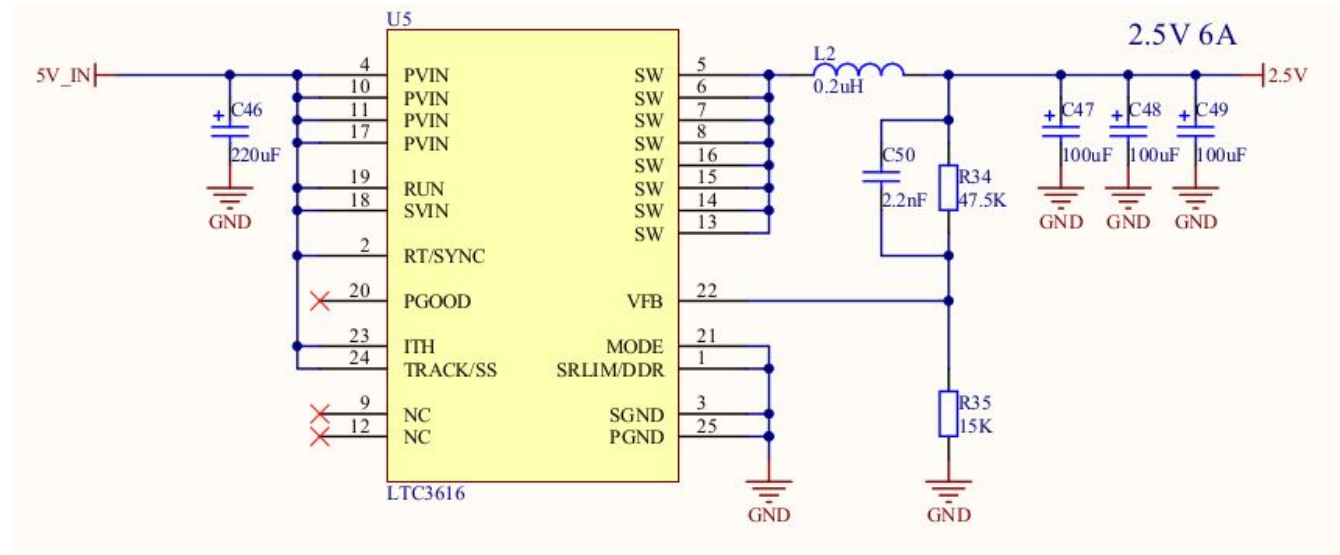
- umożliwi wysyłanie i pobieranie danych ze stworzonego procesora
- będzie służył jako interfejs do przesyłania programu do procesora
- dzięki zastosowaniu konwertera na USB będzie łatwy do wykorzystania w nowszych komputerach
- dostarczy napięcie 5V

# Układ zasilania

- zasilacz zewnętrzny 5V / 10A
- stabilizatory impulsowe na płycie:
  - 1.2V / 8A
  - 2.5V / 6A
  - 3.3V / 6A
- stabilizatory impulsowe zapewnią dużą efektywność układu zasilania
- duża moc stabilizatorów dostarczy wystarczającą ilość prądu dla złożonych konfiguracji układu FPGA
- małe wymiary układu zasilania
- zmniejszenie nagrzewania się płytki

# 2.5V / 6A

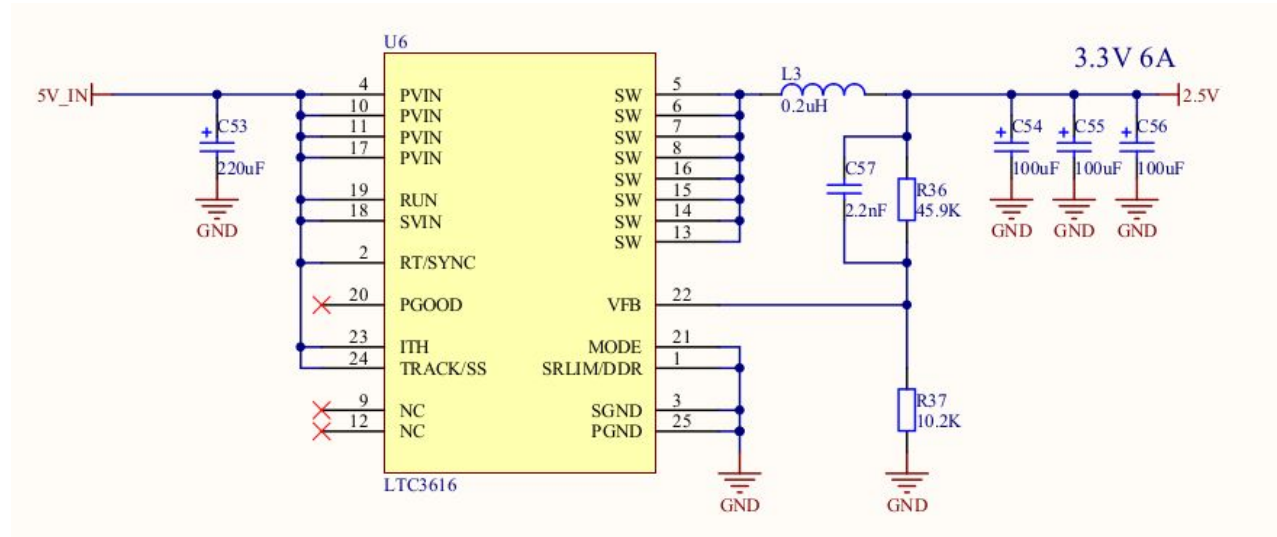
- pętle PLL układu FPGA





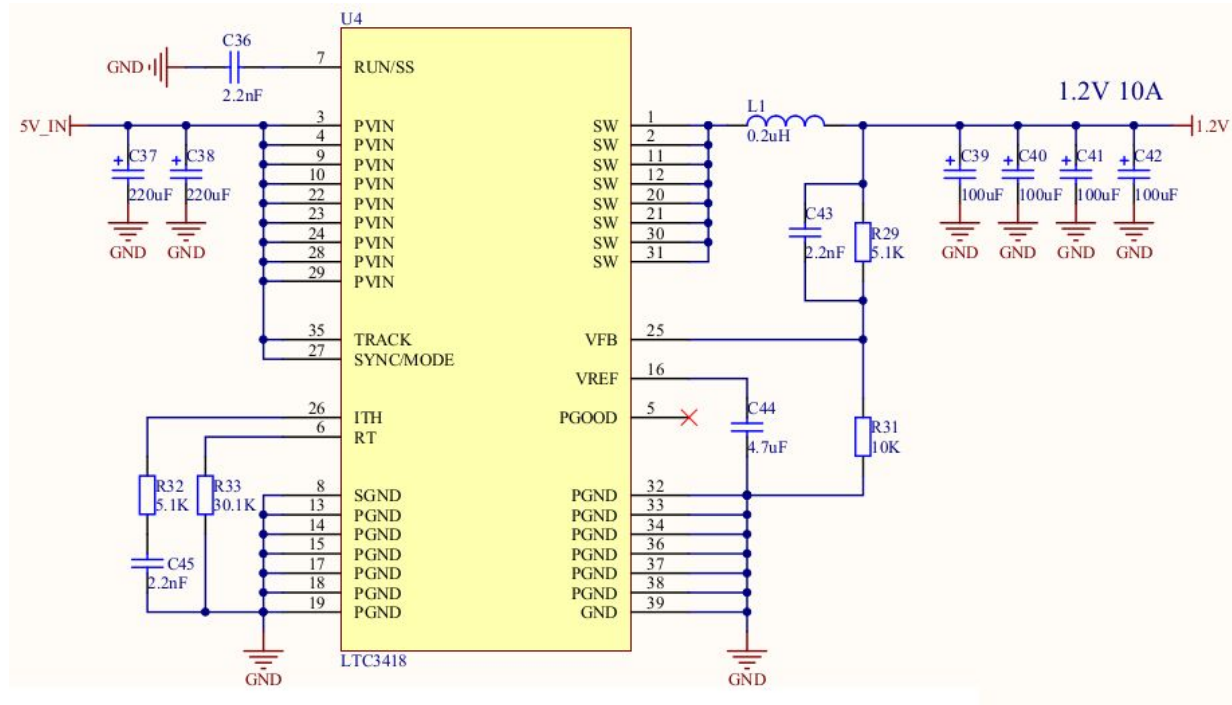
## 3.3V / 6A

- układy wejścia wyjścia FPGA, pamięć SRAM, układy video



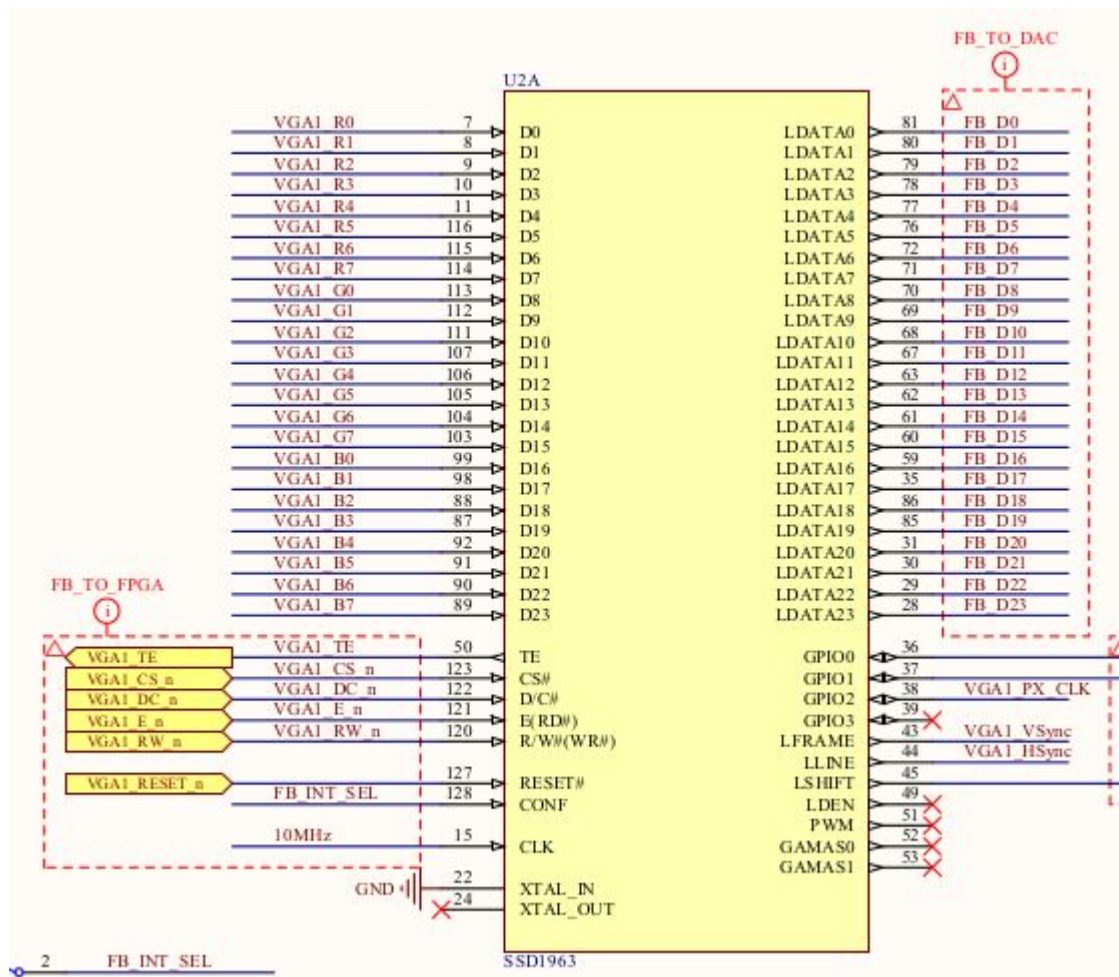
# 1.2V / 6A

- napięcie dla rdzenia układu FPGA oraz framebuffera



# Framebuffer

- pamięć pozwalająca przechować obraz o rozdzielczości max. 800x480x24bit
- pozwoli zastosować dowolną szybkość dostarczania danych obrazu oraz przejmie obsługę sygnałów VGA

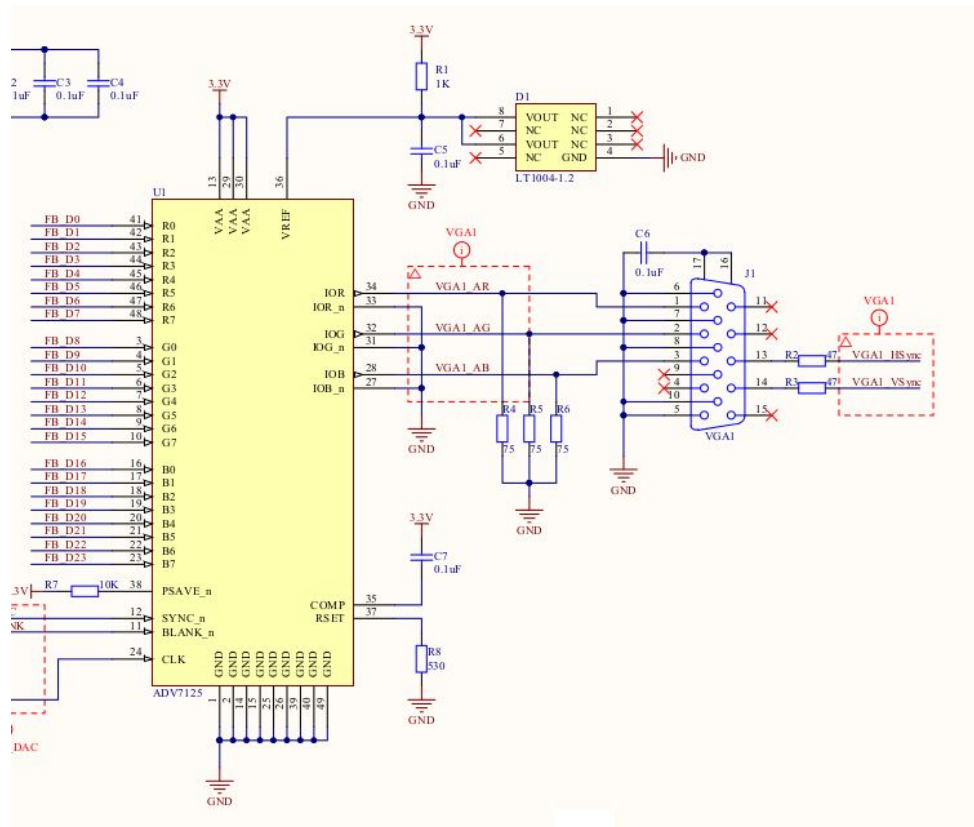


# Framebuffer - zastosowanie w projekcie

- umożliwi przechowywanie danych obrazu w swojej pamięci
- pozwoli na generowanie skomplikowanych programów graficznych
- zlikwiduje konieczność generowania danych obrazu przez układ FPGA z częstotliwością zgodną ze standardem VGA
- wyręczy układ FPGA w generowaniu odpowiednich sygnałów standardu VGA

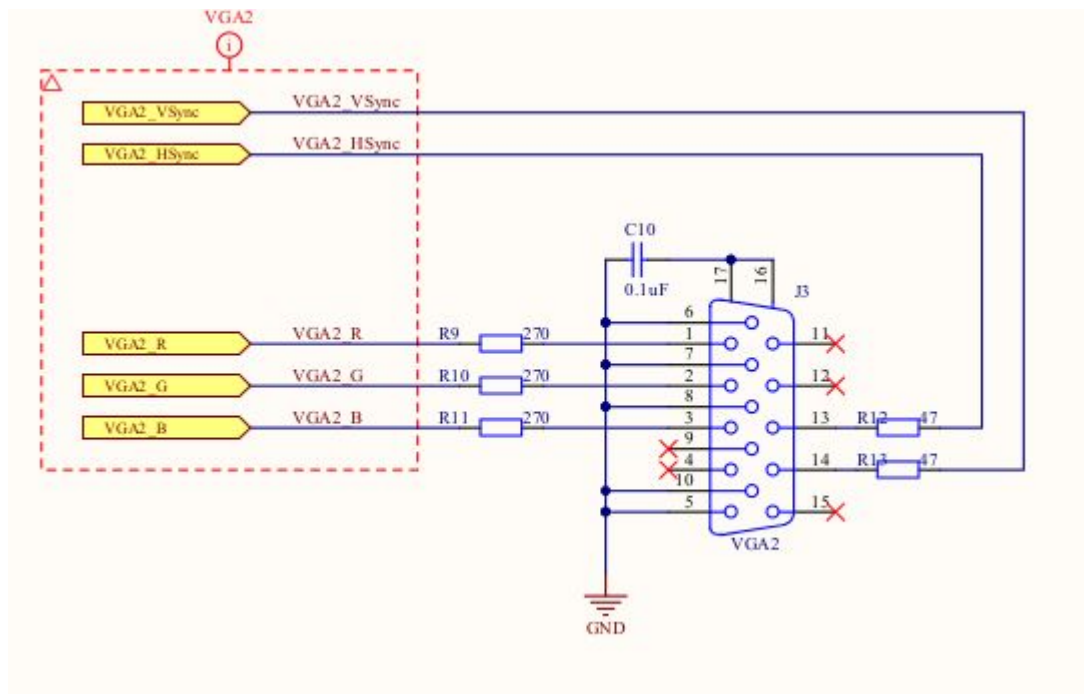
# Przetwornik cyfrowo analogowy video

- zamieni 24 bitową wartość koloru na sygnał analogowy dla VGA
- umożliwi uzyskanie obrazu o dużej głębi kolorów



# Drugie złącze VGA

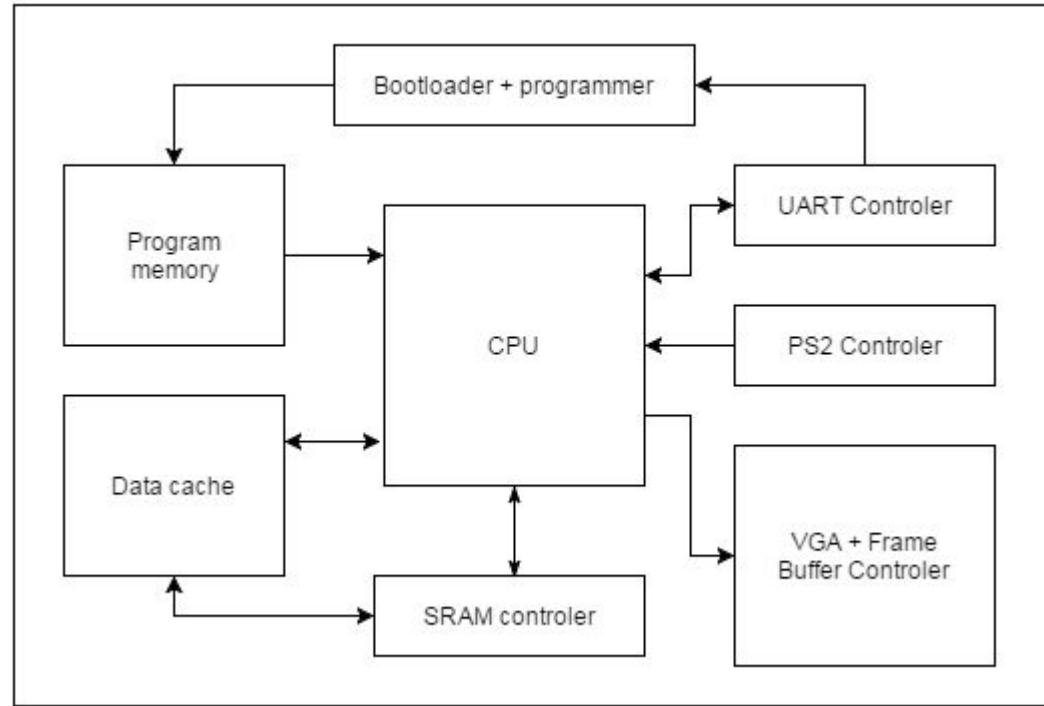
- 3 bity informacji o kolorze
- osobne wyjście VGA
- zastosowanie w mniej wymagających graficznie projektach
- pozwoli na podłączenie 2 monitorów



Prace w kolejnym  
semestrze

# Szkic konfiguracji układu FPGA

FPGA Cyclone III - EP3C40





Dziękuję za uwagę