

Universidad de San Carlos de Guatemala
Facultad de Ingeniería
Organización Computacional
Ing. Fernando Paz
Auxiliares: Rony Lopez y Melvin Valencia



Megan Patricia Fonseca	202200126
David Arturo Chanquin	202300611
Jorge Ivan Samayoa	202307506

Introducción

La siguiente práctica titulada “Visualizador de 7 Segmentos”, tiene como objetivo principal el diseño y la implementación de un sistema físico funcional de visualización bidireccional usando un display de 7 segmentos. Para lograr la visualización frontal se usará un display de tipo cátodo común, cuya lógica será implementada a partir de mintérminos y se reducirán sus funciones mediante mapas de Karnaugh, para lograr la visualización trasera o de espejo se usará un display de tipo ánodo común, cuya lógica será implementada a partir de maxtérminos y se reducirán sus funciones mediante mapas de Karnaugh. Esta práctica también tiene como objetivo la combinación de técnicas para la implementación de los segmentos del display, donde los segmentos b, e y punto decimal se realizarán mediante compuertas lógicas TTL, los segmentos c, d, y g se realizarán mediante compuertas transistorizadas y por último los segmentos a y f en placas de circuito impreso PCB.

Objetivos

Objetivo General

Diseñar e implementar un sistema físico funcional de visualización bidireccional mediante displays de 7 segmentos, aplicando conceptos de lógica combinacional y diseño de circuitos, utilizando una combinación de compuertas transistorizadas y compuertas TTL, montadas en protoboards y en placas de circuito impreso PCB.

Objetivos Específicos

1. Diseñar y construir un display frontal de cátodo común, implementando lógica combinacional por medio de mintérminos.
2. Diseñar y construir un display trasero o espejo de ánodo común, implementando lógica combinacional por medio de maxtérminos.
3. Implementar dos segmentos, en este caso a y f, en placas de circuito impreso PCB usando compuertas transistorizadas.
4. Implementar los segmentos restantes en protoboards usando compuertas TTL y compuertas transistorizadas.
5. Simplificar las funciones de los segmentos mediante mapas de Karnaugh para optimizar el circuito.

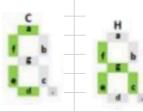
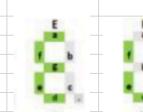
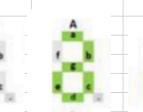
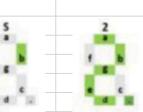
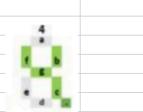
Funciones Booleanas

Decimal	A	B	C	Letras	F _a	F _b	F _c	F _d	F _e	F _f	F _g	.
0	0	0	0	c	1	0	0	1	1	1	0	0
1	0	0	1	h	0	0	1	0	1	1	1	0
2	0	1	0	e	1	0	0	1	1	1	1	0
3	0	1	1	l	0	0	0	1	1	1	0	0
4	1	0	0	a	1	1	1	1	1	0	1	0
5	1	0	1	s	0	1	0	0	1	0	0	0
6	1	1	0	2	1	1	0	1	1	0	1	1
7	1	1	1	4	0	1	1	0	0	1	1	1

1=encendido, 0=apagado

Decimal	A	B	C	Letras	E _a	E _b	E _c	E _d	E _e	E _f	E _g	.
0	0	0	0	c	0	0	0	0	1	1	1	1
1	0	0	1	h	1	0	0	1	0	1	0	1
2	0	1	0	e	0	0	0	0	1	1	0	1
3	0	1	1	l	1	0	0	0	1	1	1	1
4	1	0	0	a	0	1	0	0	0	0	0	1
5	1	0	1	s	1	1	0	1	1	0	1	1
6	1	1	0	2	0	1	0	0	1	0	0	0
7	1	1	1	4	1	0	1	1	0	0	0	0

0=encendido, 1=apagado

000	001	010	011	100	101	110	111
							

Mapas de Karnaugh

Minterminos:

A\BC	00	01	11	10		A\BC	00	01	11	10	
0	1	0	0	1		1	1	1	0	0	
1	1	0	0	1							
					Fa = C'						
A\BC	00	01	11	10		A\BC	00	01	11	10	
0	0	1	0	0		1	1	1	1	1	
1	1	0	1	0							
					Fb = A						
A\BC	00	01	11	10		A\BC	00	01	11	10	
0	0	1	0	0		0	1	0	1	1	
1	1	0	1	0							
					Fc = A'B'C + AB'C' + ABC						
A\BC	00	01	11	10		A\BC	00	01	11	10	
0	1	1	1	1		1	1	1	1	1	
1	1	1	0	1							
					Fe = A' + B' + C'						
A\BC	00	01	11	10		A\BC	00	01	11	10	
0	0	1	0	1		0	1	1	1	0	
1	1	0	1	1							
					Ff = A' + BC						
A\BC	00	01	11	10		A\BC	B'C'	B'C	BC	BC'	
0	0	1	0	1		0	0	0	0	0	A'
1	1	0	1	1							A
					Fg = AB + AC' + BC' + A'B'C						
					Fpt = AB						

Maxterminos:

E _a = C	E _b = A' * (B' + C')
E _c = A' * B' * C	E _d = C * (A + B')
E _e = (A + B + C') * (A' + B + C) * (A' + B' + C)	E _f = A'
E _g = (A' + C) * (A' + B') * (B' + C) * (A + B + C')	E _p = A' + B'

Presupuesto

Cantidad	Descripción	Precio unitario	Precio total
2	Displays (catodo y anodo)	Q7.00	Q14.00
2	Dip Switch (3 posiciones)	Q3.00	Q6.00
4	74LS04 NOT	Q5.50	Q22.00
4	74LS32 OR	Q5.00	Q20.00
4	74LS08 AND	Q5.00	Q20.00
55	Transistores 2N2222	Q1.00	Q55.00
80	Resistencias 1K	Q1.00	Q80.00
10	Resistencias 220	Q0.75	Q7.50
1	Placa de cobre (15x10cm)	Q20.00	Q20.00
3	Metro de cable para protoboard	Q3.50	Q10.50
5	Capacitores	Q0.50	Q2.50
2	Papel termotransferible	Q5.00	Q10.00
1	Esponja lana de acero	Q33.00	Q33.00
1	Alcohol	Q5.00	Q5.00
1	Acido ferrico	Q20.00	Q20.00
		Total	Q325.50

Aportaciones individuales

David Arturo Chanquin:

- Tabla de verdad
- Diseño en proteus de cátodo común
- Armado físico del circuito de cátodo común

Megan Patricia Fonseca:

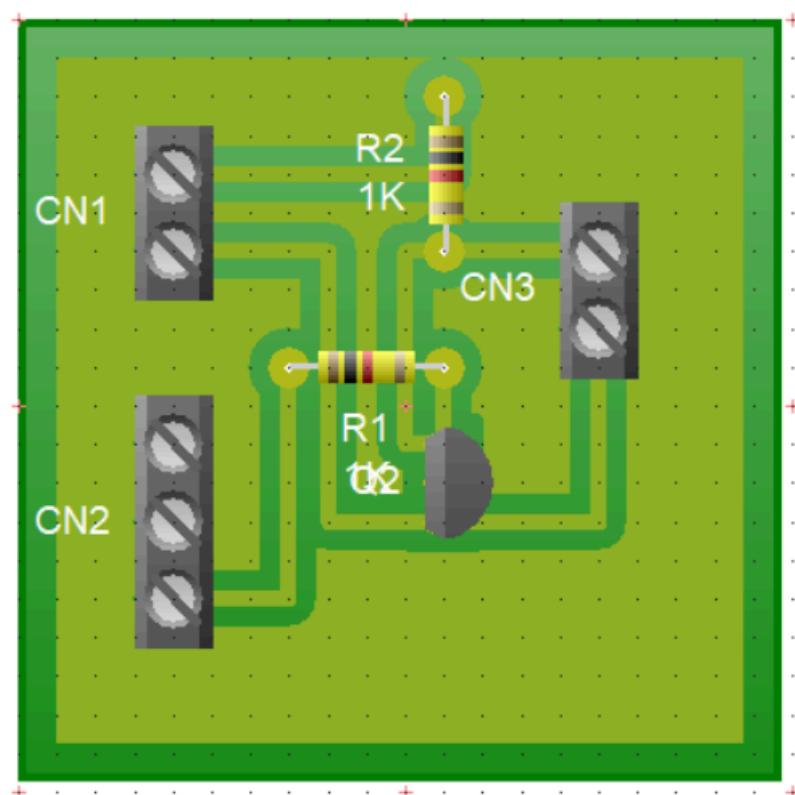
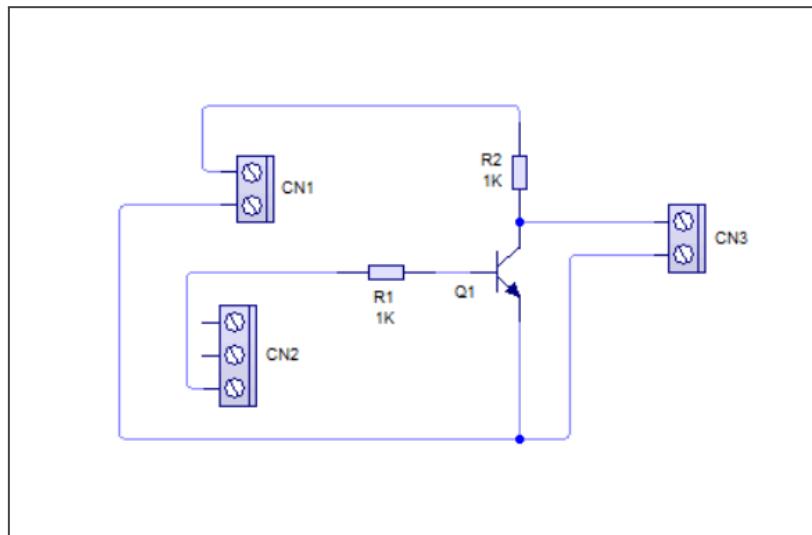
- Planchado de placas PCB.
- Diseño de ánodo común.
- Armado físico de ánodo común.

Jorge Ivan Samayoa:

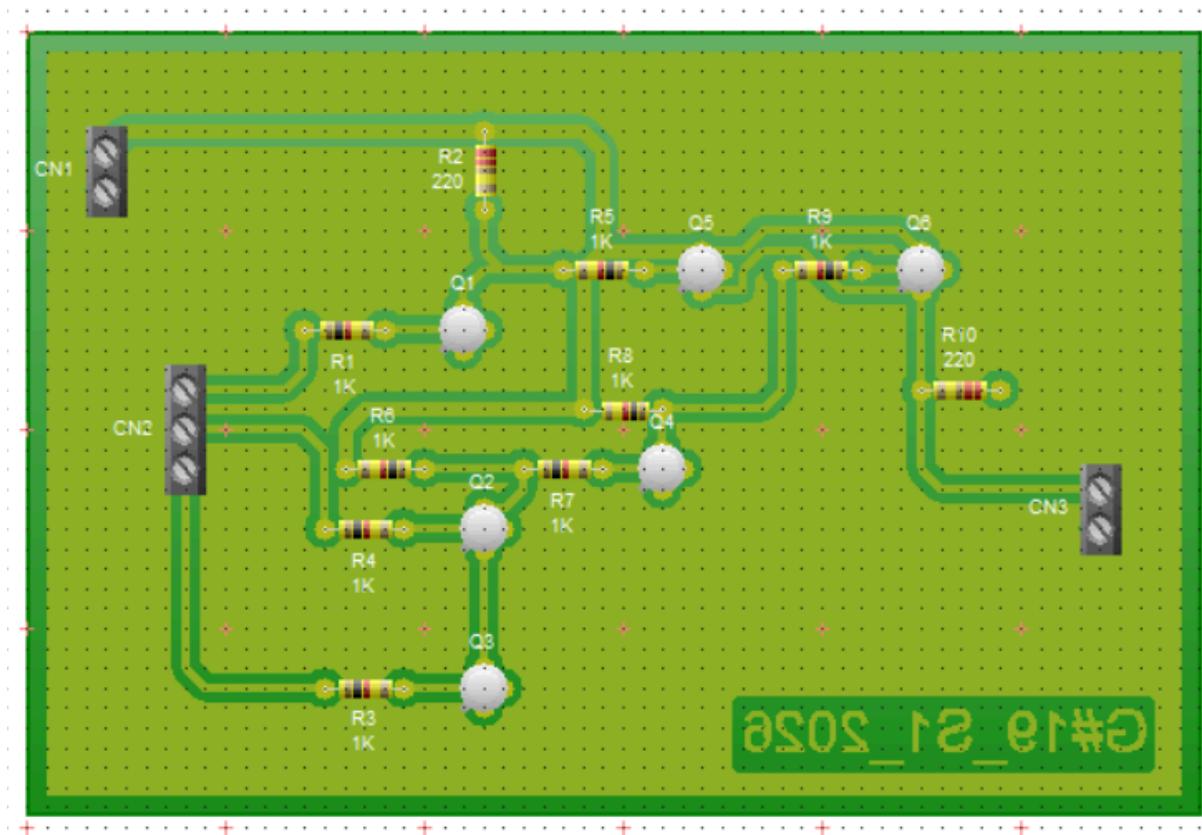
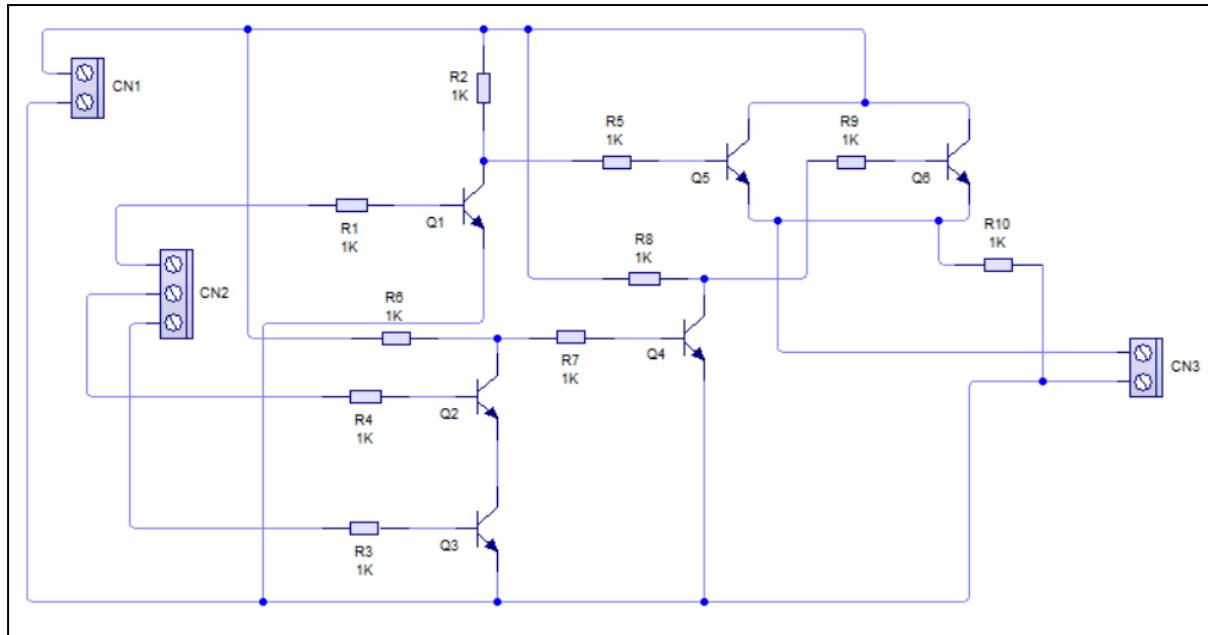
- Diseño de placas PCB.
- Soldado de placas PCB
- Mapas de Karnaugh.
- Funciones Booleanas simplificadas.

Diagramas de Diseño

Placas PCB



Segmento A



Segmento F