

آز طراحی سیستمهای دیجیتال نیمسال اول ۱۴۰۰-۱۴۰۰

مدرس: دکتر سیاوش بیات سرمدی دستیار آموزشی: خانم زینب رشیدی

گزارش آزمایش هفتم

نام و نامخانوادگی: حسین آقایی شماره دانشجویی: پرهام چاوشیان پرهام چاوشیان ۹۸۱۰۵۱۸

. دو ماژول UART و veciever داریم که به ترتیب نام آنها veciever و veciever است.

در ماژول sender زمانی که فرمان شروع بیاید به حالت START میرویم و بیت خروجی ۱ میشود. بعد از آن بیت PARITY فرستاده میشود. و سپس بیتها داده فرستاده میشوند و در نهایت هم بیت STOP فرستاده میشود. در ماژول sender بیتهایی که ماژول sender می فرستد را به ترتیب دریافت می کنیم. در نهایت زوجیت بیتهای داده شده را با زوجیت اعلام شده چک می کنیم. نتایج شبیهسازی نیز در ادامه آمده است، دقت کنید که خروجی تنها در پالس ساعتی که خروجی طone برابر ۱ شده است، معتبر است. (در صورت نیاز تصاویر به طور جداگانه نیز پیوست شده اند):

