



دانشکده مهندسی کامپیوتر

# آز طراحی سیستم‌های دیجیتال

نیم‌سال اول ۱۴۰۰-۱۴۰۱

مدرس: دکتر سیاوش بیات سرمدی

دستیار آموزشی: خانم زینب رشیدی

## گزارش آزمایش دوم

شماره دانشجویی: ۹۸۱۰۰۱۱۸

نام و نام‌خانوادگی: پرهام چاوشیان

مطابق با دستور کار یک ماژول *counter* نوشته شده است که قابلیت شمارش رو به بالا و رو به پایین را دارد. زمانی که شمارنده آن برابر ۰ باشد، دیگر رو به پایین شمارش نخواهد کرد. سپس یک ماژول *room* داریم که درواقع همان کنترل‌کننده اتاق است. این ماژول به نمونه از ماژول *counter* درون خودش دارد و سیگنال‌ها ورودی این نمونه را کنترل می‌کند. زمانی که اجازه ورود صادر بشود، ورودی *up* شمارنده را ۱ می‌کند. اگر همزمان ورود و خروج داشته باشیم و یا ورود و خروجی نداشته باشیم، آنگاه سیگنال *en* شمارنده را ۰ می‌کند. سیگنال‌ها *open* و *close* را نیز باتوجه به وضعیت فعلی و بعدی اتاق تعیین می‌کند.  
پس از سنتز مشاهده می‌شود که فرکانس مدار به شکل زیر خواهد بود:

Clock period: 1.833ns (frequency: 545.643MHz)

نتایج شبیه‌سازی نیز در ادامه آمده است (در صورت نیاز تصاویر به طور جداگانه نیز پیوست شده اند):



