

به نام حق

.....

استاد: دکتر سید حمیدرضا گیوه چی

نویسنده: پارسا وارث

علوم و تحقیقات

960182288

پروژه آزمایشگاه مدار منطقی

قسمت اول:

یک مدار تمام جمع-تفریق کننده 12 بیتی که خروجی بر روی 7 seg نمایش داده شود و برای 4 نمونه ورودی حتما اجرا و تجزیه و تحلیل شود. (و محدودیت مبنا ندارد)

در اینجا در این مرحله به مداری نیاز داریم که هم قابلیت تمام جمع را بدهد و لا کلید سوویچی تمام تفریق کننده را هم به ما بدهد.

و از آن جا که 12 بیت داریم و همین طور با توجه با ویژگی 7483 که خاصیت جمع کنندگی دارد و پایه های A را با B متناظرش جمع می کند و در خروجی پایه متناظر S میریزد و در نهایت مقدار Cout را که در این جا مبنا 16 است از C4 به صورت +1 به C0 میکرو ارقام بعدی که Cin منطقی مت است وارد میکند.

در حالت جمع کننده کامل C0 میکرو اول باید 0 باشد و با 1 شدن آن تمام C ها به borrow تمام تفریق کننده مدار منطقی تبدیل میشوند و در اصل ما با استفاده از رابطه XOR تمام ورودی های b0 تا b11 را به اصطلاحا قرینه در مبنا 2 اش میکنیم زیرا داریم:

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

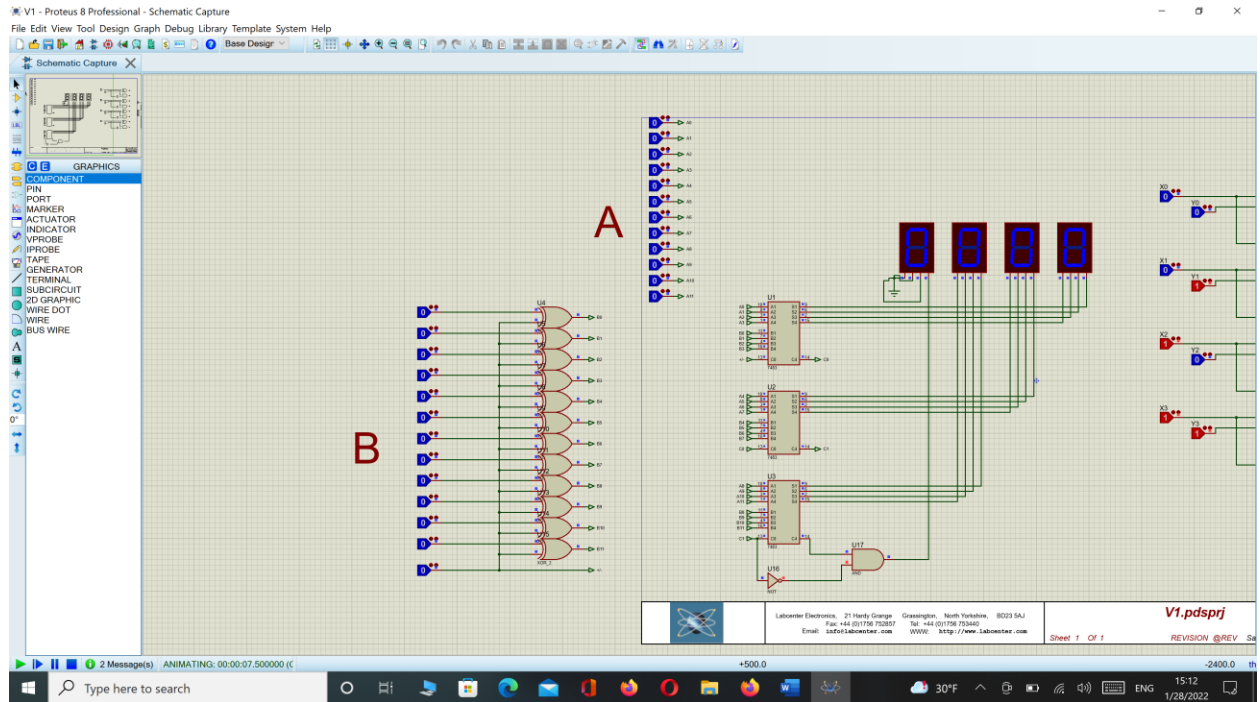
XOR

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	1

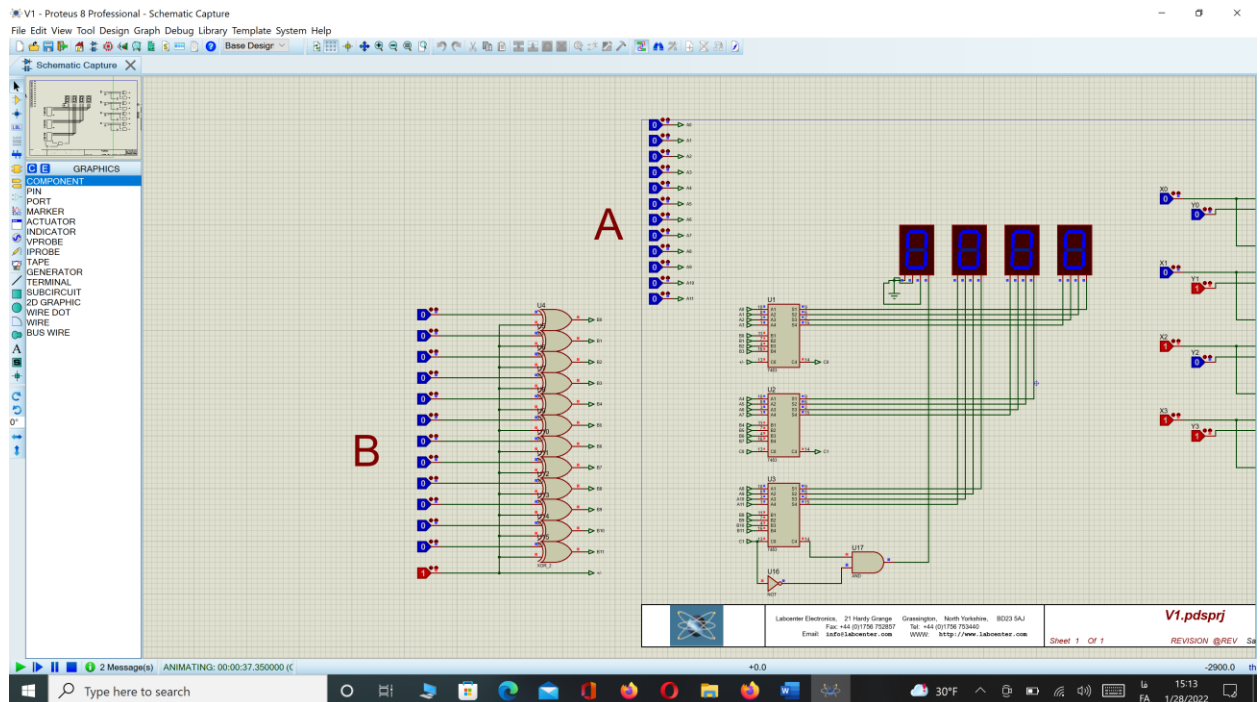
XNOR

شکل 1_ نمودار XOR و XNOR

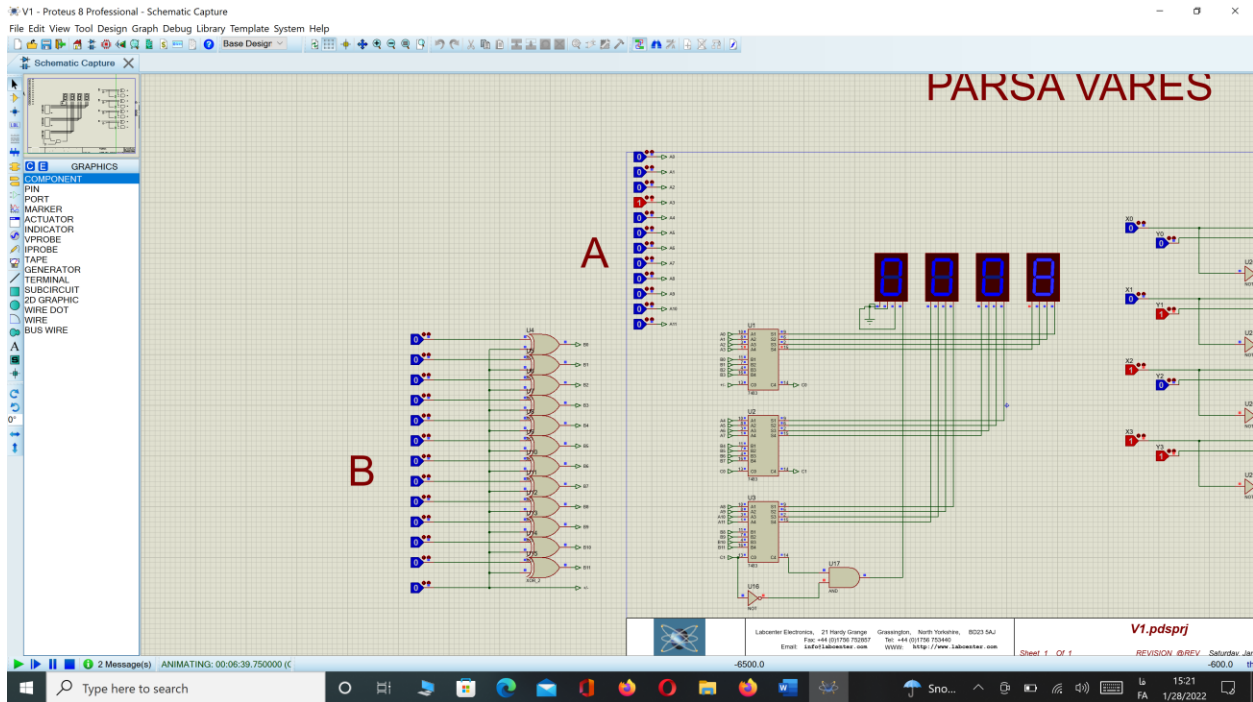
و با 1 شدن +/- داریم که تمام پایه های B اگر 0 بود تبدیل به 1 و اگر 1 بود تبدیل به 0 میشود و قرینه میشود پس داریم $A+(B')$ را حساب میکنیم که $A-B$ است.



شکل 2_ جمع کننده کامل 12 بیتی

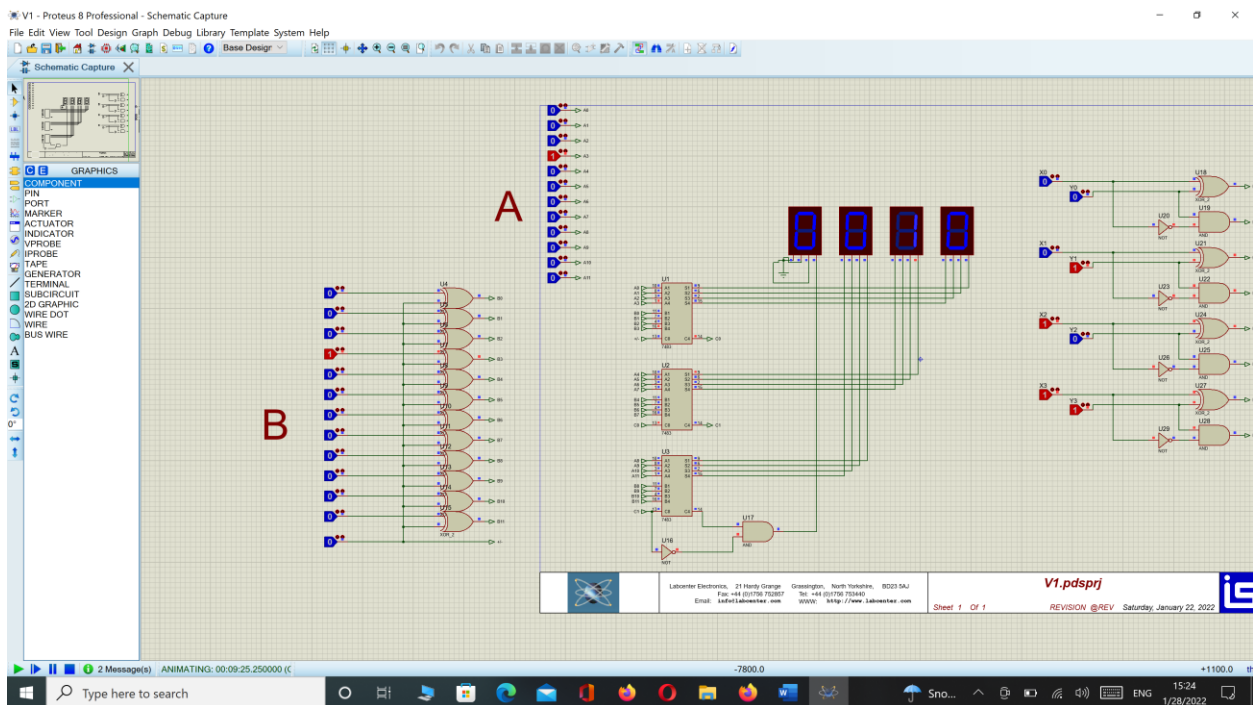


شکل 3_ تقریب کننده کامل 12 بیتی



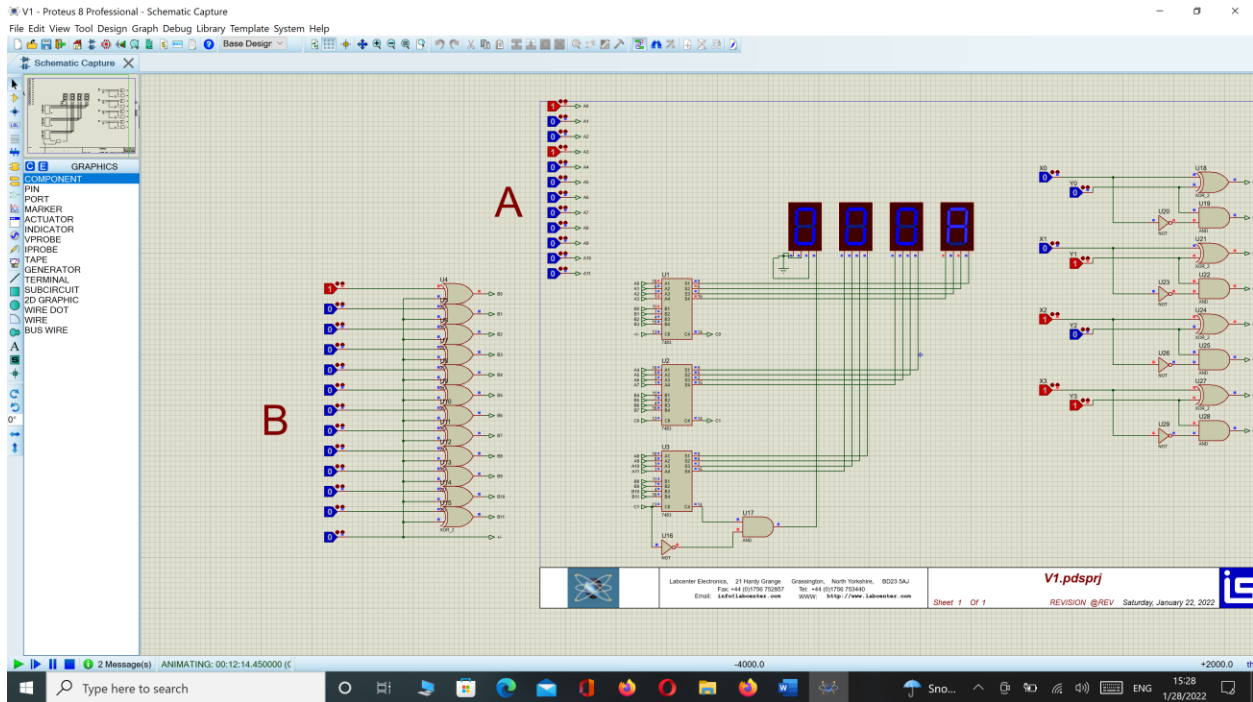
شکل 3_ نمونه اول

$$(000000001000)_2 + (000000000000)_2 = (000000001000)_2 \Rightarrow (8)_{10} \Rightarrow (0008)_{16}$$



شکل 4_ نمونه دوم

$$(000000001000)_2 + (000000001000)_2 = (000000010000)_2 \Rightarrow (16)_{10} \Rightarrow (0010)_{16}$$



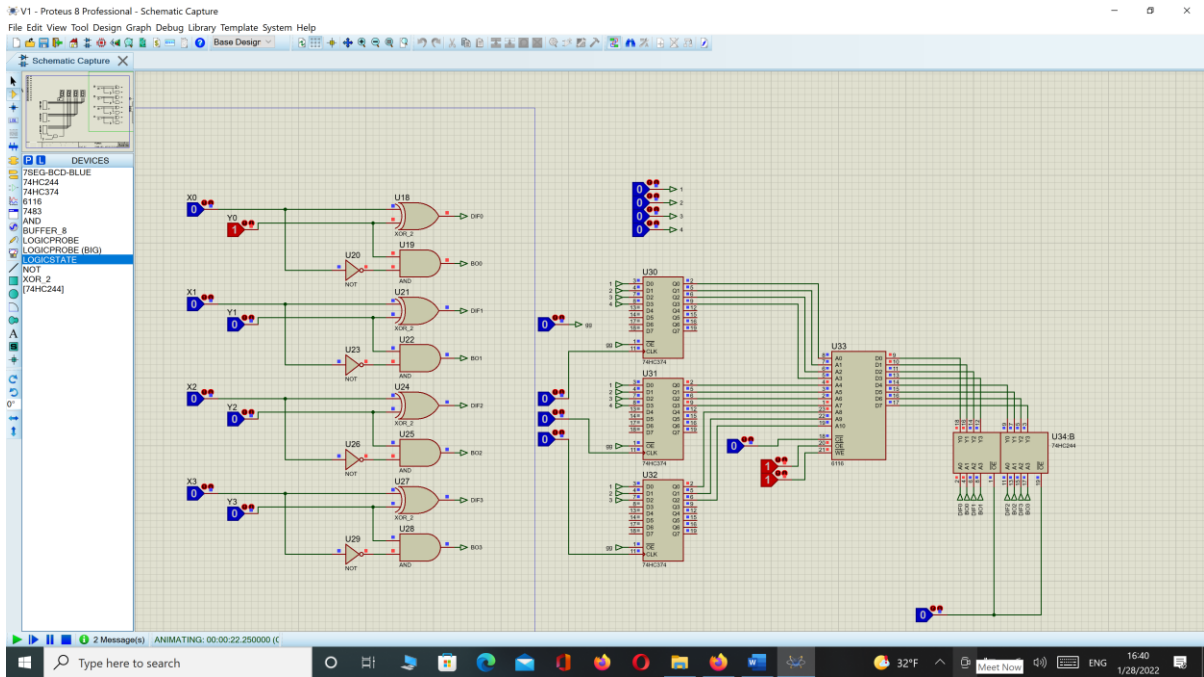
قسمت دوم:

نیم تفریق کننده 4 بیتی طراحی نمائید خروجی این تفریق کننده به یک حافظه RAM نیز متصل شده و نتیجه بر روی آن ذخیره شود، برای حافظه RAM رجیستر آدرس و رجیستر دیتا مجزا در نظر بگیرید برای تحلیل این مثال 4 نمونه مختلف اجرا کرده و مقادیر را در خانه های 400 الی 407 حافظه ذخیره بفرمایید. و با فرخوانی مقادیر ذخیره شده صحت عملکرد مدار خود را بسنجید. همچنین دیتاباس مبتنی بر روش دیکد ری است بنابراین برای فرمان دادن به فعال شدن هر رجیستر حتما از یک یا چند آیسی دیکدر بر اساس طرحتان استفاده کنید.

مرحله ریختن:

1. خانه 400

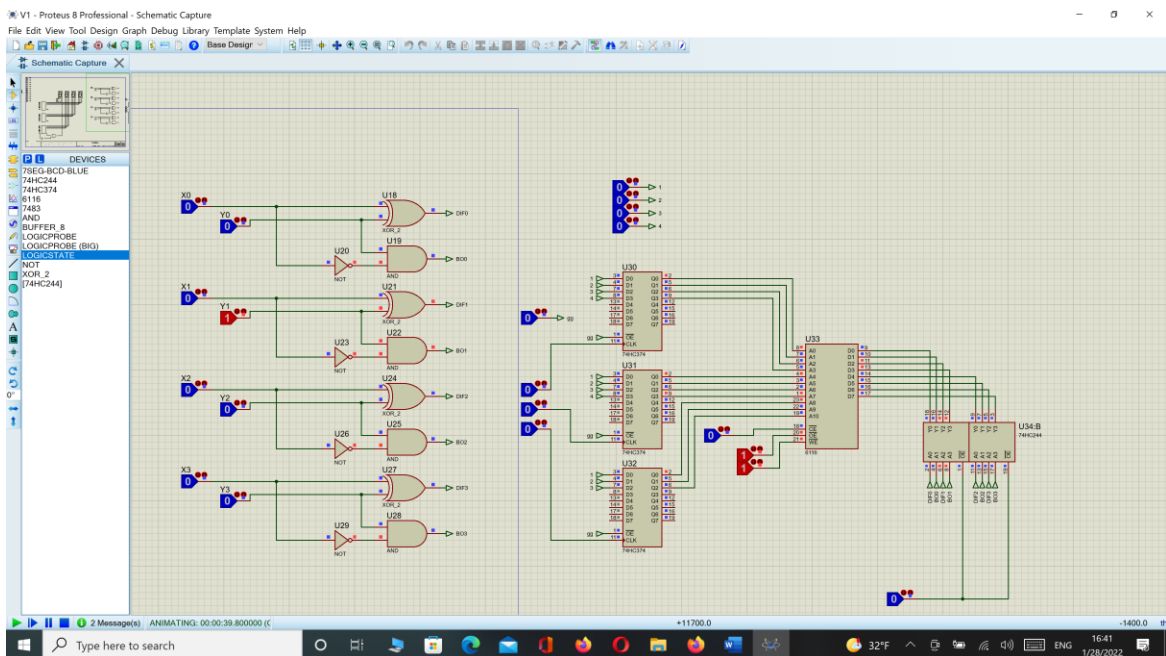
0001 1001 0000



شکل 6_ نمونه اول

2. خانه 401

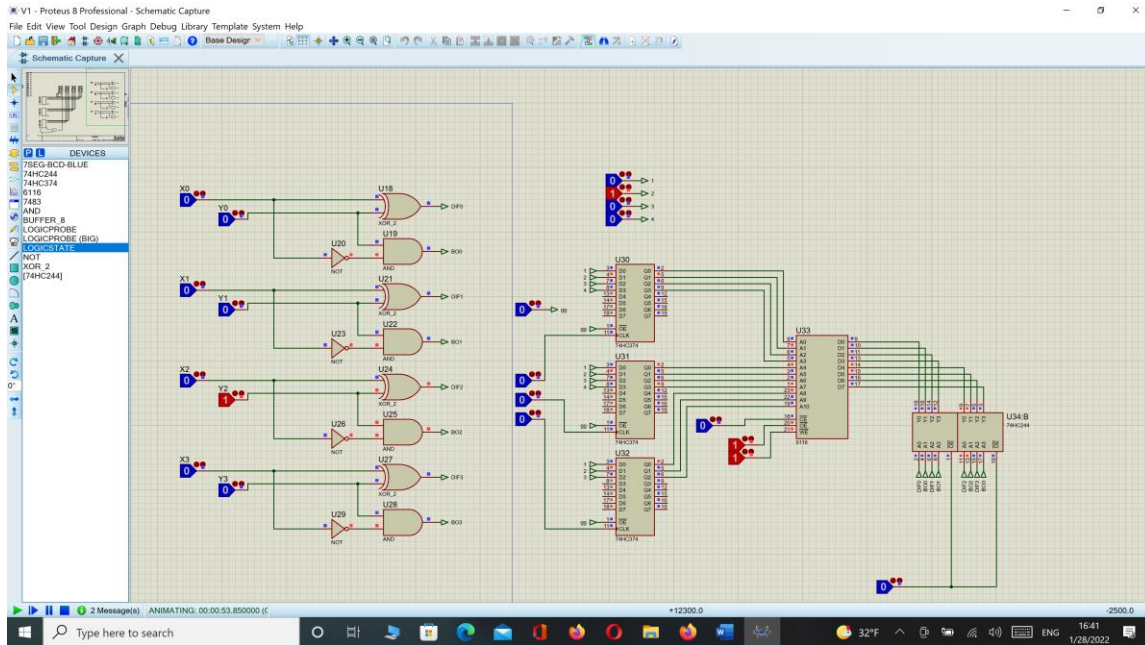
0001 1001 0001



شکل 7_ نمونه دوم

3. خانه 402

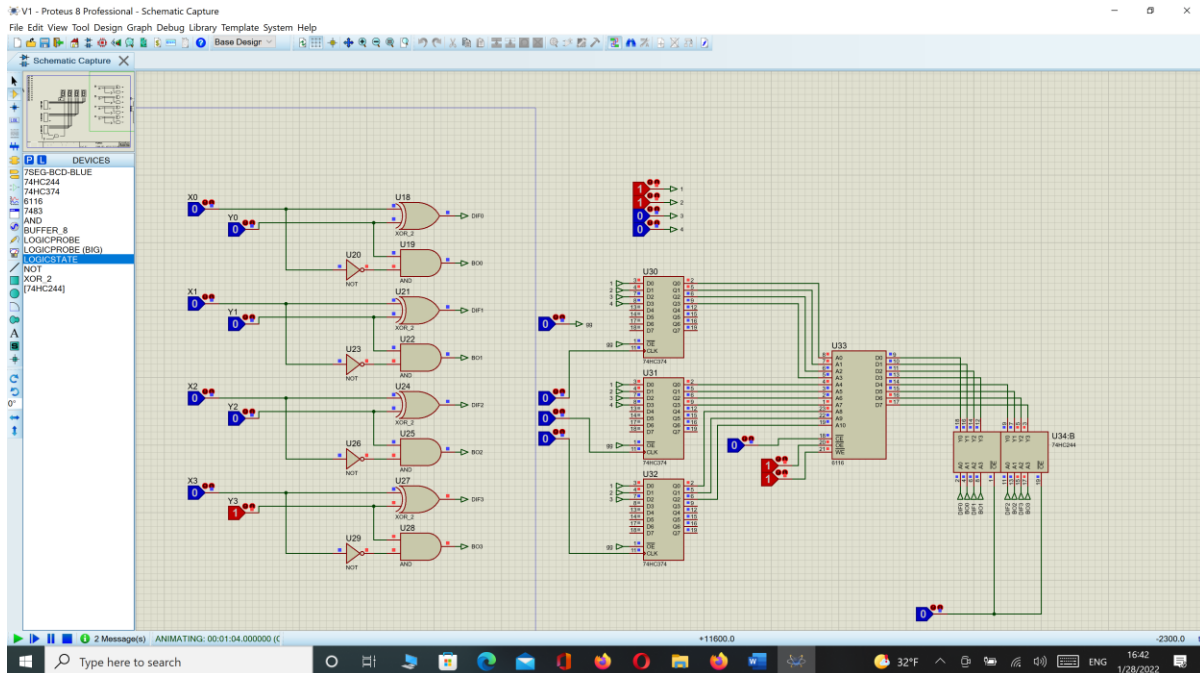
0001 1001 0010



شکل 8_ نمونه سوم

4. خانه 403

0001 1001 0011

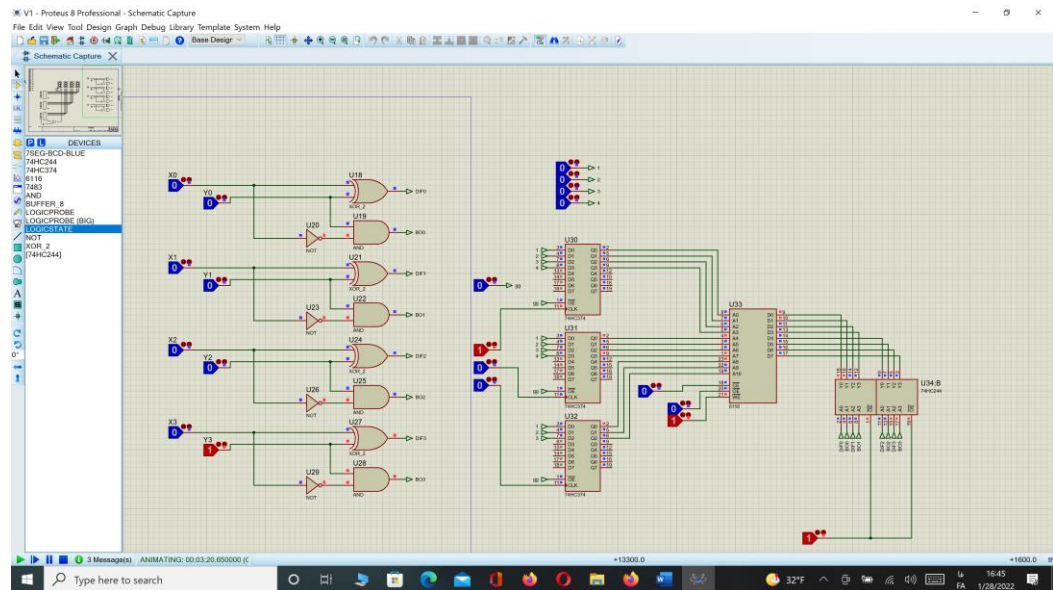


شکل 9_ نمونه چهارم

مراحل خواندن:

1. خانه 400

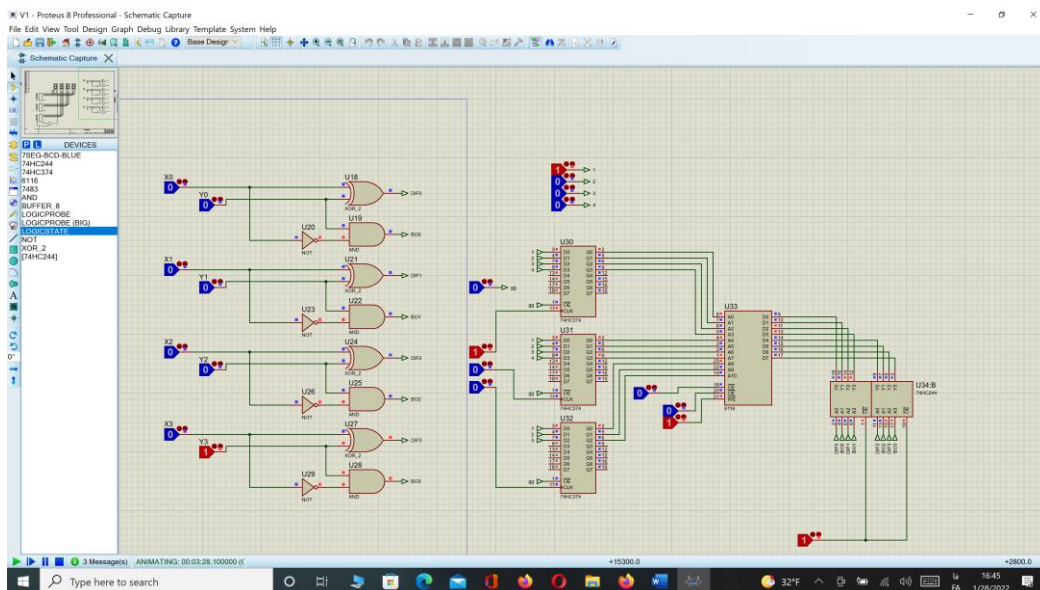
0001 1001 0000



شکل 10_ نمونه اول

2. خانه 401

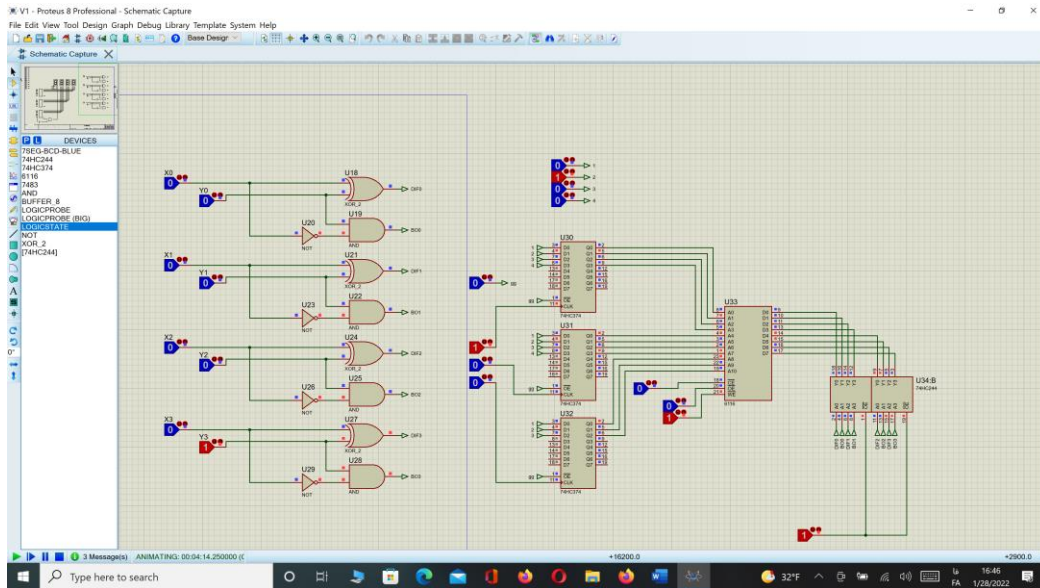
0001 1001 0001



شکل 11_ نمونه دوم

3. خانه 402

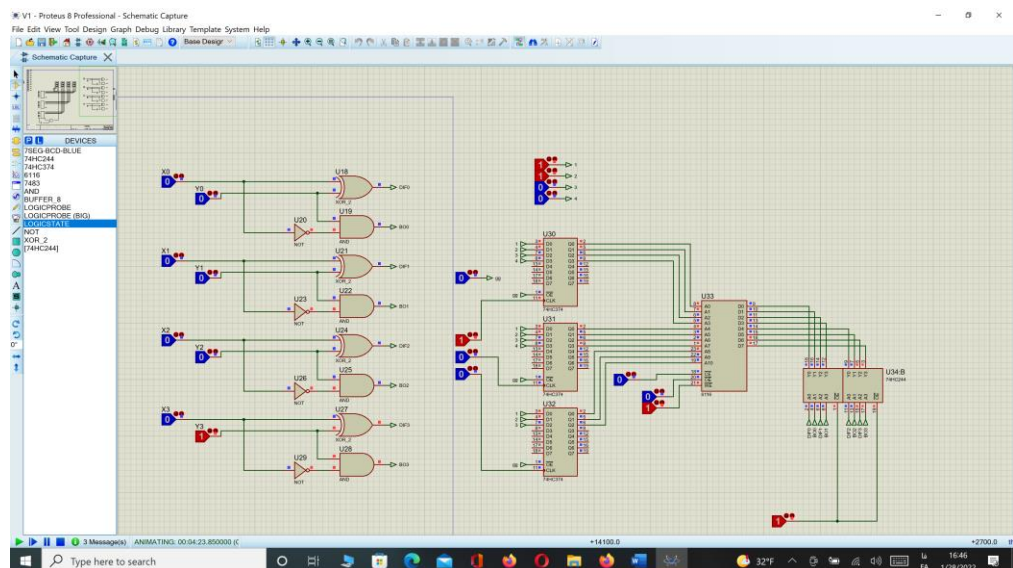
0001 1001 0010



شکل 12_ نمونه سوم

4. خانه 403

0001 1001 0011



شکل 13_ نمونه چهارم

منابع:

<https://homepages.inf.ed.ac.uk/rbf/HIPR2/xor.htm>

نویسنده :

پارسا وارث

960182288

علوم و تحقیقات

ازمایشگاه مدار منطقی