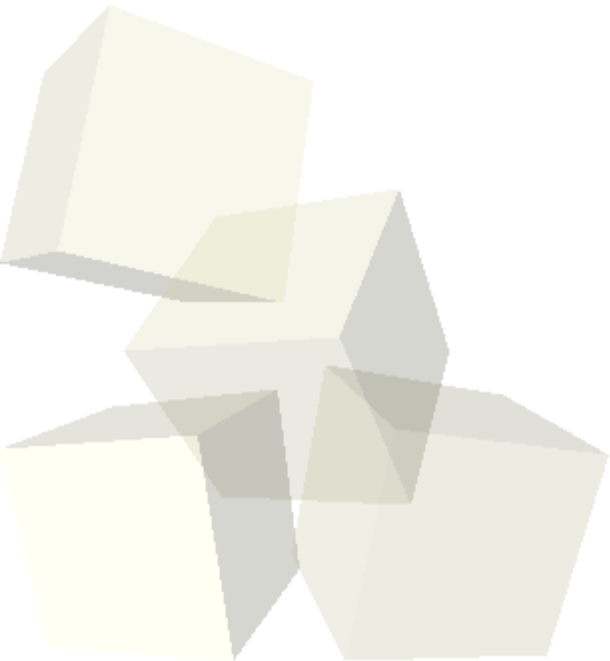




Metodología de diseño, verificación e implementación del microprocesador Micro6

Manuel J. Bellido Díaz

05 Octubre de 2010





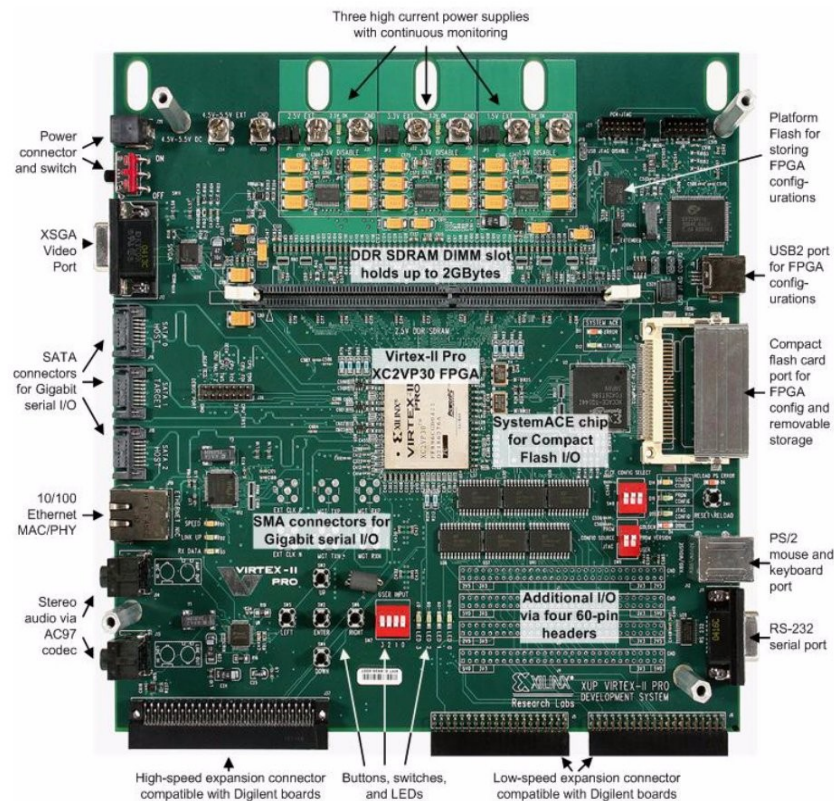
Documentación para realizar el diseño

- Este documento
 - ♦ Arquitectura de Micro6
 - ♦ Proceso de diseño de Micro6: Herramientas de diseño, verificación e implementación
 - ♦ Estructuración del diseño de Micro6
 - ♦ Acceso a las máquinas del laboratorio
- Documento: *Diseño y simulación de CID con ISE*
 - ♦ Diseño sintetizable con VHDL
 - ♦ Simulación lógica con *Ise simulator* de Xilinx (*Ise10.1*)
 - ♦ **Importante: una cierta iniciativa para solucionar los problemas que surjan**
- Documento: *Desarrollo de los Módulos para diseñar e implementar el microprocesador micro6*
- Documentación del Curso "*Design of a Microprocessor (ISE8.2)*"



Microprocesador Micro6

- Materiales de enseñanza del IMEC basados en la placa XILINX® Virtex™ -II Pro XUP
 - http://www.xilinx.com/univ/intro_digital_imec.htm
 - <http://www.mtc-online.be/>
- Documentación sobre la XUPV2P:
 - <http://www.xilinx.com/univ/xupv2p.html>



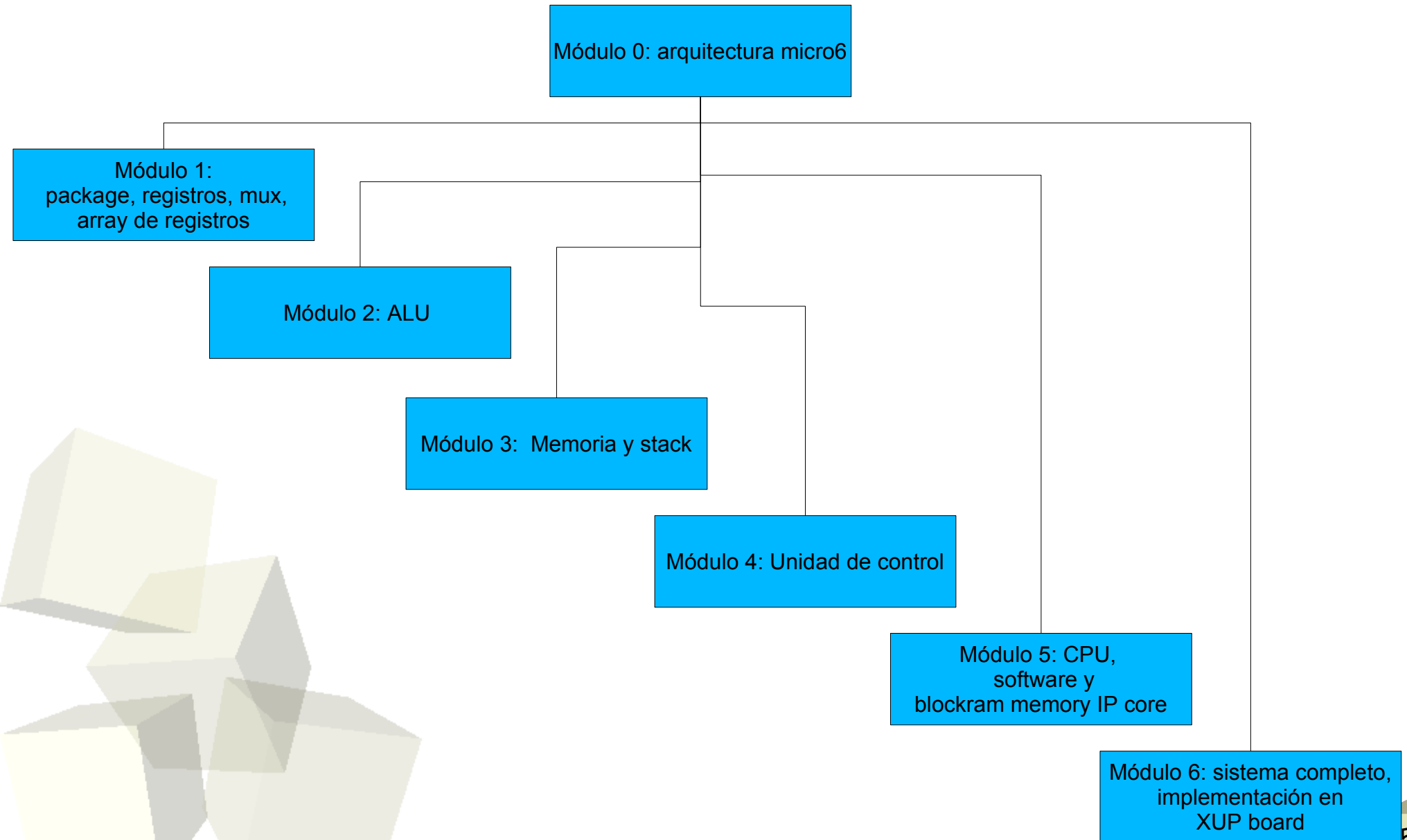


Microprocesador Micro6

- Curso “Design of a Microprocessor (ISE8.2)”
 - ♦ Objetivo del curso: Diseñar y verificar el Microprocesador Micro6 en lenguaje VHDL e implementarlo en la placa XILINX® Virtex™ -II Pro XUP con la versión del software de XILINX ISE8.2
 - **Nosotros desarrollaremos el curso en ISE10.1**
 - ♦ Características principales de Micro6:
 - Microprocesador de 32-bit (bus de datos y tamaño de los datos e instrucciones de 32 bits),
 - Computador von-Neumann con arquitectura Harvad (aunque un solo bloque de Memoria)
 - RISC:
 - Conjunto de instrucciones simple de longitud uniforme y pocos formatos
 - Pocos modos de direccionamiento y simples
 - Instrucciones específicas de movimiento de datos entre memoria y CPU. Las instrucciones de operaciones de datos siempre toman datos del array de registros en la CPU

Estructuración del diseño de Micro6

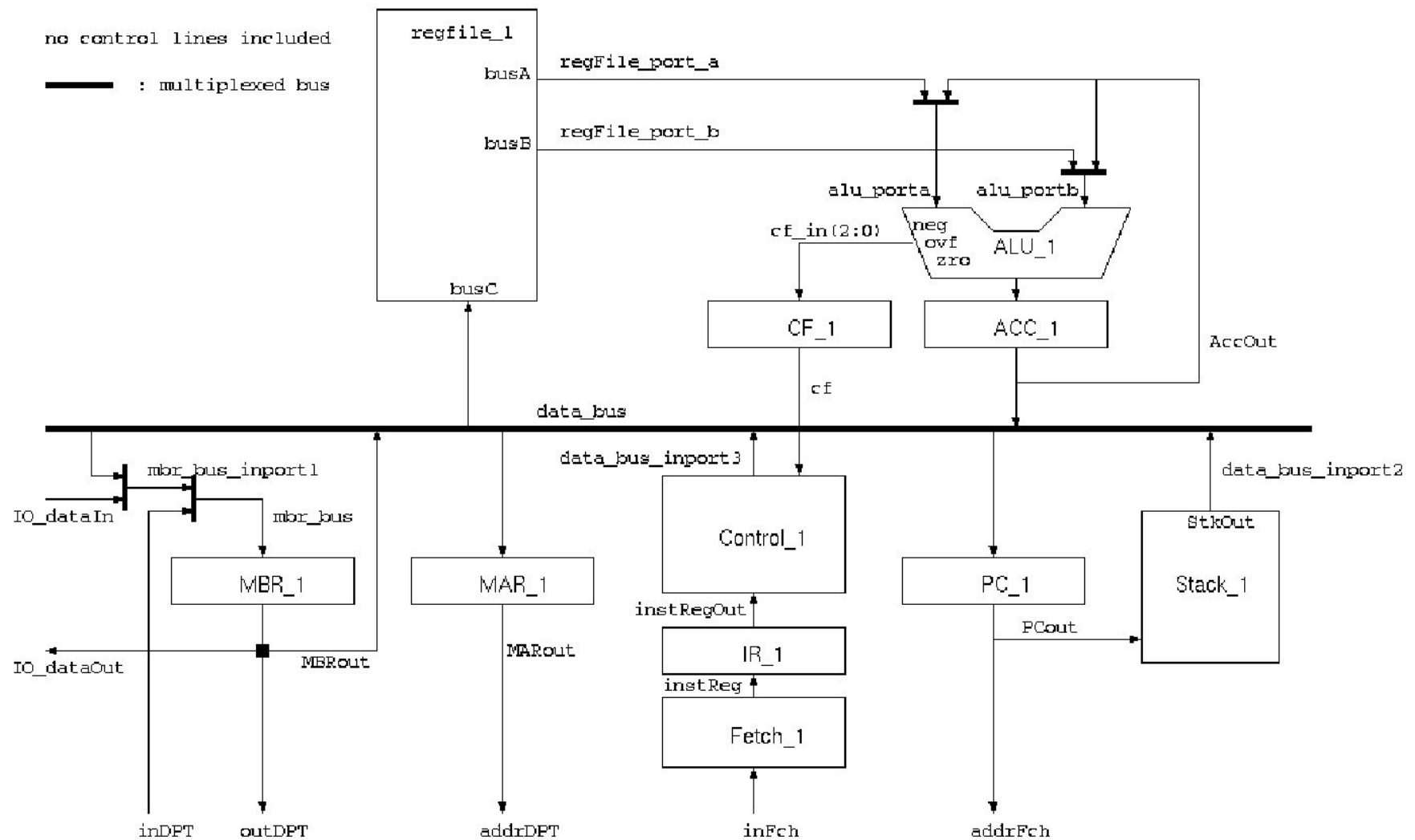
- División del diseño de Micro6 en 1+6 módulos





Arquitectura de Micro6

Micro6: CPU

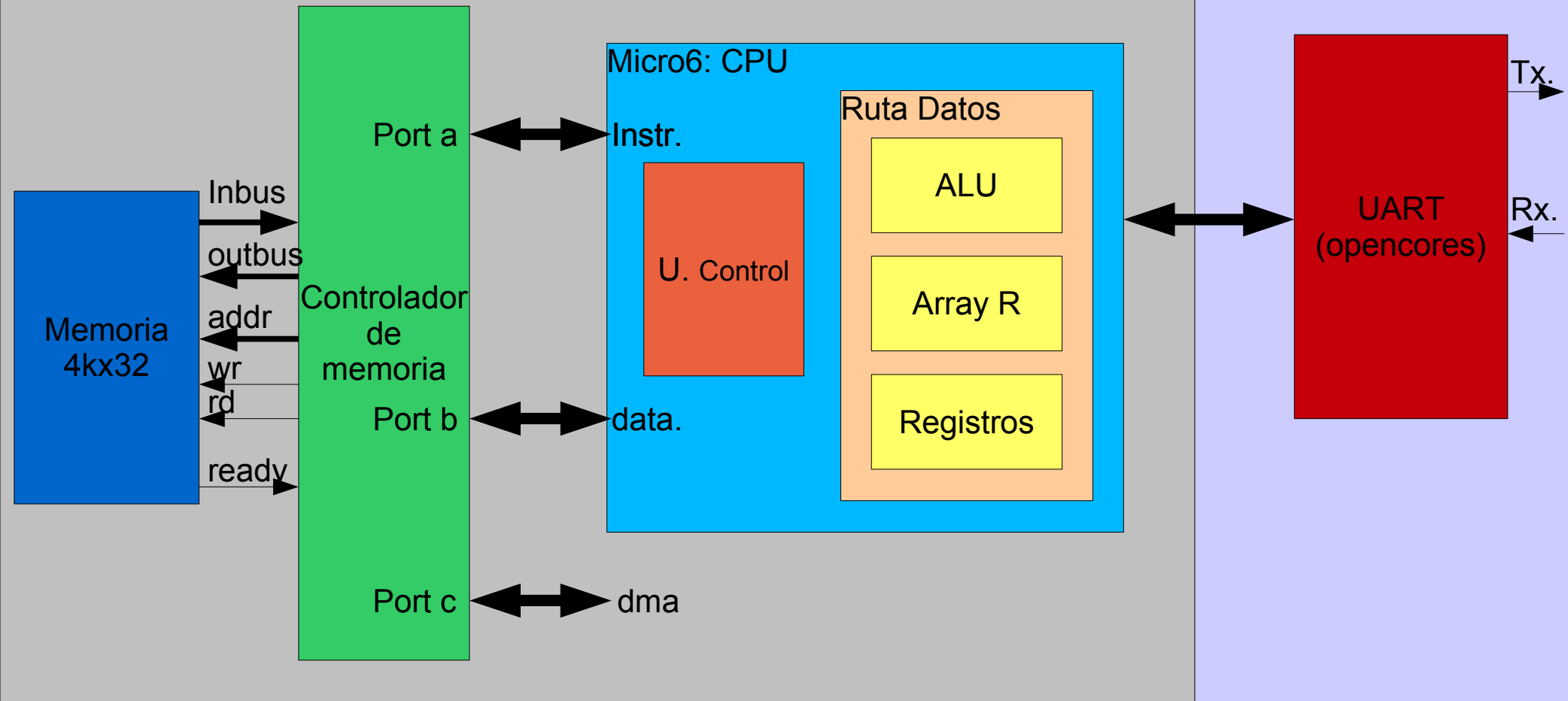




Arquitectura de Micro6

Sistema a implementar en la FPGA

Componentes a diseñar





Proceso de Diseño de Micro6

Proceso

Herramientas

Diseño de Componentes de Micro6 en VHDL

Editor de texto: Emacs...

Verificación de cada
componente: testbench

Simulación con ISE

Diseño del Micro completo: unión componentes

Editor de texto: Emacs...

Verificación Micro6:
Desarrollo software que se ejecute
en Micro6

Simulación con ISE

Síntesis lógica, placement, routing y
generación de bit file para virtexII pro

Síntesis con XST de ISE

Carga bitfile en virtexIIpro de placa XUP

IMPACT de ISE

Verificación on-chip

Test sobre hiperterminal en PC
via puerto serie

Acceso a las máquinas de diseño: ISE10.1

- TRABAJANDO SOBRE SERVIDOR coria.dte.us.es
- Desde aula de microelectrónica:
 - Iniciar ordenadores con la opción “Linux”
 - Usar la siguiente información de login si se requiere:
 - Usuario: practicas
 - Password: practicas
 - Abrir un terminal dentro del entorno gráfico
 - Conectar a alguna de los servidores de prácticas con el comando:
 - `$ ssh -X usuario@10.1.15.243`
 - usuarios: dcsIX. X de 00-20
 - Passwd: lscdX
 - Conveniente: Cambiar el passwd

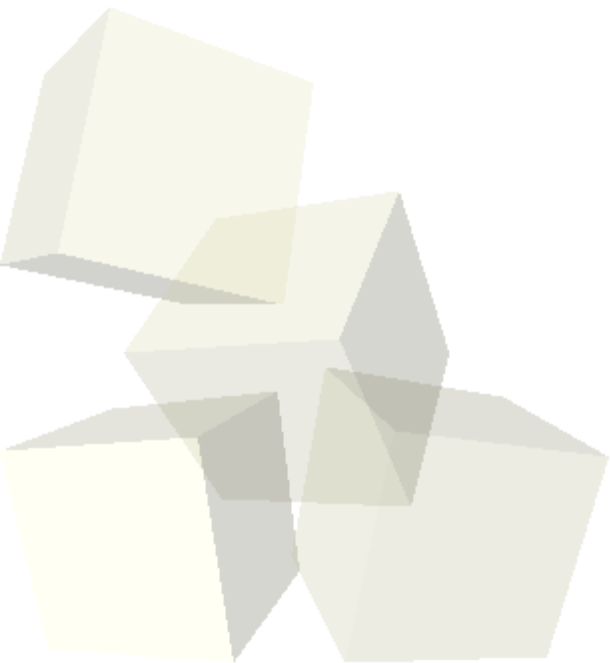


Acceso a las máquinas de diseño: ISE10.1

- Desde aulas de prácticas de la ETSII
 - ♦ Iniciar una sesión Linux
 - ♦ Desde un terminal ejecutar el comando:
 - `$ ssh -X usuario@10.1.15.243`
 - usuario: el correspondiente al alumno o grupo
- Desde fuera de la ETSII (ssh y X-Window)
 - ♦ Es necesario tener instalado un servidor X-Window y un cliente ssh
 - ♦ Conectar a “coria.dte.us.es” usando el usuario asignado
 - `$ ssh -X usuario@coria.dte.us.es`
- Mediante VNC
 - ♦ Es necesario disponer de un cliente VNC
 - ♦ Dirección de conexión: coria.dte.us.es:5911-5916

Acceso a las máquinas de diseño: ISE10.1

- Instalación personal de la herramienta ISE10.1
 - ♦ Es posible instalarse en ordenadores propios la versión del ISE libre que se denomina webpack:
 - <http://www.xilinx.com/webpack/classics/wpclassic/index.htm>
 - Esta accesible en la página web de la asignatura
 - http://www.dte.us.es/share/dcsl/webpack_ise10.1/



Acceso a las máquinas de diseño: ISE10.1

- TRABAJANDO EN PC's DEL AULA DE MICROELECTRÓNICA (linux):
 - ♦ Abrir terminal
 - ♦ Ejecución del comando:
 - `$. /opt/cad/xilinx/ise/10.1/ISE/settings32.sh`
(para configurar variables de entorno)
 - ♦ Ejecución del comando:
 - `$ ise`
(para lanzar entorno de diseño ISE)
- Problema principal de trabajar en PC's del aula:
 - ♦ SE PIERDE LA INFORMACIÓN CADA VEZ QUE SE RESTAURE LA IMAGEN.
- Opción de trabajo en PC aula con ficheros en coria.dte.us.es:
 - ♦ Montar cuenta usuario de coria en PC del aula:
 - `$ sshfs username@10.1.15.243: dcs_l_coria`

Acceso a las máquinas de diseño: ISE10.1

- TRABAJANDO EN PC's DEL AULA DE MICROELECTRÓNICA (windows):
 - ♦ Ejecución de la aplicación Project Navigator de xilinx
- Problema principal de trabajar en PC's del aula:
 - ♦ SE PIERDE LA INFORMACIÓN CADA VEZ QUE SE RESTAURE LA IMAGEN.
- Opción de trabajo en PC aula con ficheros en coria.dte.us.es:
 - ♦ Montar cuenta usuario de coria en PC del aula:
 - Conectar a unidad de red
 - Maquina: \\10.1.15.243\<username>



APLICACIÓN FINAL DEL CURSO

Aplicaciones Lugares Sistema 26 °C

bellido@bellido: ~/tecnologia_electronica/docencia/dcs/dcs_curso08_09

GtkTerm

```
File Configuration Control signals View
112233445566 0 665544332211
00orrttttaa 0 aaatttrroo
pruebal 0 labeurp
hola a todos 0 sodot a aloh
```

/dev/ttyUSB0 : 115200,8,N,1

sistema - Navegador de archivos

Marcadores Solapas Ayuda

Subir Detener Recargar Carpeta personal Equipo Buscar

IMPACT - [Boundary Scan]

File Edit View Operations Output Debug Window Help

Boundary Scan

- SlaveSerial
- SelectMAP
- Desktop Configuration
- Direct SPI Configuration
- SystemACE
- PROM File Formatter

Modes

Available Operations are:

- Program
- Get Device ID
- Get Device Signature/Usercode
- Check Idcode
- Read Status Register

TDI — xcf32p bypass — xccace bypass — xc2vp30 system.bit

TDO

Program Succeeded

Operations

Boundary Scan

PROGRESS_END - End Operation.
Elapsed time = 7 sec.

Output / Error / Warning

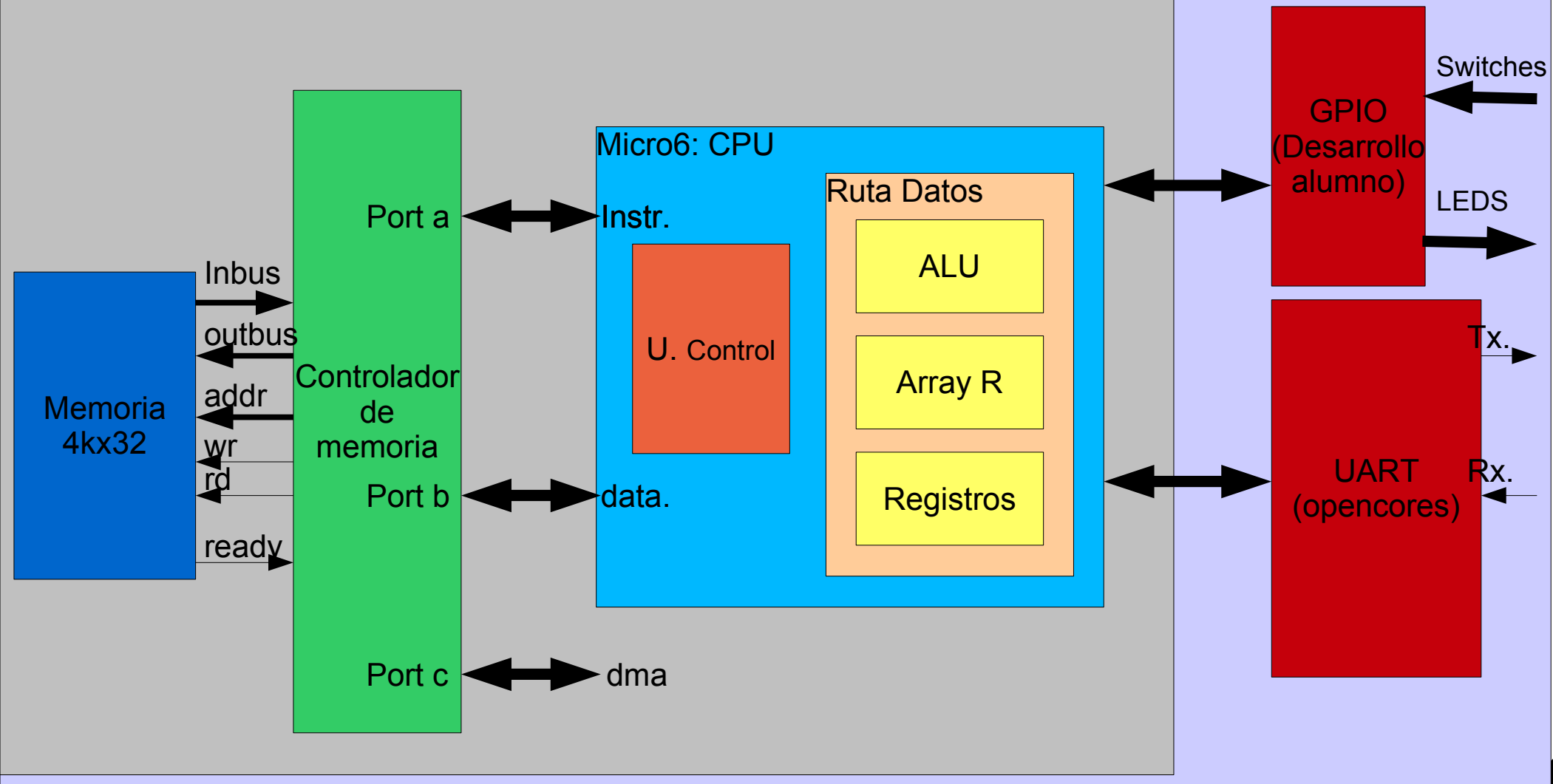
Configuration Platform Cable USB 6 MHz usb-fs

bellido@bellido: ~ | bellido - Navegador d... | sistema - Navegador ... | bellido@bellido: ~/tec... | [Reproductor de medi... | iMPACT - [Boundary S... | GtkTerm

Ejemplo de Modificación al sistema Micro6

Sistema a implementar en la FPGA Placa STARTER KIT. FPGA SPARTAN3E

Componentes a diseñar





Lecturas Recomendadas

- Documento donde se describen aspectos generales de la Metodología de diseño de Sistemas Digitales como circuitos VLSI:
 - ♦ Página web de la asignatura en “Otros documentos y enlaces de interés”:
 - [Metodologia de diseño de SD como circuitos VLSI](#)
- Documentos de introducción a las FPGAs:
 - ♦ Página web asignatura en Temas:
 - [FPGA Overview](#)
 - Documento de xilinx con una visión sobre las FPGAs de xilinx
 - ♦ Página web de la asignatura en “Otros documentos y enlaces de interés”:
 - [Introducción a las FPGAs](#)
 - Tema de la universidad de illinois donde se presenta una introducción de las FPGA