Tarea 6 Programación de Software de Sistemas (CC3301)

Nombre: Patricio Espinoza Acuña Sección: 2

Parte b.

Figura original:

Línea cache	Etiqueta	Contenido
a4	7a4	
3b	f3b	
95	c95	

Un programa accede a las siguientes direcciones de memoria (en hexadecimal): 7a48, f3b4, d950, f3b0, c950, 5a40, c958.

Dato	Etiqueta	Línea de cache	Acierto/Desacierto
7a48	7a4	a4	acierto
f3b4	f3b	3b	acierto
d950	d95	95	desacierto
f3b0	f3b	3b	acierto
c950	c95	95	desacierto
5a40	5a4	a4	desacierto
c958	c95	95	acierto

Transiciones del cache:

Línea cache	Etiqueta	Contenido
a4	7a4->5a4	
3b	f3b	
95	c95->d95->c95	

RESPUESTA

Estado final del cache:

Línea cache	Etiqueta	Contenido
a4	5a4	
3b	f3b	
95	c95	

Aciertos: 7a48, f3b4, f3b0, c958

Desaciertos: d950, c950, 5a40

Parte c.

Instrucciones Risc-V:

```
A and a5,s4,t0
B addi a4,t1,4
C sub a4,t2,a5
D ori a4,t3, 4
E bgt a5, t4, L
F
G
...
M sub a2, s0, a0
N ori a1, a1, 4
```

RESPUESTA

(i) Pipeline

	Fetch	Decode	Exec
1	Α		
2	В	Α	
3	С	В	А
4	D	С	В
5	E	D	С
6	F	E	D
7	G	F	E
8	М		
9	N	М	
10		N	М
11			N

(ii) Superescalar con 2 pipelines

	Fetch	Decode	Exec
1	AΒ		
2	CD	AB	
3	EF	CD	AB
4	EF	D	О
5	GH	EF	D
6	IJ	GH	EF
7	MN		
8		MN	
9			MN
10			

Como no hay ningún tipo de predicción de salto, F se ejecutaría junto con E, siempre y cuando no tenga alguna dependencia, y por ende, se "perdería" el trabajo de la instrucción F.