南京邮电大学 2021/2022 学年 第 2 学期

《 数字电路与逻辑设计 A 》期末试卷 B

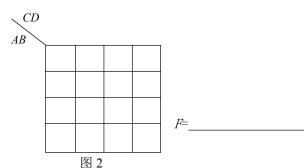
院(系)_		班级				学号			姓名		
题号	_	=	Ξ	四	五	六	七	八	九	总	分
得分											
得分	上 古 户	豆晒 / 左	i de e e e e	# 05	- ハヽ						
	一、填空 1. 保证不					85) 10 对	应的二	进制数分	己		0
	2. 当 U _{GS} ($_{ ext{th})} \geqslant U_{ ext{GS}}$	时,N%	习道增 强	是型 MOS	管	, 漏》	原间等效	(为开关	ŧ	c
3. 逻辑函		A+B+	$\overline{\overline{C}} + \overline{\overline{D}}$	<u></u> + <i>E</i> 的	反函数	\overline{F} =				,对	偶函数
'					- · · · · · · · · · · · · · · · · · · ·						
I'			o								D
4. 己知 Y	(A,B,C)	$=\overline{A}BC$	+ <i>AC</i> +	$\overline{B}C$,	则 Y (A,	B, C) =	Σ	Πŀ	▎ ┸ ┸	→	
m ()	0						"	71 P2	7 I P1	
5. 如图 1 月									<u> </u>	<u> </u>	—o <i>F</i>
, F=	T _{P2} 管	o	此电路	好输 出党	逻辑 函	数表达:	式 40		_ ;	\prod^{T_1}	N1
6. 有一个	。 ADC 电路,	$U_{\it REF}$ =	6V, n	a=3, b	口果 и, =	4.2V,	采 B o			T_1	N2
用"舍尾"				方案转换	4后的数	字量分	别	图 1		Ţ	
为				器的最小	小输出电	包压为 0.	01V,则	当输入	为(110	00001	00)₂时,
对应的输出											
8. 衡量 A/I	O和 D/A车	专换器性	生能优多	的主要	指标是		和		o		
9. ROM 和	PLA 在结 编程。		区别,	主要是	ROM 的-	与陈列_		编和	呈;而	PLA 的	与与阵列
10. 某 64	$X \times 8RAM$,	它有地	址线_		条。						
11. HDL 是	利用高级	及语言	来描述	硬件电	路的_		`_		以及	各器	件间的
12. 区分数		类似 74	161 功	能部件的	的标志是	Ē		0			
13. 在数字	系统的系	统设计	阶段,	使用最多	多的描述	七工具是			和	章法派	冠程图 。
14. 在数字			方法中	,综合者	き 虑各项	指标,_					_常用于
设计超大规 15. 在数字			以采用	毎杰一	个触发是	景方案.	从	1	中导出	空制是	累的逻辑

表达式。

得 分

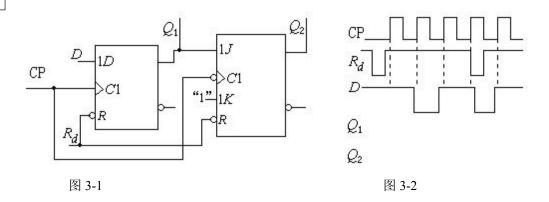
二、(10分)采用卡诺图化简下面的逻辑函数(请完成图 2 的卡诺图,没有过程不得分)。

 $F = \overline{BCD} + \overline{ABCD} + \overline{ABD} + \overline{BCD}$, 约束条件: AD + BC = 0.



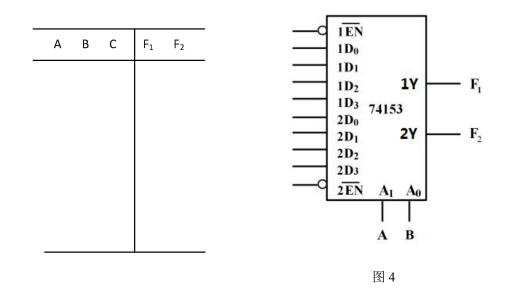
得 分

三、(6 分) 在图 3-1 所示电路中,输入信号为图 3-2 所示信号。设 Q、Q 初始状态为 1,试写出各触发器的次态方程并画出输出端 Q、Q 的波形。



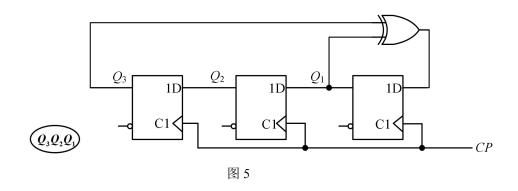
得 分

四、(6分)试用图 4 所示的 74153 加上若干门电路设计一个一位全减器。其中 A、B、C、 F_1 、 F_2 分别表示被减数、减数、来自低位的借位、本位差、本位向高位的借位(要求列出真值表,画出完整的电路设计图)。(6分)



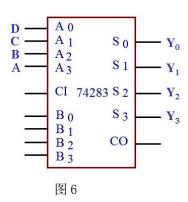
得 分

五、(10分)试分析如图 5 所示的同步计数器电路,请给出次态方程,画出状态转移图并说明电路有无自启动性。。



得 分

六、 $(10 \, f)$ 试用一片全加器 $(10 \, f)$ 订明一个组合逻辑电路,将 $(ABCD)_{24218CD}$ 转换为 $(Y_3 Y_2 Y_1 Y_0)_{84218CD}$ 。(可添加门电路)。



得 分

七、(15 分) 74161、7485、反相器 G_1 、574153 构成的时序电路如下图 7-1 所示,试写出 74161 输出端的状态转移表、574153 输出端的序列 C_2 若 7485 损坏,现提供与非门 C_2 替换 7485、 C_1 ,试设计电路,恢复该时序电路的功能,简要描述设计过程并在电路图 7-2 中标注 C_2 的输入端、输出端信号名。

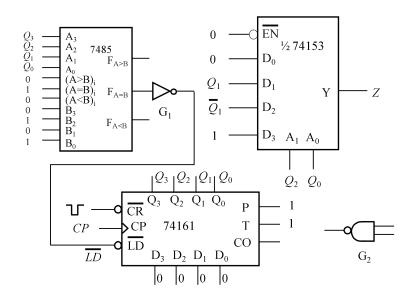


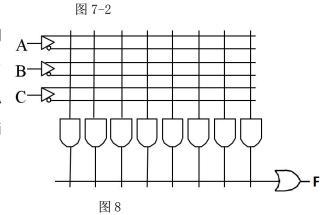
图 7-1

得 分

八、(6分)设ABC为三位二进制数,若该数是偶数,则输出F为

1, 否则为 0, 试用 ROM 实现该电

路。(1)列出真值表;(2)在图8上画出阵列图。



得 分

九、(12分) 数字系统 部分 ASM 图如图 9 所示:

(1) 该图共有

种状态;

(2) 设当前状态处于 S_0 状态,则: 当 A=0, C=1 时进入____状态;当 或者_时进入 S_2 状态;当___时进入 S_1 状态;

(3) $Q_1 \leftarrow 1$ 这个赋值操作发生在什么时候?

