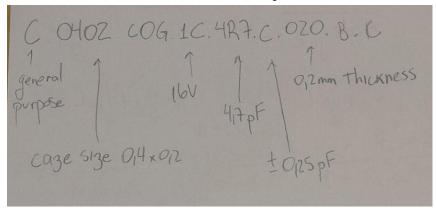
UNIVERSIDADE FEDERAL DE SANTA CATARINA - UFSC CENTRO TECNOLÓGICO - CTC DEPARTAMENTO DE ENGENHARIA ELÉTRICA E ELETRÔNICA CURSO DE ENGENHARIA ELETRÔNICA EEL 7319 - CIRCUITOS RF

PATRIK LOFF PERES 20103830

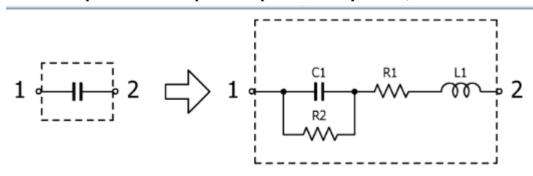
Relatório 7 - Componentes Passivos

Prélab

1)Usando o arquivo "mlcc_partnumber_description.pdf"disponível no moodle como suporte, componha o "part number" de um capacitor de 4,7 pF, dielétrico C0G, tamanho 0,4 mm x 0,2 mm x 0,2 mm, 16V, tolerância de +- 0,25 pF;



2)No documento "modelos_de_capacitores_TDK.pdf" disponível no moodle procure um modelo de circuito equivalente ao componente especificado na questão 1;



Part No.	C1[pF]	L1[nH]	R1[ohm]	R2[Gohm]
C0402C0G1C4R7C020BC	4.7	0.280	0.3711	10.0

3)Desenhe o modelo equivalente em seu caderno de laboratório e analise-o. Encontre a frequência de auto-ressonância e o Q@100 MHz;

$$C_1 = 4_1 + pF$$

$$L_1 = 0_1 \times 11 \times 12$$

$$R_2 = 10 \times 12$$

$$R_3 = 10 \times 12$$

$$R_4 = 0.3711 \times 12$$

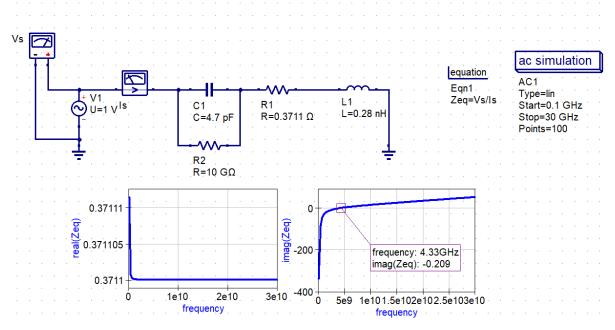
$$R_5 = 10 \times 12$$

$$R_6 = 10 \times 12$$

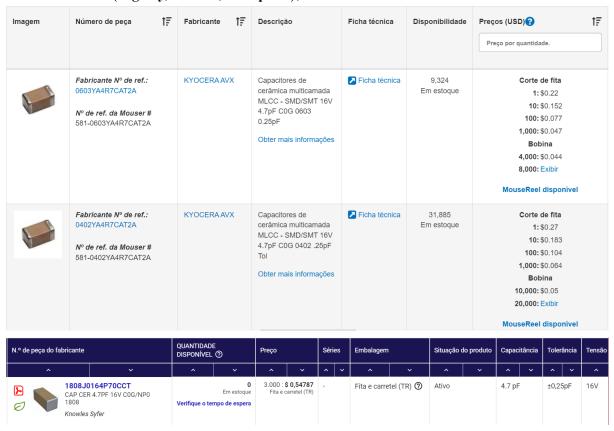
$$R_7 = 10 \times 12$$

Considerando que $R_2 \rightarrow \infty$ $Zeq = R_1 + jwL + 1 = R_1 + j(wL - \frac{1}{wc})$ Ressonância acontece goando $Im\{Zeq\} = 0$ $wL - 1 = 0 \Rightarrow wL = 1 \Rightarrow w_F = \sqrt{1 - 27},566 polys$ I = 4,386 + |z|

Fazendo uma simulação simples para conferir os cálculos teóricos:



4). Pesquise o preço de um capacitor similar ao do item 1 em sites de e-commerce de componentes eletrônicos (Digikey, Mouser, Aliexpress);



Os preços estão na faixa dos 20 centavos de dólar, e podem chegar até 5 centavos se comprados grandes quantidades do mesmo componente.

Atividades

1)O bias-Tee da figura abaixo foi projetado para um amplificador que processa sinais na faixa 1 MHz < f < 10 GHz.

a) Implemente-o no QuesStudio e reproduza os resultados;

Figura 1 - Bias-Tee ideal

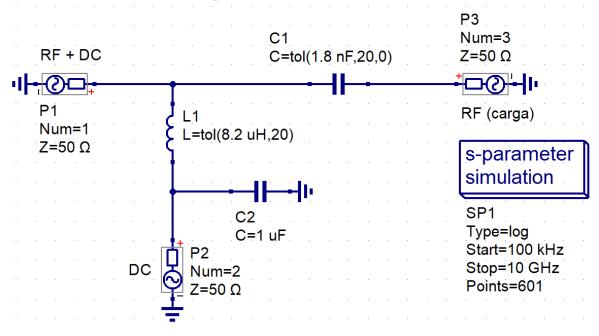


Figura 2 - Ábaco de Smith do circuito da Figura 1

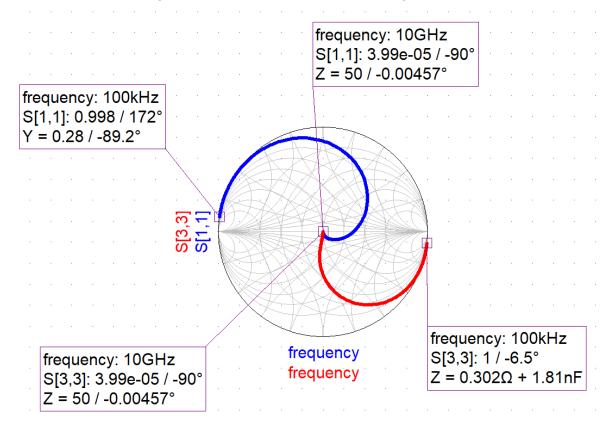


Figura 3 - Ganho da porta 1 para portas 2 e 3

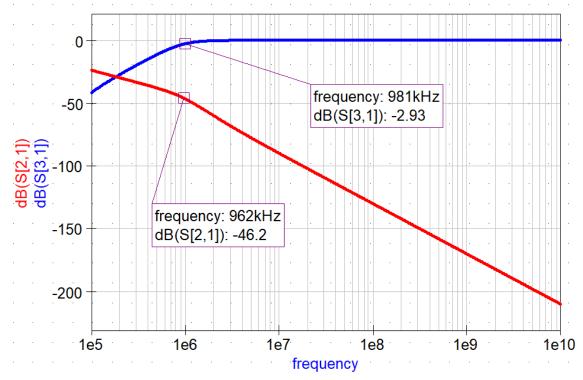
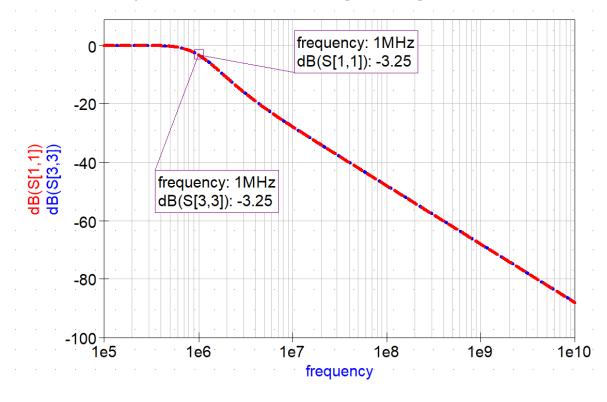


Figura 4 - Coeficientes de reflexão da porta 1 e da porta 3



b) Interprete os gráficos

Do gráfico da figura 3, podemos ver que a curva vermelha se refere ao ganho da porta 1 (RF + DC) para a porta 2 (DC), de fato, esse acoplamento é do tipo passa baixas, então a atenuação é fraca em (relativamente) baixas frequências e aumenta na faixa dos kHz. A curva em azul se refere ao ganho da porta 1 para a porta 3 (RF[carga]), e como queremos que apenas a parte AC do sinal passe

para a carga, sendo a frequência de projeto maior que 10 MHz, a frequência de corte (ou de 3dB) acontece em aproximadamente 100 kHz, 1 década antes do início da faixa de frequência de projeto, de forma a garantir que o sinal que deseja-se mandar para a carga não seja atenuado.

Do gráfico da figura 4, vemos que a magnitude do coeficiente de reflexão da porta 1 e 3 coincidem, sendo 0dB para baixas frequências (ganho 0, o que chega é totalmente refletido de volta) e aumentando a atenuação a partir de 1MHz. Porém nota-se no ábaco de Smith da figura a que há uma divergência entre as curvas, mas com uma certa simetria, que faz com que a magnitude dos coeficientes sejam iguais, mas as fases diferentes, isso pode ser observado com clareza nos pontos de 100kHz no ábaco de Smith onde ambos os coeficientes de reflexão se aproximam de 1, mas o coeficiente da porta 3 não tem inversão de fase, enquanto o coeficiente da porta 1 tem.

c) Explique com detalhes as trajetórias na carta de Smith

A trajetória em azul se refere ao coeficiente de reflexão da porta 1, para frequências baixas a porta 1 vê o terra, pois o indutor L1 é aproximadamente um curto e o capacitor C2 é aproximadamente um curto também pois tem capacitância muito alta para frequências de kHz. O fato da curva estar na parte de cima se deve a porta 1 estar vendo um indutor em paralelo.

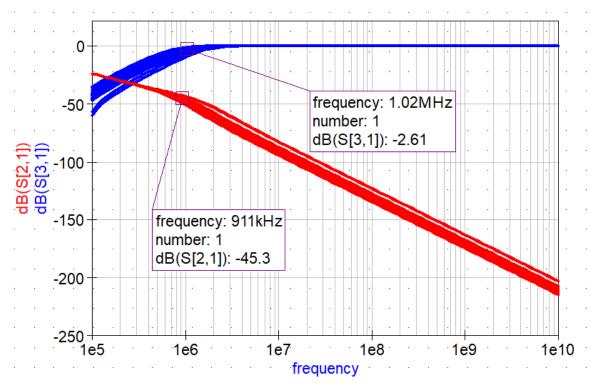
Já a trajetória em vermelho, que se refere ao coeficiente de reflexão da porta 3, para frequências baixas a porta 3 vê um circuito aberto, porque o capacitor C1 é suficientemente pequeno (faixa de nanofarads) para garantir isso. O fato da curva estar na parte de baixo se deve a porta 3 estar vendo um capacitor em série.

d) Inclua tolerância de 20% em cada componente (use a função tol(x,y,z) do Quesstudio) e faça simulação de Monte Carlo. Interprete os resultados.

Figura 5 - Ábaco de Smith do bias-Tee não ideal

frequency: 10GHz number: 1 S[1,1]: 3.99e-05 / -90° $Z = 50 / -0.00457^{\circ}$ frequency: 100kHz number: 1 S[1,1]: 0.998 / 172° Y = 0.28 / -89.2° frequency: 100kHz frequency number: 1 frequency: 10GHz frequency S[3,3]: 1 / -6.5° number: 1 S[3,3]: 3.99e-05 / -90° $Z = 0.302\Omega + 1.81$ nF $Z = 50 / -0.00457^{\circ}$

Figura 6 - Ganho da porta 1 para portas 2 e 3 para o circuito não ideal



Variação nos resultados, mas a tendência continua a mesma.

2)Substitua os componentes por modelos de parâmetros S disponibilizados no site do fabricante [1]. Refaça as simulações, plote as novas curvas sobrepostas àquelas obtidas na questão anterior e inteprete os resultados.

Figura 7 - Bias-Tee com parâmetros S do fabricante

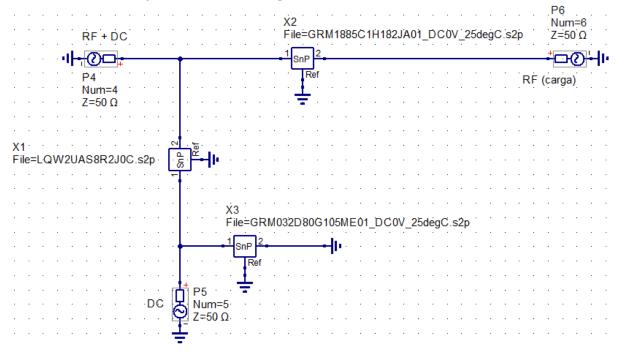


Figura 8 - Ganho da porta RF + DC para Carga

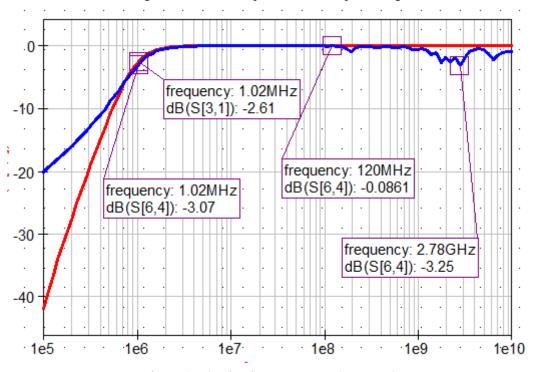


Figura 9 - Ganho da porta RF+DC para DC

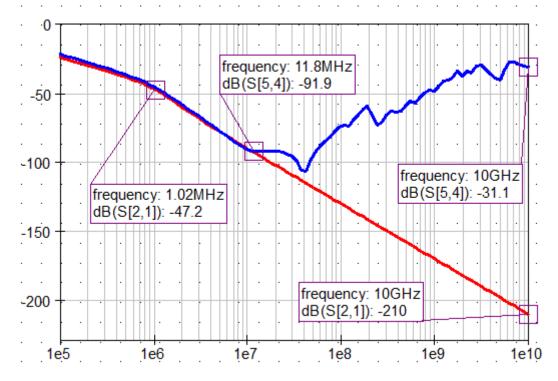


Figura 10 - Coeficiente de reflexão da porta RF+DC

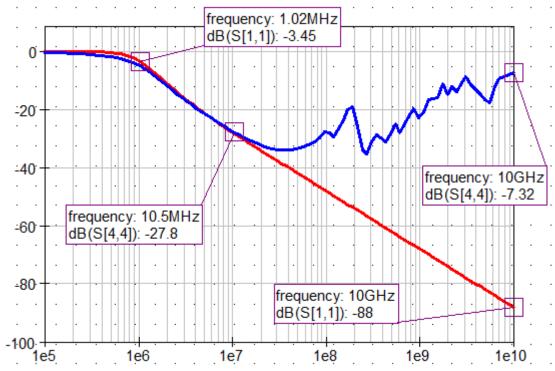
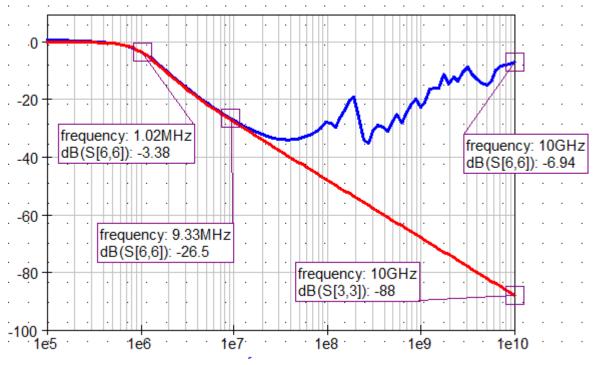


Figura 11 - Coeficiente de reflexão da porta RF(Carga)



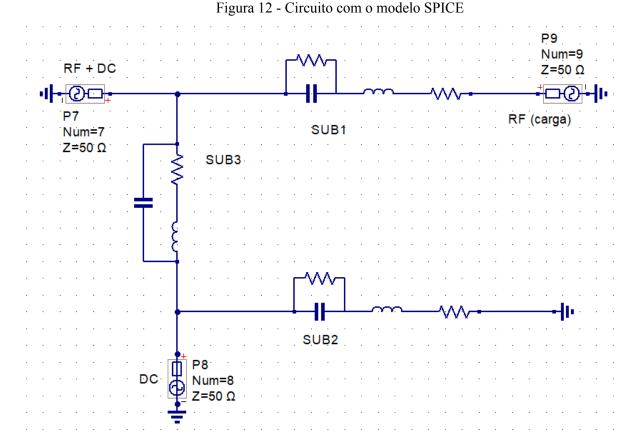
As curvas em vermelho representam os resultados do circuito ideal e as curvas em azul os resultados do circuito com os parâmetros S do fabricante. Podemos ver que em todos os parâmetros observados, menos o ganho da entrada para a saída, o circuito tem uma respostas similar a ideal até 10MHz, ponto onde o circuito deixa de aumentar a atenuação com o aumento da frequência, porém continua atenuando até um mínimo de -7dB, dentro da faixa de operação.

Para o ganho da entrada para a saída, vemos que o circuito é muito mais consistente, dentro da faixa de operação se mantém muito próximo do 0dB esperado, com uma atenuação máxima de 3dB próximo a 3GHz.

3)Proponha modificações no circuito para que ele opere na faixa de frequências especificada com a menor perda por inserção e a menor perda por retorno. Refaça as simulações, inteprete e justifique os resultados. Caso precise de novos modelos, procure-os no site do fabricante.

Os componentes reais não apresentam as características nominais em toda a faixa de operação, por ela ser muito larga, então uma solução possível é colocar outros indutores em série com L1 ou capacitores em paralelo com C2.

4)O fabricante dos componentes utilizados no item anterior também disponibiliza modelos SPICE (você os encontrará no Moodle). Realize simulações para comparar os modelos SPICE com os modelos de parâmetros S. Inteprete os resultados.



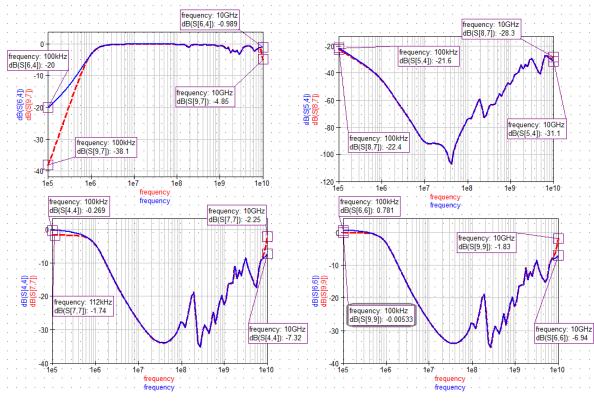


Figura 13 - Comparação entre respostas dos modelos de parâmetros S e SPICE

Podemos ver que ambos coincidem em quase toda a faixa de operação, com pequenas diferenças nos limites da faixa de frequência observada.

5). Inspecione o diagrama esquemático dos modelos SPICE e organize os circuitos para que o modelo seja visualmente compreensível.

netPORT1 net15 net19 R10 R5 R6 R7 R8 R9 R10 R11 R4 C5 **C7** C8 R3 C6 L9. L10 L11 netPORT2 net21 net16 net14 | net15 net18 net17 netPORT2 netPORT1 net11 L9 L5 L6 <u>L7</u> L8 net13 R7 R8 R4 R5 R6 R9 P_netPORT2 net12 P_netPORT1 C1

C5

L2

R3

L4⁻

C7

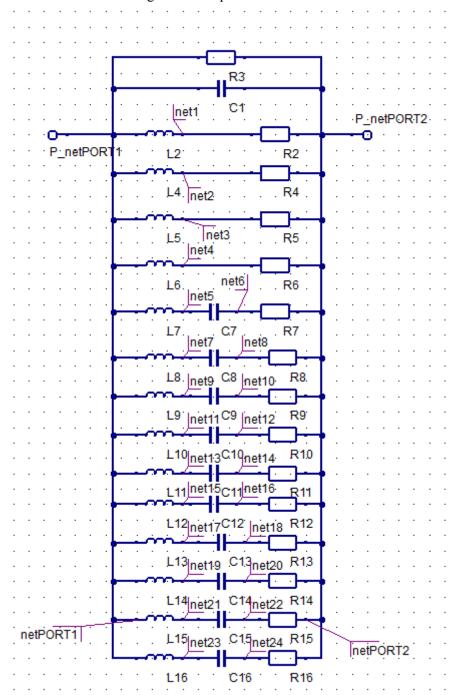
C8

C9

C6

Figura 13 - esquemático capacitores

Figura 14 - esquemático indutor



Vemos que o modelo de capacitor são capacitores em série com resistências e indutores para simular o comportamento em altas frequências, e o modelo do indutor são indutores em paralelo com componentes em série para simular o comportamento em altas frequências.

Questões

1) Explicar o significado de ESR, ESL, tangente de perdas.

ESR significa *Equivalent Series Resistence* é a resistência dos terminais do resistor, que geram perdas, e podem ser modeladas por um resistor em série com o capacitor.

ESL significa *Equivalent Series Indutance*, representa as características indutivas que começam a aparecer em capacitores reais quando submetidos a frequências muito altas.

Tangente de perdas se refere às perdas causadas pela corrente do dielétrico do capacitor (no caso não ideal, não é um isolante perfeito) e pode ser definida como a $tan(\delta)$, onde δ é a *skin depth* da corrente no condutor, que assim como a ESR e ESL, começa a aparecer de forma relevante em frequências altas.

2) Reflita e disserte sobre como medir o fator de qualidade na frequência de auto-ressonância de um indutor?

9

3) Explicar a diferença entre capacitores XR7 e C0G.

XR7 e C0G se referem ao tipo de dielétrico utilizado no capacitor. XR7 tem maior variabilidade do valor da capacitância em relação a temperatura e tensão aplicada. Já os capacitores com dielétrico do tipo C0G são muito mais estáveis e garantem o valor de capacitância nominal para uma faixa larga de temperatura e tensão, mas ocupam mais espaço físico que os capacitores com dielétrico do tipo XR7.

4) Você aprendeu algo que considere relevante nesta atividade?

A análise de circuitos a partir de modelos desenvolvidos pelo fabricante ou através de experimentos práticos com componentes reais que gerem arquivos s2p para fazer análise da faixa de frequência em que o circuito opera como se espera e identificar em que ponto os componentes começam a apresentar não idealidades significativas, até mesmo propriedades que não são deles, como capacitores apresentarem indutâncias ou indutores apresentar capacitâncias.