

Relatório 3 - Detector de Envoltória

Patrik Loff Peres (20103830)

Universidade Federal de Santa Catarina (UFSC)

Departamento de Engenharia Elétrica e Eletrônica (DEEL)

I. INTRODUÇÃO

Neste laboratório foi desenvolvido um detector de envoltória, seguindo a topologia proposta pelo professor, com componentes não ideais e simulações comportamentais para avaliar a influência dos componentes internos a cada bloco de forma a validar sua operação dentro de uma tolerância aceitável, garantindo o funcionamento do resto do sistema.

II. ESQUEMÁTICO

Inicialmente foi criado um esquemático do detector de envoltória com a topologia de quatro transistores, que consiste em dois inversores em que a saída de um liga na entrada do outro. Também, as entradas (supondo que o sistema recebe uma entrada diferencial) são conectadas em cada uma das entradas dos inversores, através de capacitores de acoplamento.

Na saída do circuito, ligado ao pino env tem-se um capacitor que tem como objetivo filtrar a componente relacionada a portadora do sinal. Através de simulações sucessivas foi encontrado empiricamente o valor de $C = 1pF$ de capacitância que faz com que a envoltória não seja muito atenuada e a influência da portadora não afete o restante do sistema.

Com os valores dos componentes definidos para as simulações iniciais, foram substituídos os capacitores de acoplamento ideais por capacitores não ideais (*dualmim* da *library* cmrf7sf) e o capacitor de saída por um transistor com dreno e fonte ligados ao terra, e porta ligado a saída env, cuja capacitância pode ser descrita como:

$$C = 8 \times W \times L[fF] \quad (1)$$

Onde W é a largura do transistor e L é o comprimento do canal (ambos em micrômetros). Para obter um capacitor de $1pF$, foi utilizado um transistor do NMOS com $W = 24\mu m$ e $L = 6\mu m$.

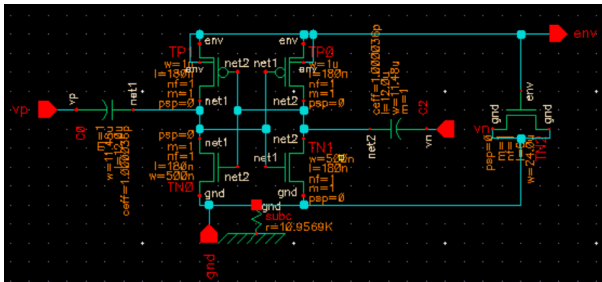


Fig. 1: Esquemático do Detector de Envoltória

III. SIMULAÇÕES

Inicialmente foi realizada uma simulação com sinal de entrada sendo uma portadora de frequência $1GHz$ e amplitude de 0.9 (tendo em vista que a entrada é diferencial, foram criados dois sinais iguais defasados de 180° entre si) e para o sinal modulado foi especificado *AM modulation index* de 0.1 (10% da amplitude de portadora) e *AM modulation frequency* de $10MHz$.

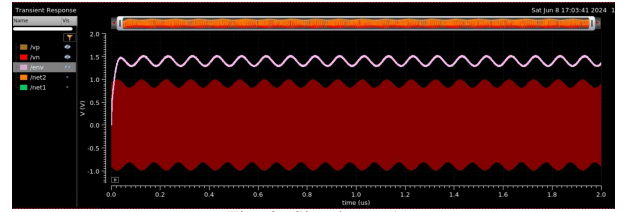


Fig. 2: Simulação 1

Como é possível notar da figura 2 o sinal de saída env capturou o comportamento da envoltória sem influencia significativa da portadora

IV. LEIAUTE

Com o esquemático criado e validado pela simulação, foi criado o leiaute do circuito, que passou nos *checking* DRC e LVS.

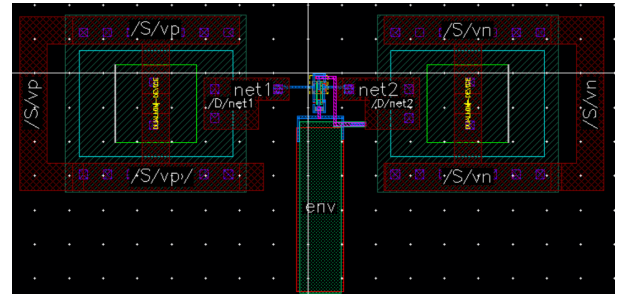


Fig. 3: Leiaute

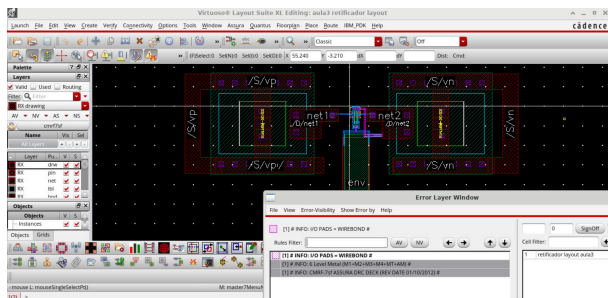


Fig. 4: Checking DRC

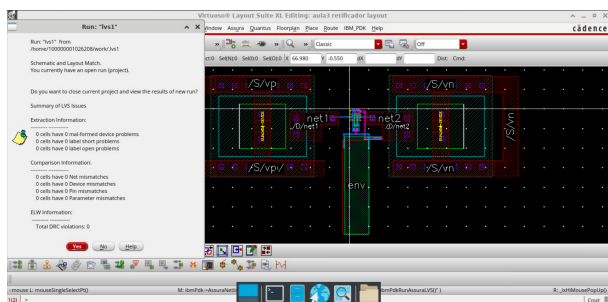


Fig. 5: Checking LVS