

Tạo kết nối

Creating Connectivity

- Kết nối vật lý và logic
- Đối tượng được sử dụng để tạo kết nối
- Cấu trúc thiết kế ảnh hưởng đến kết nối như thế nào
 - Thiết kế phẳng
 - Thiết kế phân cấp
 - Thiết kế đa kênh
 - Đặt phạm vi số nhận dạng rỗng
- Cách các Nets được đặt tên
 - Nhiều số nhận dạng rỗng trên một mạng
 - Các tùy chọn để kiểm soát việc đặt tên cho Nets
- Hai bộ riêng biệt có cùng tên
- Cố ý kết nối hai Nets
- Power Nets
 - Bản địa hóa mạng lưới điện - Toàn cầu
 - Bản địa hóa mạng lưới điện - Riêng lẻ
 - Nets điện và Pins điện ẩn
- Gói nhiều Nets
 - Làm việc với Xe buýt
 - Làm việc với Khai thác tín hiệu
- Biên soạn thiết kế
 - Mô hình dữ liệu hợp nhất
 - Kiểm tra kết nối
 - Điều hướng các thành phần trên bo mạch
- Kết nối trong không gian thiết kế bảng
 - Mạng cấu trúc liên kết
 - Áp dụng cấu trúc liên kết được xác định trước
 - Áp dụng một cấu trúc liên kết tùy chỉnh
 - Quản lý hiển thị các đường kết nối
 - Gán màu cho các đường kết nối
 - Hướng dẫn Định vị Thành phần

Kết nối các thành phần

Các thành phần được kết nối bằng cách đầu dây các chân với nhau hoặc bằng cách đặt số nhận dạng mạng để kết nối các chân trong mạng đó.

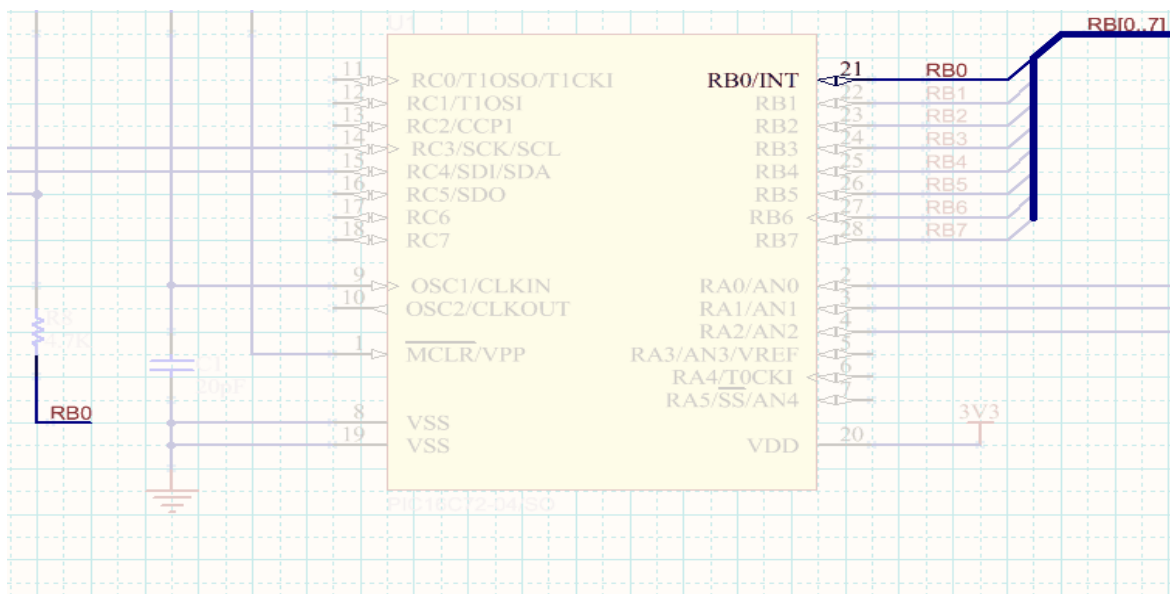
Chính các thành phần và cách chúng kết nối với nhau tạo nên mạch điện tử độc đáo của bạn. Trong sơ đồ, bạn tạo biểu diễn logic cho thiết kế của mình bằng cách kết nối các chân linh kiện với nhau, để thiết kế bảng mạch in, bạn đặt các thành phần vật lý và tạo kết nối giống nhau với các bản nhạc.

Kết nối vật lý và logic

Trên giản đồ, bạn có thể tạo kết nối đó bằng cách vẽ dây từ thành phần này sang thành phần khác - đây được gọi là kết nối vật lý.

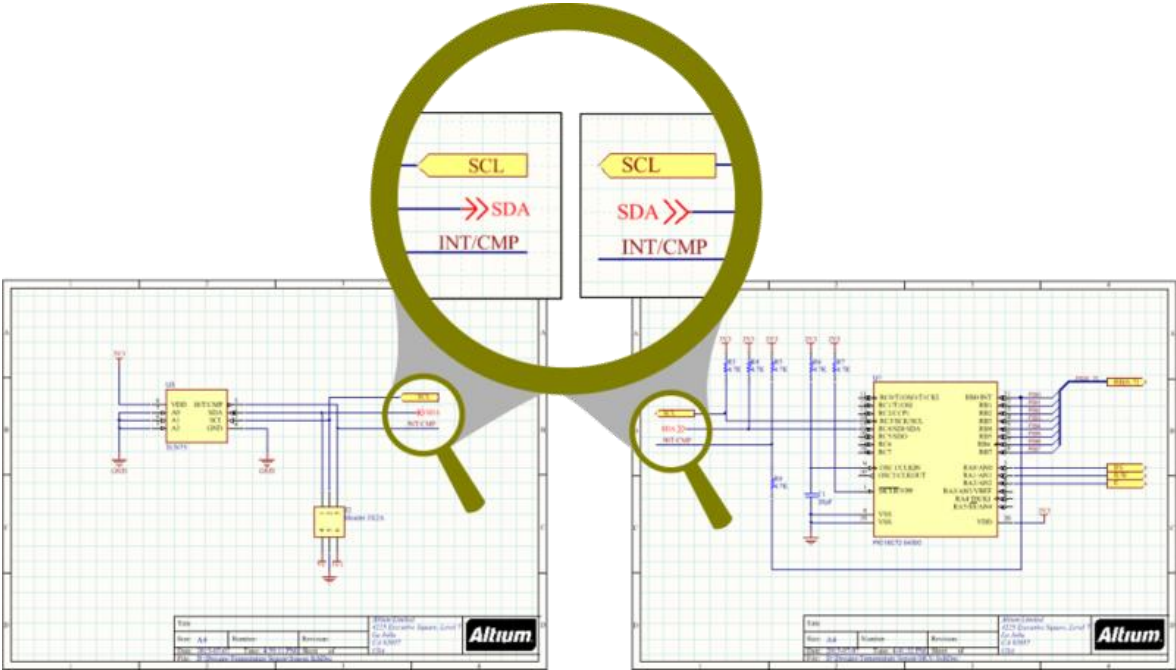
Bạn cũng có thể kết nối một chân này với một chân khác bằng cách đặt một Dây ngắn và một Nhãn mạng trên mỗi chân thành phần - khi thiết kế được biên dịch, phần mềm sẽ xác định hai phần mạng này và kết nối chúng để tạo thành một mạng duy nhất - kiểu kết nối này được gọi là để kết nối hợp lý.

Kết nối vật lý cho phép người đọc theo dõi từng dây khi họ nghiên cứu mạch, nhưng nhiều dây có thể dẫn đến một sơ đồ dày đặc và bộn rộn. Mặt khác, Net Labels giảm số lượng dây dẫn, nhưng thay vào đó người đọc phải quét trang tính để tìm tất cả các kết nối tiềm năng. Là nhà thiết kế, bạn có thể tự do quyết định mô hình kết nối nào phù hợp nhất với thiết kế của mình, bao gồm cả sự kết hợp của cả hai kỹ thuật.



Đặt dây để tạo kết nối vật lý hoặc sử dụng nhãn mạng để tạo kết nối logic.

Cũng như tạo kết nối logic *trong* một trang sơ đồ, cũng có các đối tượng để tạo kết nối hợp lý *giữa* các trang sơ đồ. Cách kết nối này được tạo ra sẽ phụ thuộc vào cách bạn cấu trúc sơ đồ của mình, dưới dạng thiết kế phẳng hoặc thiết kế phân cấp, hãy tìm hiểu thêm về điều này bên dưới.



Có một số mã nhận dạng rỗng khác nhau có thể được sử dụng để kết nối giữa các trang tính.

Đối tượng được sử dụng để tạo kết nối

Trình soạn thảo giản đồ bao gồm các đối tượng sau đây được sử dụng để tạo kết nối, gọi chung các đối tượng này được gọi là *số nhận dạng rỗng* .

SỐ NHẬN DẠNG RỒNG	CHỨC NĂNG
Xe buýt	Được sử dụng để nhóm một tập hợp các lưới, ví dụ: Dữ liệu [0..7]. Các tập phải được đặt tên tuần tự bằng cách sử dụng một lược đồ đặt tên cụ thể (ví dụ: Data0, Data1, ... Data7), và việc đặt tên này sau đó chỉ ra tên Bus, ví dụ như Data [0..7].

SỐ NHẬN DẠNG RÒNG	CHỨC NĂNG
Đi xe buýt	Thiết bị đồ họa được cung cấp để hỗ trợ xe 2 lưới khác nhau từ các phía đối diện của đường Xe buýt mà không tạo ra khoảng ngăn giữa 2 lưới. Không bắt buộc trong các tình huống khác.
Trình kết nối OffSheet	Được sử dụng để kết nối mạng từ một trang tính sơ đồ sang trang tính khác (không nằm trong cùng một trang tính). Chỉ hỗ trợ kết nối ngang (thiết kế phẳng). Trình kết nối OffSheet có chức năng hạn chế khi so sánh với Công.
Nhãn ròng	Một số nhận dạng ròng được sử dụng để tạo kết nối với các Nhãn Mạng khác có cùng tên, trên cùng một trang sơ đồ. Mạng được đặt tên tự động bởi Nhãn Mạng. Net Labels có thể được đặt trên các chân linh kiện, dây dẫn và bus. Lưu ý rằng Net Nhãn không kết nối giữa tờ, trừ các tùy chọn dự án được cấu hình để sử dụng một Scope Net Định danh của Global.
Ghim	Các chân được đặt trong trình chỉnh sửa ký hiệu giản đồ, để biểu diễn các chân vật lý trên thành phần. Chỉ một đầu của ghim là hoạt động điện, đôi khi được gọi là đầu nóng của ghim.
Ghim, ẩn	Trong quá trình tạo thành phần, có thể ẩn một chân thành phần và gán tên ròng cho nó. Các chân nguồn ẩn với mạng được gán sẽ tự động được thêm vào mạng của tên đó. Sử dụng tính năng này để tự động liệt kê các chân nguồn linh kiện ẩn. Các chân ẩn có thể lộ ra trên sơ đồ nếu cần, ví dụ nếu chúng cần được kết nối với các lưới cung cấp điện khác nhau.

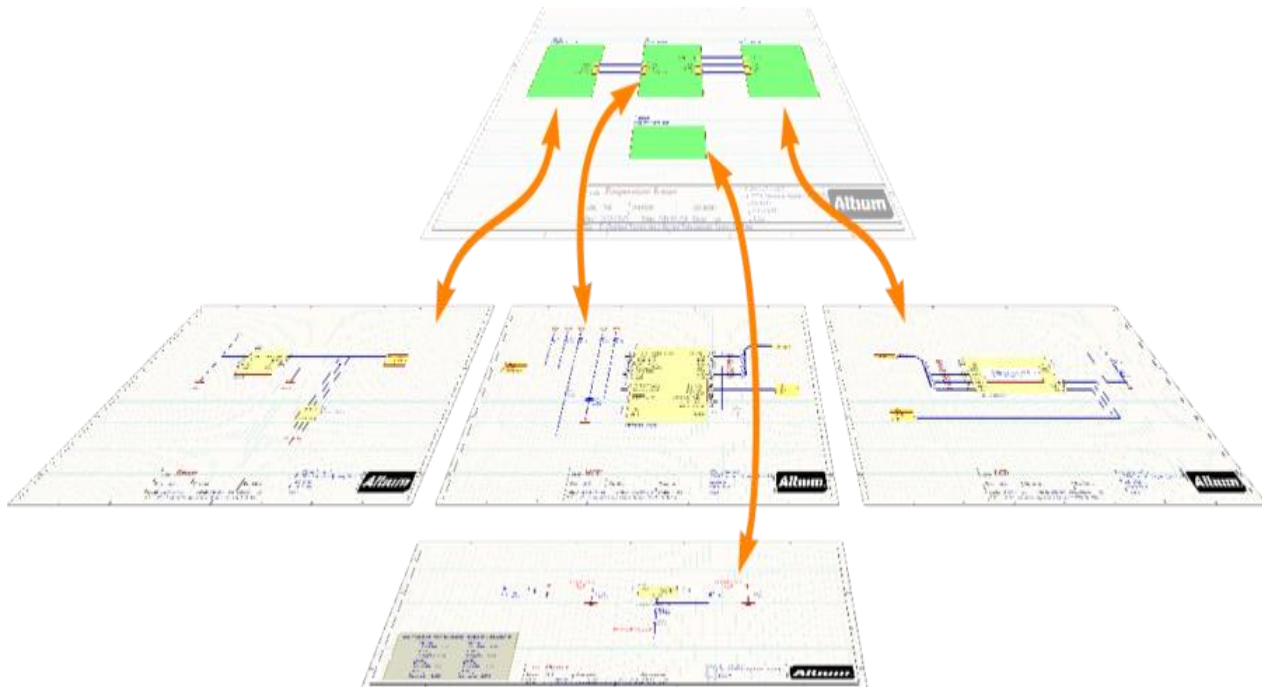
SỐ NHẬN DẠNG RỒNG	CHỨC NĂNG
Hải cảng	Được sử dụng để kết nối mạng từ một trang sơ đồ này sang một trang tính khác. Khả năng kết nối có thể theo chiều dọc trong thiết kế phân cấp hoặc theo chiều ngang trong thiết kế phẳng (thiết kế dọc và ngang được giải thích bên dưới). Tên cổng được sử dụng để đặt tên cho lưới nếu tùy chọn Allow Ports to Name Nets được bật trong hộp thoại <i>Options for Project</i> , trong trường hợp này, các cổng cũng sẽ kết nối trong một trang sơ đồ.
Cổng điện	Tạo kết nối với mọi cổng nguồn khác cùng tên, xuyên suốt dự án sơ đồ, bất kể cấu trúc thiết kế. Mạng được đặt tên tự động bởi Cổng nguồn. Mạng này có thể được bản địa hóa thành một trang sơ đồ cụ thể nếu được yêu cầu.
Mục nhập trang tính	Được đặt trong Biểu tượng Trang tính, để tạo kết nối với Cổng cùng tên trên trang tính con của Biểu tượng Trang tính đó. Mục nhập trang tính được sử dụng làm tên rồng nếu tùy chọn Cho phép trang tính nhập tên tập được bật trong hộp thoại <i>Tùy chọn cho dự án</i> .
Khai thác tín hiệu	Được sử dụng để bỏ bất kỳ sự kết hợp nào của lưới, xe buýt và dây tín hiệu cấp thấp hơn.
Dây điện	Một thiết kế sơ đồ điện polyline được sử dụng để tạo kết nối điện giữa các điểm trên một sơ đồ. Một dây tương tự như một dây vật lý.

Các loại định danh net khác nhau có cùng tên không tự động kết nối với nhau, nó phụ thuộc vào cách cấu hình tùy chọn đặt tên net. Các tùy chọn này được thảo luận dưới đây.

Cấu trúc thiết kế ảnh hưởng đến kết nối như thế nào

Nếu thiết kế không phù hợp với một tờ sơ đồ duy nhất, nó có thể được trải trên nhiều tờ. Có hai mô hình riêng biệt để tổ chức và tạo kết nối trong một sơ đồ nhiều trang: hoặc là một thiết kế phẳng, bạn có thể coi đó là một trang sơ đồ lớn đã được cắt thành một số trang nhỏ hơn; hoặc như một thiết kế phân cấp, trong đó các trang tính được liên kết theo cấu trúc kiểu ông bà-cha mẹ-con.

Thiết kế nhiều trang tính được thực hiện bằng cách đặt một **Biểu tượng Trang tính** trên trang tính mẹ, biểu tượng này đại diện và liên kết đến trang tính con, như thể hiện trong hình dưới đây.



Biểu tượng Trang tính đại diện (và liên kết đến) các trang tính cấp thấp hơn. Trong thiết kế phẳng cấu trúc này chỉ có thể sâu một cấp, trong thiết kế phân cấp không có giới hạn về chiều sâu.

Vì vậy, điều gì sẽ xác định xem một thiết kế là phẳng hay có thứ bậc? Đó là **Phạm vi Net Định danh** mà định nghĩa như thế nào bạn muốn kết nối tám-to-sheet được tạo ra. Đây được thiết lập trong **tùy chọn** tab của *lựa chọn cho dự án* thoại.

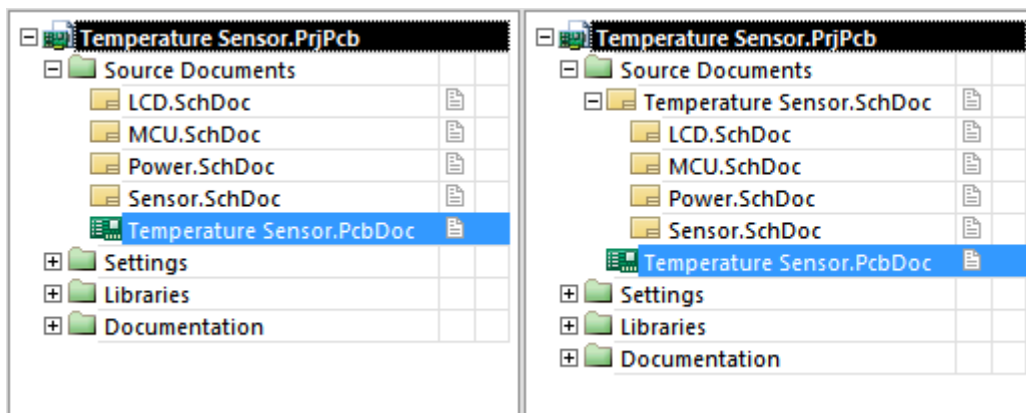
Một dự án chỉ có thể chứa một trang tính trên cùng, tất cả các tài liệu nguồn khác phải được tham chiếu bằng ký hiệu trang tính. Không có biểu tượng trang tính nào có thể tham chiếu đến trang tính mà nó nằm trên hoặc bất kỳ trang tính nào cao hơn trên bậc thang, vì điều này sẽ tạo ra một vòng lặp không thể giải quyết trong cấu trúc.

Thiết kế phẳng

Một thiết kế được gọi là thiết kế phẳng khi kết nối được tạo trực tiếp từ trang tính này sang trang tính khác, nó không đi qua các Biểu tượng Trang tính trên trang tính

chính. Trong thiết kế phẳng, các ký hiệu trang tính chỉ đơn giản là đại diện (và tham chiếu) các trang tính con. Tất cả các trang tính trong thiết kế đều xuất hiện ở cùng một mức trong bảng *Dự án*, vì không có phân cấp. Cả hai hình ảnh dưới đây đều cho thấy một thiết kế phẳng.

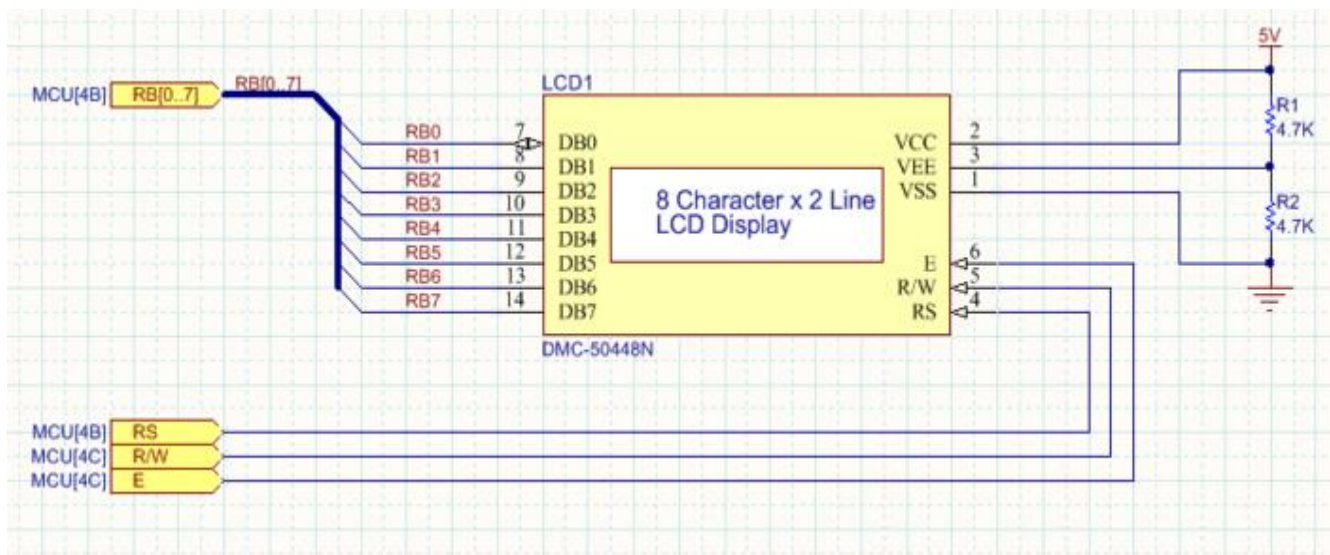
Thiết kế phẳng đơn giản hơn để tạo ra. Một thiết kế phẳng có thể bao gồm trang tính trên cùng với Biểu tượng trang tính cho mỗi trang tính con, nhưng đây là tùy chọn vì trang tính trên cùng này không được sử dụng để tạo kết nối từ trang này sang trang khác. Đối với một thiết kế nhỏ chỉ có hai hoặc ba tờ sơ đồ trong đó, bạn có thể quyết định rằng một tờ trên cùng không thêm bất kỳ giá trị nào. Khi số lượng trang tính cao hơn, trang tính trên cùng có thể giúp người đọc hiểu chức năng của thiết kế mạch từ cách sắp xếp các khối logic (Ký hiệu Trang tính) trên trang tính.



Cùng một thiết kế, được hiển thị không có trang tính trên cùng (bên trái) và có trang tính trên cùng (bên phải) - cả hai đều là ví dụ về thiết kế phẳng.

Trong thiết kế phẳng, các kết nối giữa các trang tính có thể được tạo bằng Cổng, Đầu nối Offsheet, Cổng Nguồn và Nhãn Mạng, như thể hiện trong hình trước đó bằng kính lúp. Cách tiếp cận được khuyến nghị là sử dụng Nhãn Mạng *trong* mỗi trang tính và Cổng để kết nối *giữa* các trang tính. Cổng cung cấp nhiều tính năng hơn so với Trình kết nối ngoài trang tính, bao gồm khả năng thêm **Tham chiếu chéo cổng**, bổ sung thêm một SheetName [GridReference] cổng cho mỗi cổng, đề cập đến một cổng phù hợp trên một trang tính khác, như thể hiện trong hình ảnh bên dưới.

Không giới hạn số tờ trong thiết kế phẳng.

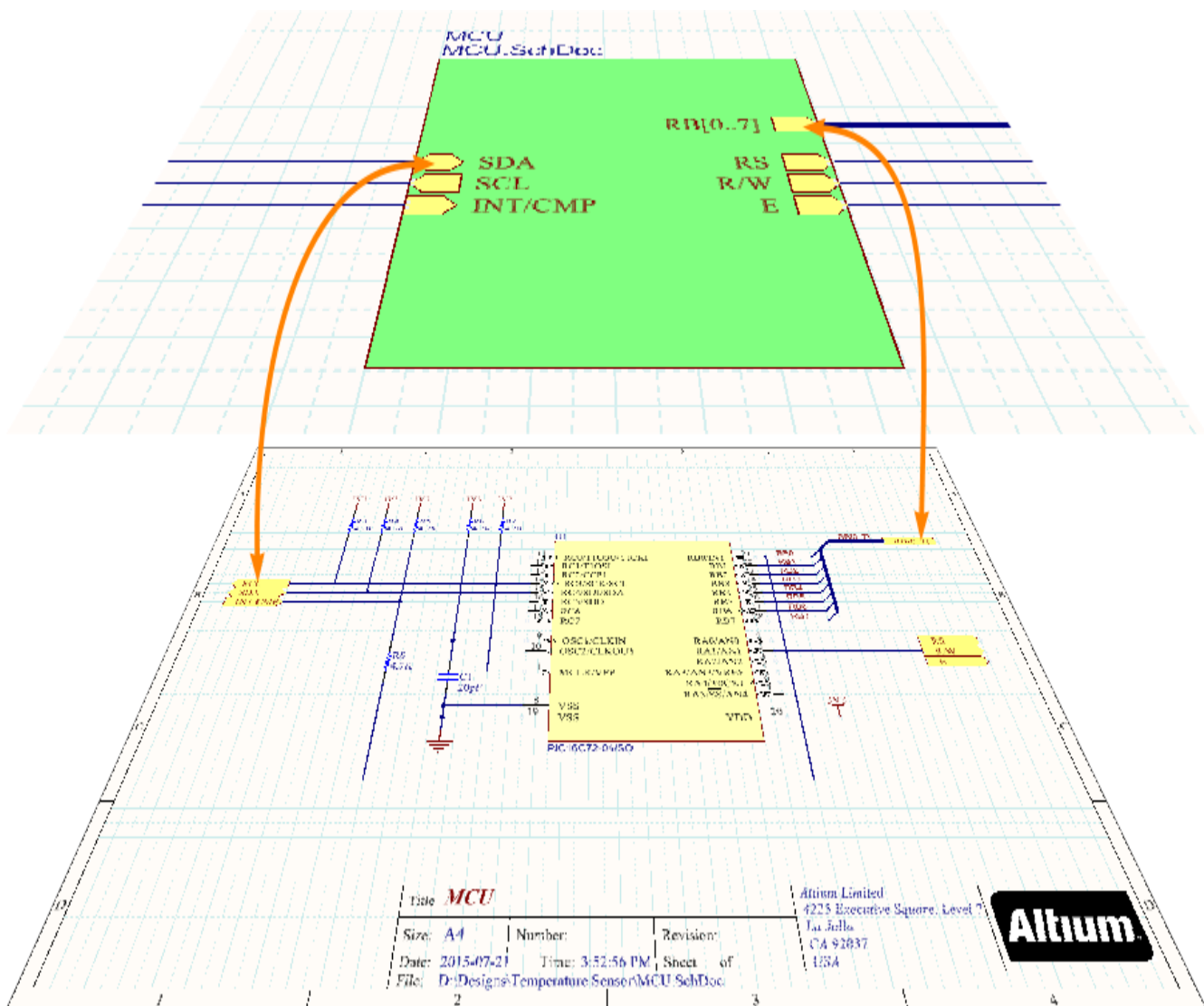


Tham chiếu Chéo Cổng đã được thêm vào bên cạnh mỗi Cổng, cho biết trang mục tiêu và tham chiếu lưới cho Cổng phù hợp.

Một thiết kế phẳng khi kết nối trực tiếp từ trang tính này sang trang tính khác - hành vi kết nối này được xác định bằng cách đặt **Phạm vi số nhận dạng vòng** thành Automatic, Flat hoặc Global. Lưu ý rằng nếu bạn chọn để sử dụng một hỗn hợp của các cảng và Nhãn Net để tạo kết nối tấm-to-sheet, bạn không thể sử dụng Automatic tùy chọn, trong tình huống này, bạn phải thiết lập thủ công **Phạm vi Net định danh** để Global.

Thiết kế phân cấp

Một thiết kế được gọi là phân cấp khi kết nối từ trang này sang trang tính khác từ Biểu tượng Trang tính, xuống đến trang tính con được Tham chiếu bởi Biểu tượng Trang tính đó. Ở cấp net, kết nối được tạo giữa một Mục nhập Trang tính trong Biểu tượng Trang tính đó và một Cổng có cùng tên với mục nhập trang tính, trên trang tính con. Kiểu kết nối này còn được gọi là kết nối dọc, vì kết nối từ trang này sang trang tính khác được tạo ra chỉ là lên và xuống, giữa trang tính mẹ và trang tính con của nó.



Trong thiết kế phân cấp, kết nối cấp net là từ một Mục nhập Trang tính trên trang tính mẹ, đến một Cổng phù hợp trên trang tính con.

Thiết kế phân cấp có hai điểm mạnh chính.

1. Đầu tiên là khả năng cho người đọc thấy chức năng của thiết kế theo cách mà các trang tính sơ đồ đã được cấu trúc và trình bày dưới dạng các khối logic (Ký hiệu Trang tính). Sơ đồ cấp cao nhất trình bày thiết kế như một tập hợp các khối chức năng cấp cao, với sự sắp xếp của các khối phản ánh vị trí của chúng trong luồng truyền thống từ trái sang phải, đầu vào - đầu ra của mạch tổng thể. Các khối này có thể được chia nhỏ hơn nữa thành các khối nhỏ hơn nếu cần thiết, cho phép các sơ đồ cấp thấp nhất mang các thành phần có cấu trúc tương đối đơn giản, với số lượng thành phần thấp. Bởi vì mỗi tờ tương đối đơn giản, kích thước tờ đo được có thể được giữ nhỏ, một lợi thế lớn khi in sơ đồ.
2. Ưu điểm chính khác là việc theo dõi tín hiệu thông qua thiết kế phân cấp thường dễ dàng hơn nhiều, vì người đọc chỉ cần khớp một Mục nhập Trang tính trên trang tính chính với

Cổng trên trang tính con và có thể theo dõi tín hiệu dọc theo hệ thống dây. trong mỗi trang tính.

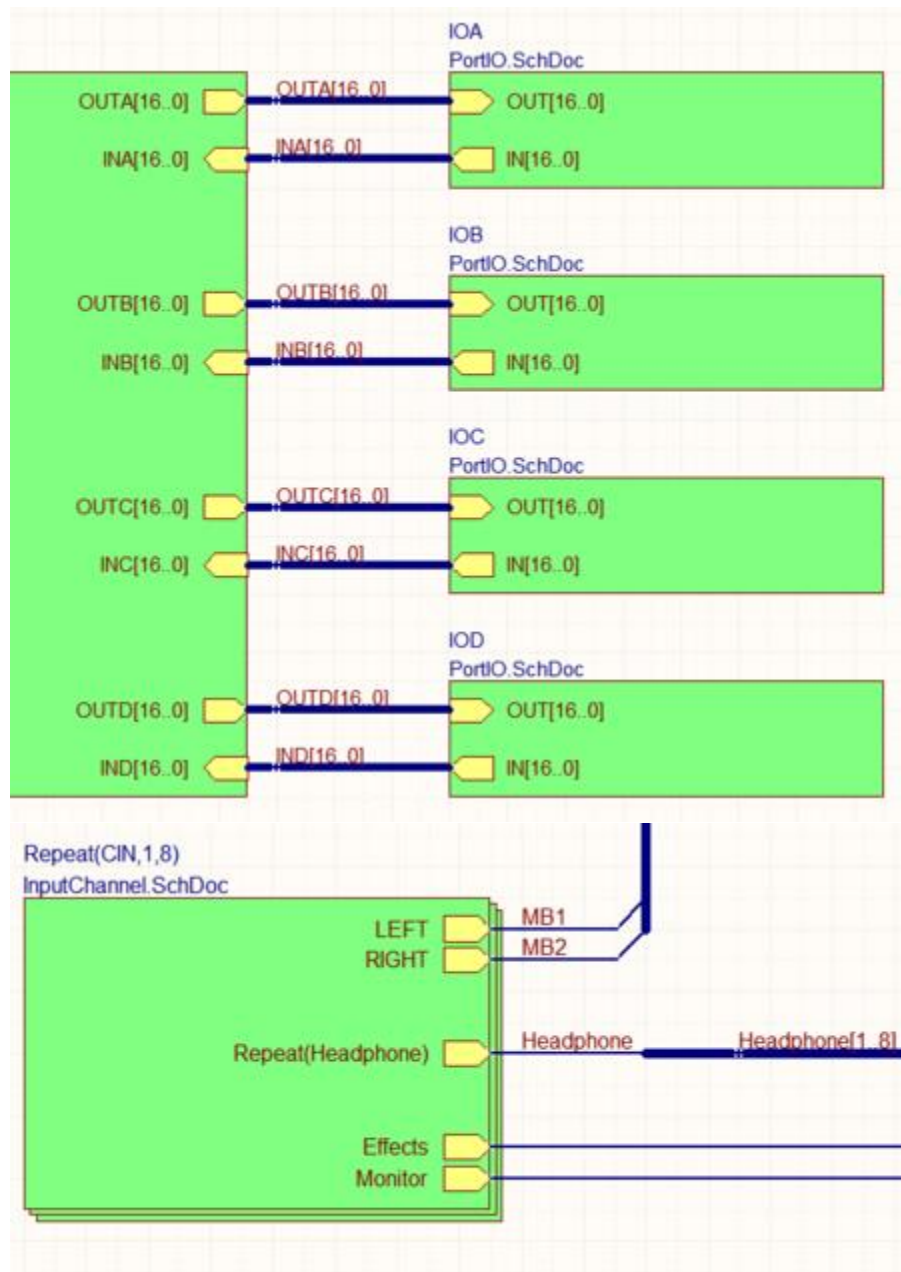
Có rất nhiều công việc trong việc xây dựng một thiết kế phân cấp - Biểu tượng Trang tính yêu cầu Mục nhập Trang tính và trang tính trên cùng phải được nối dây để truyền tín hiệu từ Biểu tượng Trang tính này sang Biểu tượng Trang tính khác. Phần mềm bao gồm một công cụ để giúp đồng bộ hóa các Mục nhập Trang tính với các Cổng trang tính con (**Thiết kế »Đồng bộ hóa các Cổng và Nhập Trang tính** cho tất cả các Biểu tượng Trang tính hoặc **Nhấp chuột phải» Thao tác với Biểu tượng Trang tính »Đồng bộ hóa các Cổng và Nhập Trang tính** cho một Biểu tượng Trang tính duy nhất). Nó cũng bao gồm các công cụ để giúp chia một thiết kế lớn hơn thành các phần nhỏ (**Nhấp chuột phải vào »Refactor» Di chuyển mạch phụ đã chọn sang trang tính khác**). Để tìm hiểu thêm về các công cụ tái cấu trúc và tái cấu trúc này, hãy tham khảo trang [Tái cấu trúc thiết kế](#) .

Một thiết kế phân cấp có thể có độ sâu bất kỳ và bao gồm bất kỳ số lượng trang sơ đồ nào.

Một thiết kế có thứ bậc khi kết nối trang tính chỉ giữa các Mục nhập Trang tính trên trang tính chính và các Cổng phù hợp trên trang tính con - hành vi liên kết này được xác định bằng cách đặt **Phạm vi số nhận dạng** thành Automatic, Hierarchical hoặc Strict Hierarchical.

Thiết kế đa kênh

Không có gì lạ khi một thiết kế điện tử bao gồm các phần mạch lặp lại. Nó có thể là một bộ khuếch đại âm thanh nổi hoặc nó có thể là một bàn trộn 64 kênh. Kiểu thiết kế này được hỗ trợ đầy đủ trong Altium Designer, bởi một tập hợp tính năng được gọi là *thiết kế đa kênh* . Trong thiết kế đa kênh, bạn ghi lại mạch lặp lại một lần, sau đó hướng dẫn phần mềm lặp lại nó: bằng cách đặt nhiều Biểu tượng Trang tính mà tất cả đều tham chiếu đến cùng một sơ đồ con; hoặc bằng cách cấu hình một Biểu tượng Trang tính để lặp lại sơ đồ con được tham chiếu với số lần cần thiết. Khi thiết kế được biên dịch, nó sẽ được mở rộng trong bộ nhớ, với tất cả các thành phần và kết nối được lặp lại số lần cần thiết, phù hợp với [sơ đồ đặt tên do người dùng xác định](#) .



Ở bên trái có 4 Biểu tượng Trang tính, tất cả đều tham chiếu đến cùng một trang tính con (PortIO.SchDoc). Ở bên phải InputChannel.SchDoc được lặp lại 8 lần bởi từ khóa Lặp lại.

Thiết kế logic mà bạn nắm bắt không bao giờ thực sự bị làm phẳng, nó luôn duy trì ở dạng giản đồ đa kênh. Khi bạn chuyển nó sang bố trí PCB, các thành phần vật lý và lưới sẽ được loại bỏ số lần cần thiết và bạn có toàn quyền truy cập vào các công cụ thăm dò chéo và chọn chéo có sẵn để Làm việc giữa Sơ đồ và Bảng . Ngoài ra còn có một công cụ trong trình chỉnh sửa PCB để tái tạo vị trí và định tuyến của một kênh trên tất cả các kênh khác, với khả năng dễ dàng di chuyển và định hướng lại toàn bộ kênh. Tham khảo bài viết thiết kế đa kênh để hiểu thêm về thiết kế đa kênh.

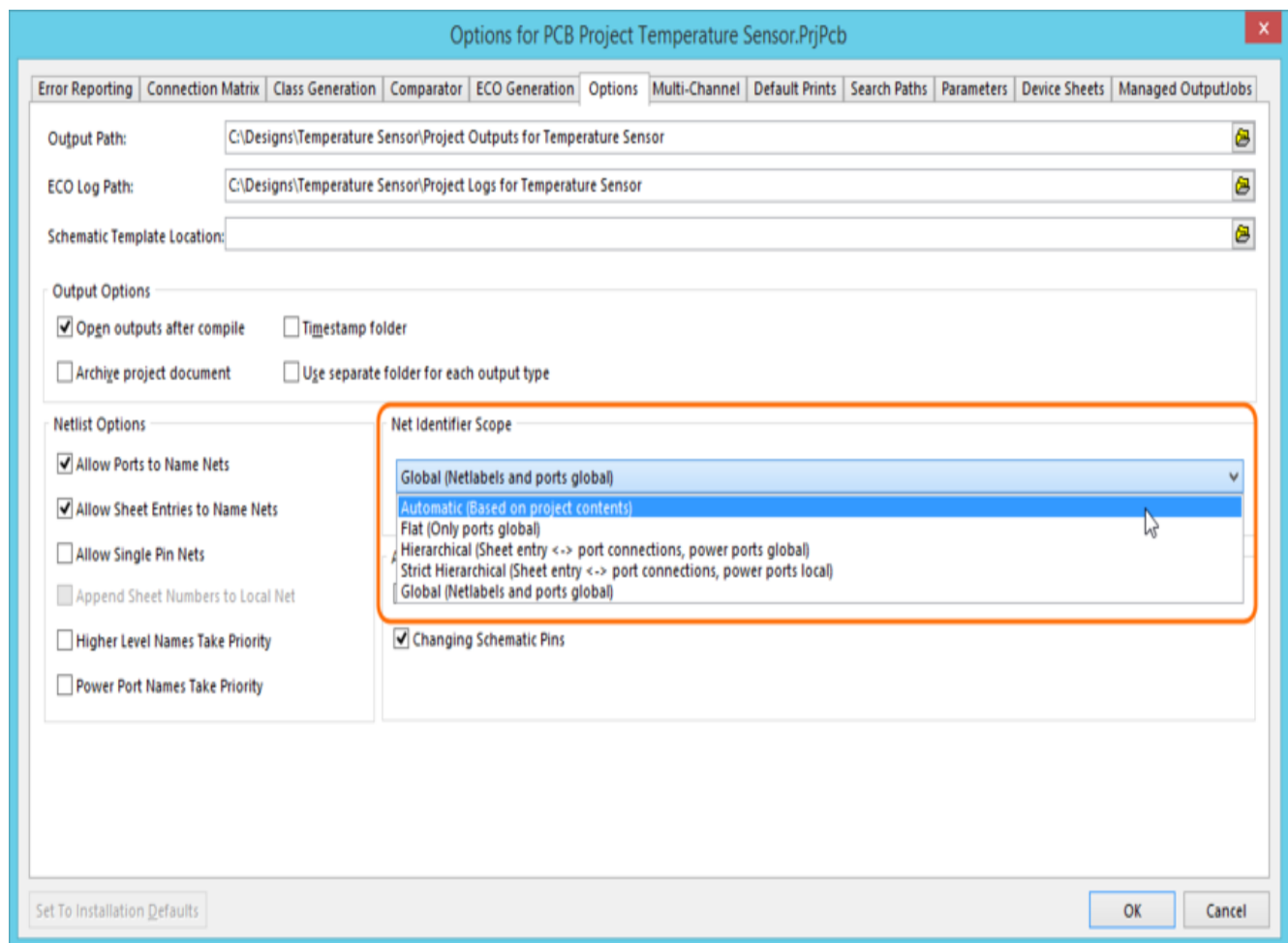
Một thiết kế đa kênh phải được phân cấp vì phần mềm sử dụng mô hình cấu trúc này để khởi tạo các kênh trong bộ nhớ khi thiết kế được biên dịch.

Đối với thiết kế đa kênh, hãy đặt **Phạm vi số nhận dạng rỗng** thành Automatic, Hierarchical hoặc Strict Hierarchical.

Sự trùng lặp của các thành phần và lưới được giải quyết bằng phần mềm, sử dụng sơ đồ đặt tên được chọn trong tab Đa kênh của hộp thoại *Tùy chọn cho Dự án* .

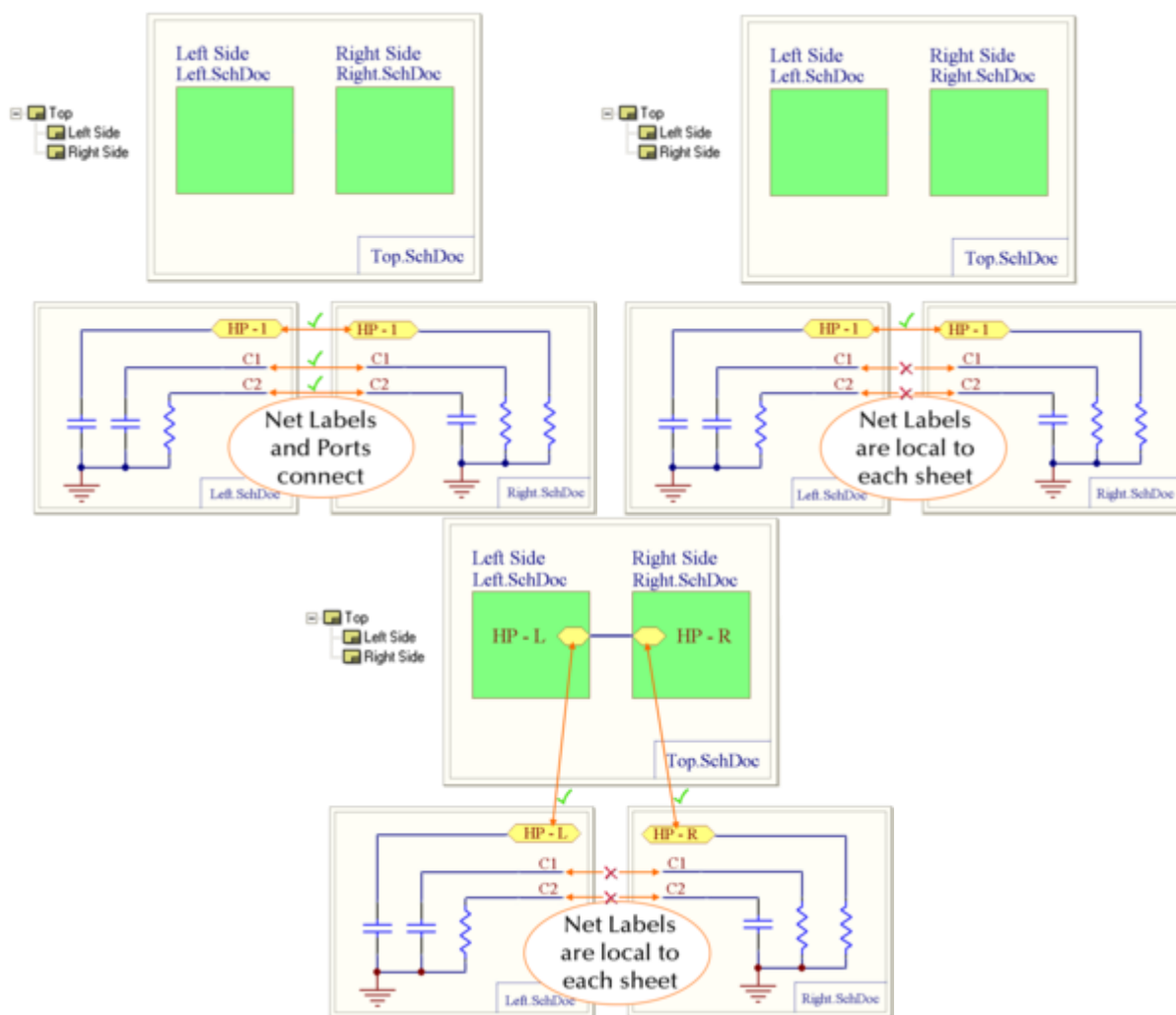
Đặt phạm vi số nhận dạng rỗng

Khi bạn biên dịch dự án của mình, phần mềm sử dụng cài đặt hiện tại của **Phạm vi nhận dạng mạng** để tìm ra cách thiết lập kết nối giữa các trang sơ đồ. Các **Net Định danh Phạm vi** được cấu hình trong **Tùy chọn** tab của *lựa chọn cho dự án* thoại (**Dự án »Tùy chọn dự án**).



Chọn chế độ Phạm vi số nhận dạng rỗng cho phù hợp với cấu trúc thiết kế của bạn.

Hoạt động của các tùy chọn Toàn cầu, Phẳng và Phân cấp được hiển thị trong các hình ảnh bên dưới.



Ví dụ đơn giản về cách kết nối được tạo cho từng chế độ trong 3 chế độ chính: Toàn cầu được hiển thị ở bên trái, sau đó Phẳng, sau đó là Phân cấp.

Cũng như 3 tùy chọn đã đề cập ở trên (Toàn cầu, Phẳng, Phân cấp), còn có tùy chọn Tự động. Nói chung, tốt hơn là để Phạm vi được đặt thành Tự động, Altium Designer sẽ chọn tùy chọn thích hợp nhất trong số 3 tùy chọn dựa trên cấu trúc của trang tính và sự hiện diện / thiếu của Cổng và Mục nhập Trang tính.

Khi được đặt thành Automatic, phần mềm sẽ tự động chọn chế độ nào trong số 3 chế độ nhận dạng mạng chính để sử dụng, dựa trên các tiêu chí sau:

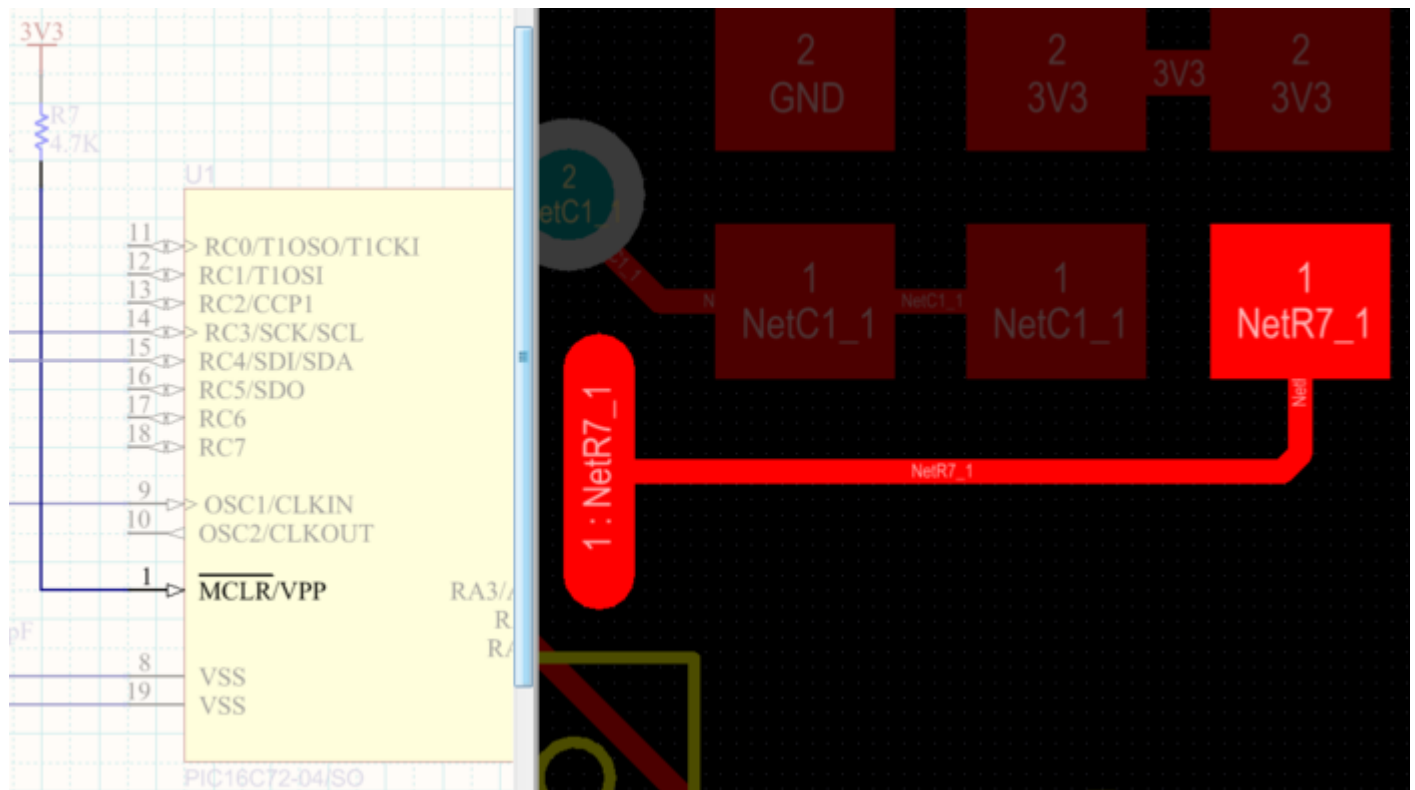
- Nếu có các mục nhập trang tính trên trang tính trên cùng, thì *Phân cấp* được sử dụng.
- Nếu không có mục nhập trang tính nào, nhưng có các cổng hiện diện, thì *Phẳng* được sử dụng.
- Nếu không có mục nhập trang tính và không có cổng, thì *Toàn cầu* được sử dụng.

Chế độ Phân cấp nghiêm ngặt bản địa hóa tất cả các cổng nguồn cho mỗi trang tính, trong chế độ này, bạn phải nối tất cả các lưới nguồn (và nối đất) vào mỗi trang tính con bằng

cách sử dụng Cổng và Mục nhập Trang tính. Bạn cũng có thể thực hiện việc này đối với (các) trang tính chọn lọc bằng cách không sử dụng chế độ Phân cấp nghiêm ngặt, nhưng vẫn đặt (các) Mục nhập Trang tính + (các) Cổng cho (các) mạng nguồn bạn muốn bản địa hóa.

Cách các Nets được đặt tên

Mỗi lần bạn đặt một dây giữa các chân linh kiện, bạn đang tạo kết nối. Mỗi mạng trong thiết kế đều được đặt tên, nếu bạn chưa đặt số nhận dạng mạng có thể được sử dụng để đặt tên cho mạng, thì phần mềm đặt tên cho mạng dựa trên một trong các chân trong mạng, chẳng hạn NetR7_1 như được hiển thị trong hình ảnh bên dưới. Nếu bộ chỉ định thành phần được thay đổi ở một số giai đoạn, thì khi thiết kế được biên dịch lại, tên mạng do hệ thống tạo ra cũng sẽ bị thay đổi và những thay đổi này phải được chuyển giữa sơ đồ và PCB để giữ cho mọi thứ đồng bộ.



Các tập không có số nhận dạng rỗng được gán tên do hệ thống tạo, dựa trên một trong các chân trong mạng.

Net Labels luôn đặt tên cho mạng mà chúng được gắn vào.

Đối với định danh thuần khác, họ đặt tên cho mạng nếu tùy chọn thích hợp được kích hoạt trong **Netlist Tùy chọn** phần của **Tùy chọn** tab của *lựa chọn cho dự án* thoại.

Các loại định danh net khác nhau không tự động kết nối với nhau. Ví dụ: một Cổng được gọi Reset sẽ không kết nối với Nhãn Mạng được gọi Reset, ngay cả khi tùy chọn **Cho**

phép Công để Đặt tên trong hộp thoại *Tùy chọn cho Dự án* được bật. Chúng phải được kết nối bằng dây.

Nhiều số nhận dạng rỗng trên một mạng

Bạn không thể có nhiều Nhãn Mạng có tên khác nhau trên cùng một mạng trong một trang tính sơ đồ, tình huống này sẽ được phát hiện và gắn cờ là lỗi khi dự án được biên dịch. Tuy nhiên, việc có nhiều số nhận dạng rỗng trên một mạng lưới trên các trang tính khác nhau mà mạng đó xuất hiện là điều hợp pháp.

Khả năng này cho phép nhà thiết kế:

- Thay đổi tên của mạng ở các cấp khác nhau trong hệ thống phân cấp để phản ánh tốt hơn chức năng của mạng trên trang tính đó.
- Sử dụng lại một trang sơ đồ con mà không cần đổi tên các lưới trên đó.

Cài đặt mặc định là giả định rằng nhiều số nhận dạng rỗng không được phép, nếu chúng được phát hiện trong quá trình biên dịch thì cảnh báo sẽ được đưa ra. Nếu bạn yêu cầu chúng cho thiết kế của mình, thì bạn sẽ cần:

- thay đổi cài đặt của kiểm tra lỗi **Nets với Nhiều Tên** trong tab **Báo cáo Lỗi** của hộp thoại *Tùy chọn cho Dự án* ; hoặc là,
- ngăn chặn các cảnh báo cụ thể bằng cách đặt Điểm đánh dấu không có ERC cụ thể trên mỗi cảnh báo. Lưu ý rằng có thể đặt Dấu hiệu Không ERC Cụ thể bằng cách nhấp chuột phải vào cảnh báo được liệt kê trong bảng *Tin nhắn* và hình dạng và màu sắc của chúng có thể được thay đổi nếu cần.

Các tùy chọn để kiểm soát việc đặt tên cho Nets

Cuối cùng, mỗi mạng chỉ có thể có một tên trên PCB (một mạng PCB không thể có hai tên) và mỗi tên mạng chỉ nên được sử dụng một lần trên PCB (bạn không nên có hai mạng PCB khác nhau có cùng tên). Phần mềm tự động phân giải các lưới có nhiều tên để chỉ có một tên duy nhất khi dự án được biên dịch, nhưng nó có thể không phải là tên bạn mong đợi. Có một số tùy chọn có sẵn để kiểm soát cách tên được chọn, trong **Netlist Tùy chọn phân** của **Tùy chọn** tab của *lựa chọn cho dự án* thoại. Tham khảo trang hộp thoại [Tùy chọn cho Dự án](#) để biết thêm chi tiết về từng tùy chọn.

Một cách tiếp cận tốt để thiết lập các tùy chọn này là bật tùy chọn **Cho phép công đặt tên cho bộ** và các **tên cấp cao hơn có mức độ ưu tiên** . Kết hợp những điều này với việc sử dụng hợp lý Nhãn lưới trên các lưới quan trọng trên mỗi trang tính, để đảm bảo rằng tất cả các lưới quan trọng, bao gồm cả những lưới đi ngang qua các trang tính, được đặt tên và các tên được chỉ định trên sơ đồ cấp cao hơn được sử dụng ở cấp thấp hơn -các sơ đồ cấp độ.

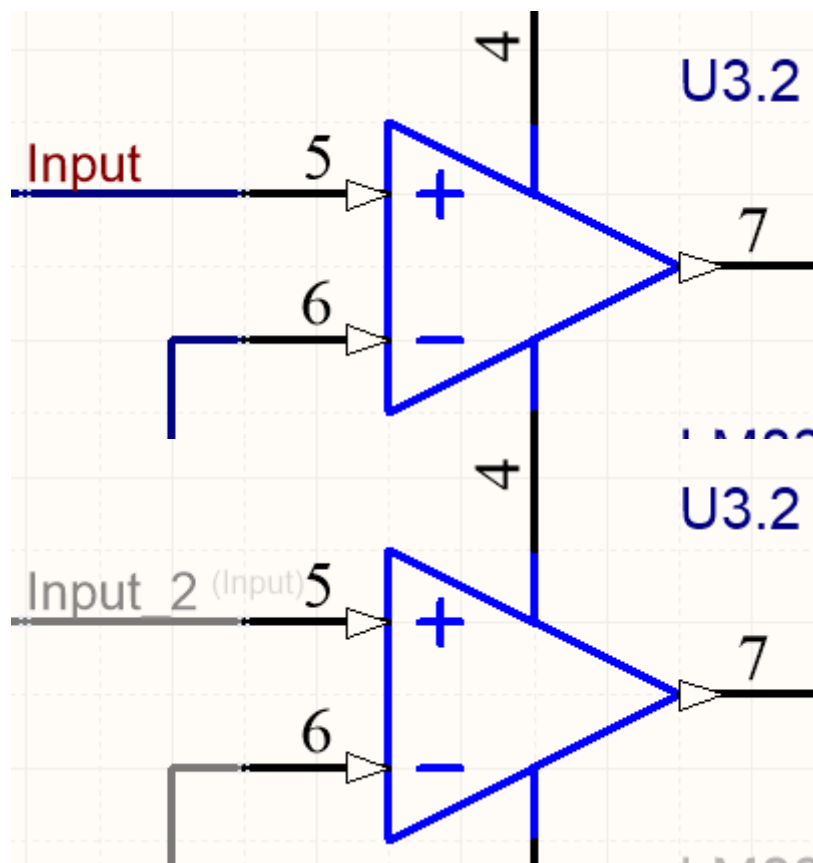
Khi có nhiều tùy chọn đặt tên mạng được bật, ưu tiên đặt tên cho lưới như sau:

- Nếu tùy chọn **Ưu tiên Tên Cổng Nguồn** bị tắt, thứ tự là: Nhãn Mạng, Cổng Nguồn, Cổng, Ghim.
- Nếu tùy chọn **Ưu tiên Tên cổng nguồn** được bật, thứ tự là: Cổng nguồn, Nhãn mạng, Cổng, Ghim.

Hai bộ riêng biệt có cùng tên

Một vấn đề đặt tên mạng khác có thể phát sinh là khi cùng một tên ròng đã được sử dụng trên các trang tính sơ đồ khác nhau, để gắn nhãn các lưới khác nhau. Điều này sẽ được phát hiện trong quá trình biên dịch bằng cách kiểm tra lỗi **Duplicate Nets**. Bạn không thể chuyển một thiết kế sang PCB với điều kiện hiện tại, 2 lưới riêng biệt đó sẽ được hợp nhất thành một mạng PCB duy nhất trong quá trình chuyển thiết kế.

Tình trạng này có thể được giải quyết bằng cách cho phép các **số tấm Append để Net địa phương** tùy chọn trong **Tùy chọn** tab của *lựa chọn cho dự án* thoại. Với tùy chọn này được bật, tất cả các lưới cục bộ đều có giá trị của tham số SheetNumber được thêm vào tên của chúng, như thể hiện trong hình ảnh bên dưới.



Vì **đầu vào** nhãn net đã được sử dụng trên nhiều trang tính, tùy chọn Nối số trang tính vào mạng cục bộ đã được bật để ngăn lỗi Tập hợp trùng lặp.

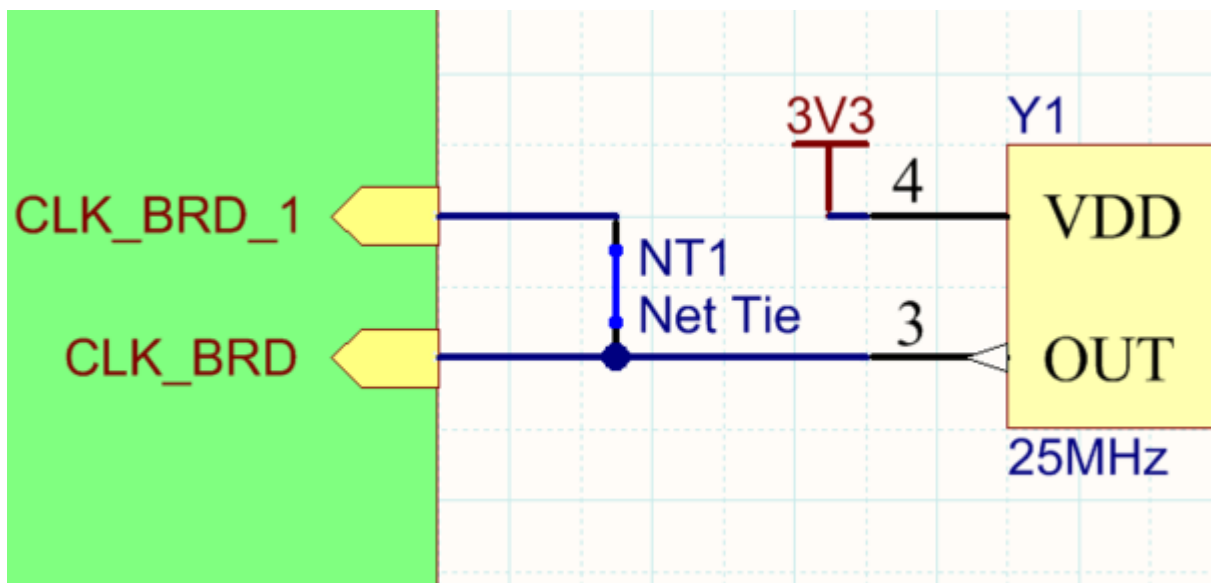
Hiệu quả của điều này có thể được nhìn thấy bằng cách nhấp vào tab trang tính phù hợp (hình bên phải), lưu ý rằng _2 đã được thêm vào tên net.

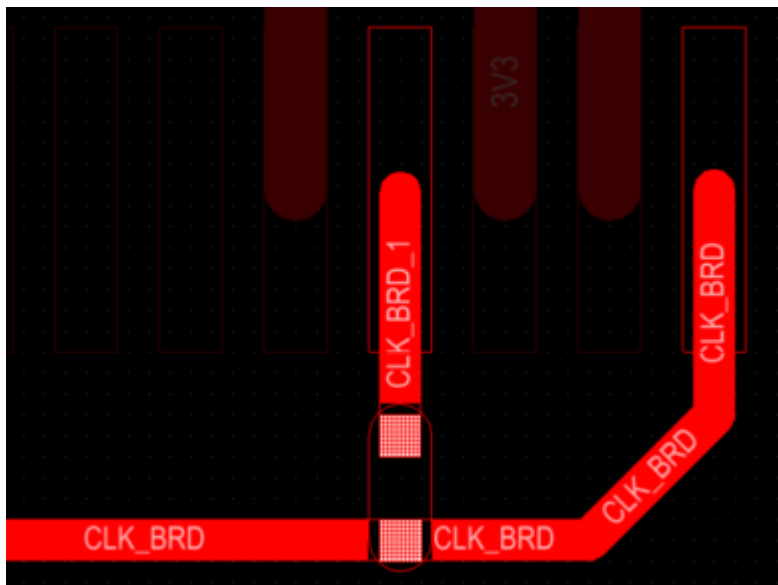
Tùy chọn **Nối số trang tính vào Mạng cục bộ** sẽ chỉ hoạt động nếu mỗi trang tính sơ đồ đã được gán một Số trang tính duy nhất. Tham số SheetNumber được gán trong tab **Tham số** của hộp thoại *Tùy chọn Tài liệu* cho mỗi trang sơ đồ. Để thay thế cho việc gán thủ công một số duy nhất cho mỗi trang sơ đồ, hãy chạy lệnh **Number Schematic Sheets**, lệnh này sẽ mở hộp thoại *Đánh số trang cho Dự án*. Điều này có thể được sử dụng để chỉ định Số trang tính duy nhất (một giá trị số đơn giản cho mỗi trang tính) và Số tài liệu (thường được sử dụng để đánh số tài liệu do công ty chỉ định) cho tất cả các trang tính.

Cố ý kết nối hai Nets

Có những tình huống khi bạn cần cố ý kết nối hai lưới khác nhau. Đây không phải là một vấn đề đặt tên đơn giản, đó là khi hai lưới cần được rút ngắn như một yêu cầu thiết kế. Một ví dụ có thể là khi bạn cần kết nối mặt đất Analog và mặt đất Kỹ thuật số theo cách có kiểm soát.

Điều này đạt được bằng cách kết nối 2 lưới thông qua thành phần Net Tie. Một thành phần Net Tie không hơn gì một mạch ngắn có kiểm soát. Trên giản đồ, thành phần Net Tie có hai (hoặc nhiều) chân, với mỗi chân được kết nối với các lưới sẽ được nối tắt. Lưu ý rằng các chân *không được* kết nối với nhau trên sơ đồ, nhưng chúng *được* kết nối với nhau trong dấu chân PCB.





Một thành phần Net Tie đang được sử dụng để định tuyến một đồng hồ đến hai chân đồng hồ FPGA, trên PCB, các miếng đệm (được hiển thị như dấu gạch chéo) trong đầu chân Net Tie được rút ngắn bằng một rãnh (được hiển thị dưới dạng đường viền).

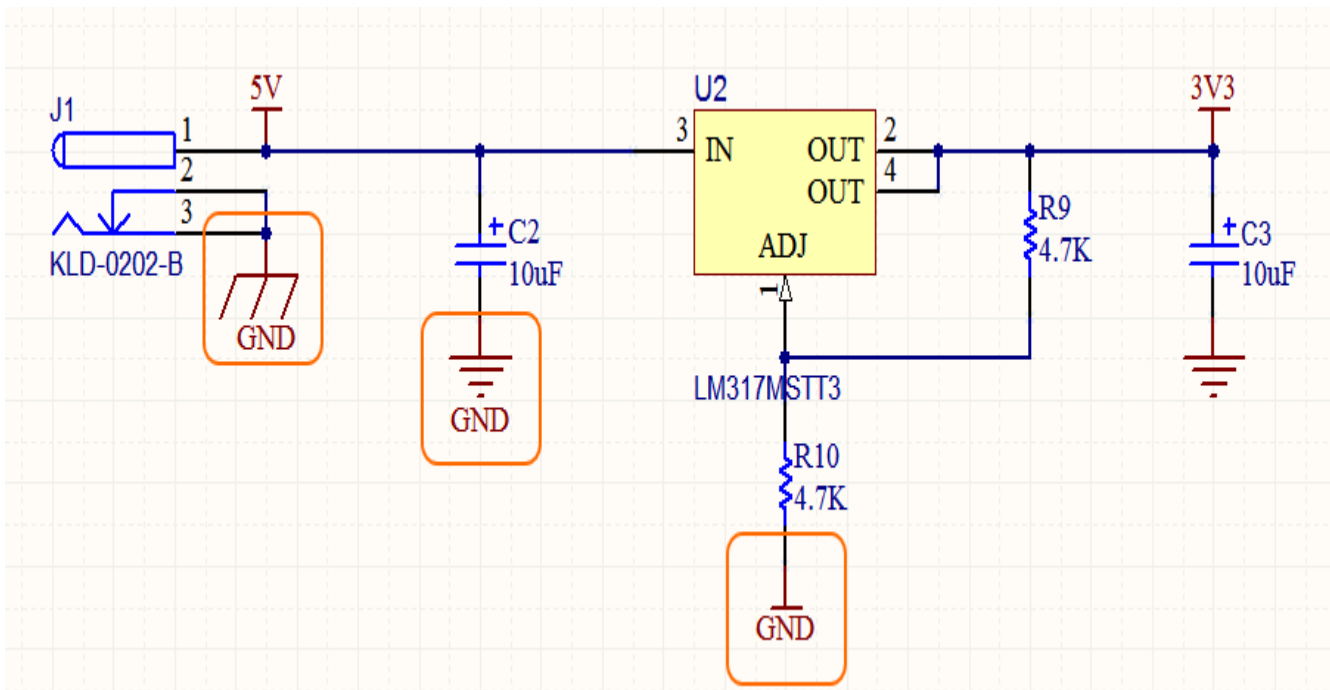
Về mặt PCB, đầu chân có cùng số lượng miếng đệm như biểu tượng sơ đồ có các chân, với đồng giữa chúng. Phần mềm tự động bỏ qua các mạch ngắn được tạo trong thành phần Net Tie PCB, do đó lỗi DRC không được tạo ra.

Trong tình huống này, mỗi mạng giữ lại tên riêng của nó trong toàn bộ sơ đồ và trên PCB.

Khi tạo biểu tượng Net Tie và đầu chân, thiết lập các **loại phần** cho một trong hai Net Tie, hoặc Net Tie in BOM.

Power Nets

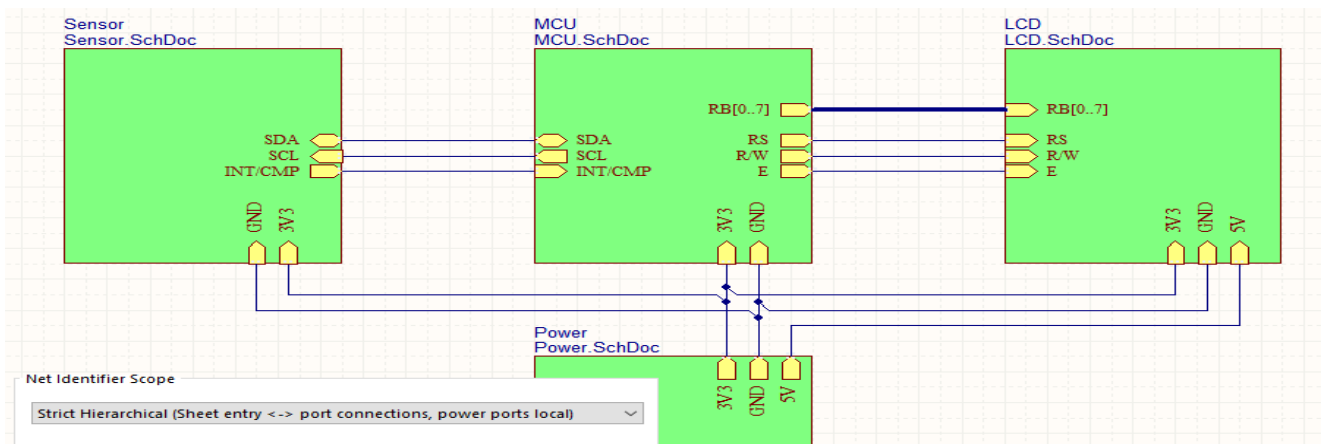
Hành vi mặc định của cài đặt là giả định rằng lưới điện là toàn cầu, tức là bạn muốn chúng có sẵn trên mọi trang tính sơ đồ. Để truy cập mạng lưới nguồn, bạn chỉ cần đặt **Cổng nguồn** với tên mạng cần thiết, sau đó đấu dây các thành phần vào cổng nguồn đó.



Đó là tên mạng xác định cổng nguồn được kết nối với mạng nào, không phải Kiểu của biểu tượng - 3 cổng nguồn được đánh dấu đều kết nối với mạng nguồn GND.

Bản địa hóa mạng lưới điện - Toàn cầu

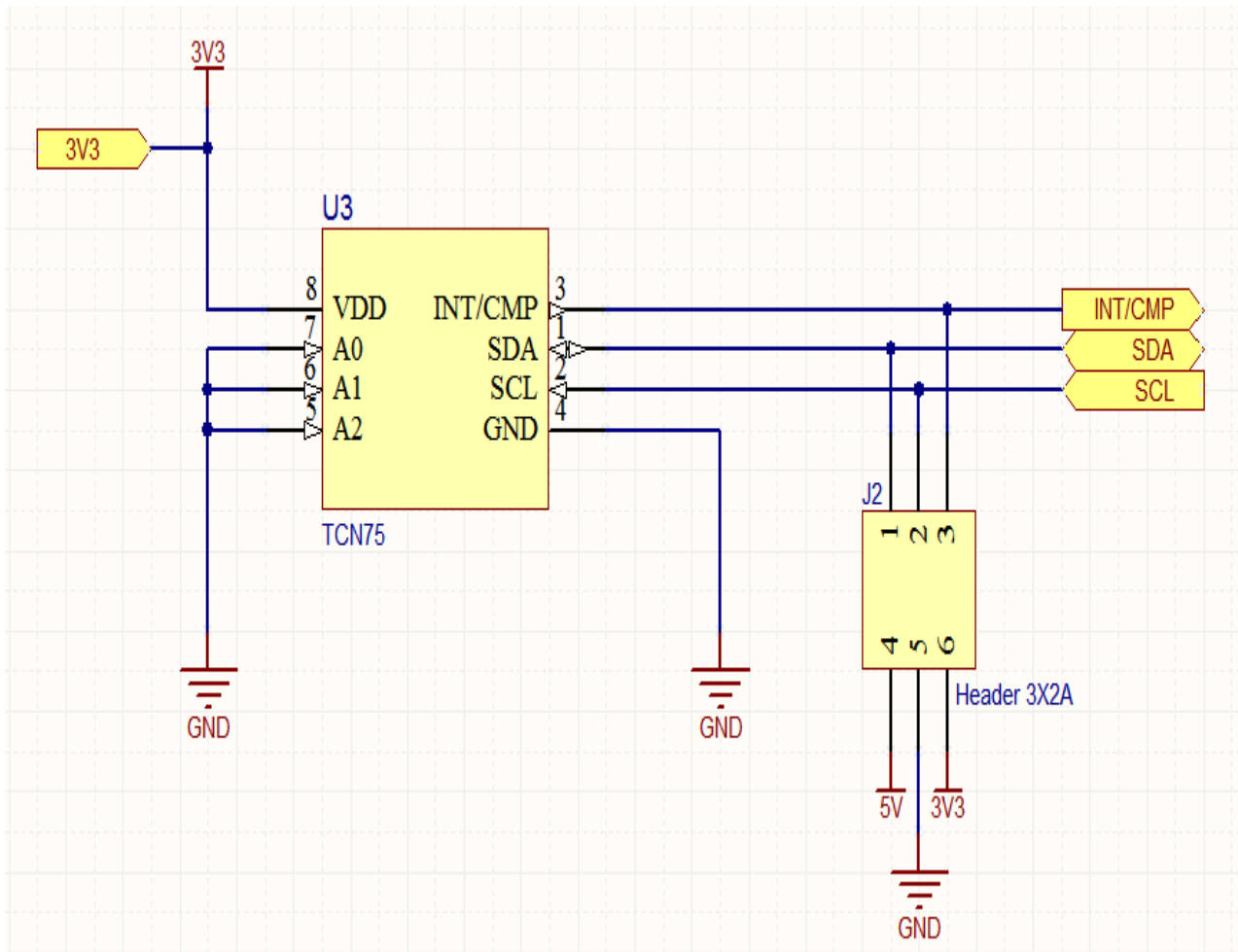
Như đã đề cập trước đây, lưới điện có thể được bản địa hóa cho từng trang sơ đồ trong một thiết kế phân cấp, bằng cách chọn tùy chọn **Phân cấp nghiêm ngặt** cho Phạm vi định danh mạng. Cách tiếp cận này khoanh vùng tất cả các lưới điện trên mỗi tấm, vì vậy chúng phải được nối dây thủ công với nhau, sử dụng cách tiếp cận tương tự như lưới tín hiệu. Nếu chúng không được nối dây với nhau, khi thiết kế được biên dịch sẽ có Duplicate Net Name lỗi cho mỗi lưới điện hiện diện trên mỗi trang sơ đồ. Bạn cũng sẽ cần điều chỉnh cài đặt Ma trận kết nối để cho phép các Cổng được kết nối với Cổng nguồn.



Nếu Phạm vi số nhận dạng rỗng được đặt thành Cấu trúc phân cấp nghiêm ngặt thì mọi lưới điện phải được nối với mọi trang tính mà chúng được sử dụng.

Bản địa hóa mạng lưới điện - Riêng lẻ

Một mạng lưới điện cụ thể cũng có thể được bản địa hóa trên một trang tính cụ thể bằng cách đầu dây Cổng nguồn vào một Cổng trên trang tính sơ đồ đó.



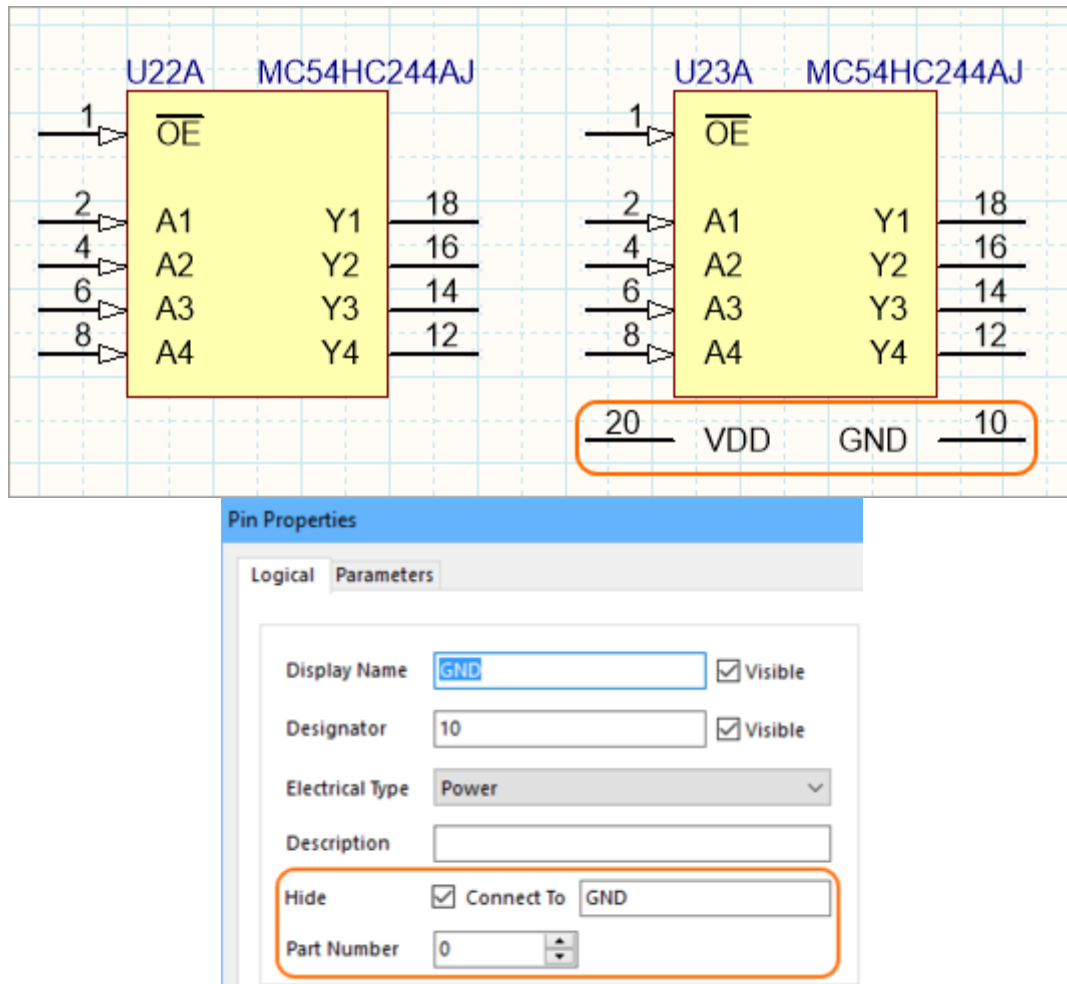
Ở đây, lưới điện 3V3 đã được bản địa hóa chỉ cho trang tính này, vì vậy cũng phải được đầu dây thủ công trên trang tính chính. Lưới GND và 5V vẫn là lưới điện toàn cầu.

Nets điện và Pins điện ẩn

Một tính năng khác giúp quản lý lưới nguồn và chân nguồn linh kiện là khả năng tự động kết nối các chân linh kiện ẩn với mạng được chỉ định. Tính năng này được thiết kế để sử dụng với các thành phần nhiều phần, nơi bạn không muốn tạo thêm một phần cho chân nguồn hoặc hiển thị chúng ở một trong các phần.

Hình ảnh dưới đây cho thấy một 54HC244, phiên bản bên trái là cách nó thường trình bày, phiên bản bên phải là cùng một phần, ngoại trừ nó có các chân ẩn được hiển thị. Các chân được ẩn và tên mạng được xác định là thuộc tính của chân, trong quá trình tạo thành phần

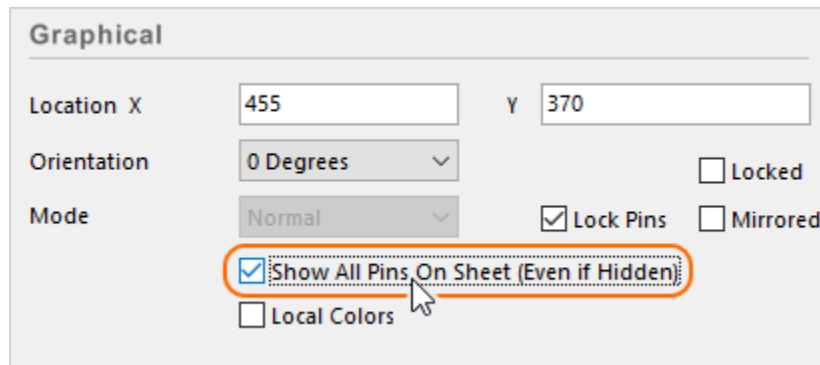
trong trình soạn thảo thư viện giản đồ. Thông thường, các chân được gán cho Phần 0 (không), vì các chân trong Phần 0 được tự động thêm vào tất cả các phần.



HC244 này có các chân nguồn ẩn, đã được hiển thị trên phiên bản bên phải. Chỉnh sửa ghim để làm cho nó ẩn và chỉ định mạng mà nó sẽ kết nối.

Các ghim ẩn có thể được hiển thị trên trang tính bằng cách bật tùy chọn **Hiển thị tất cả các ghim trên trang tính (Ngay cả khi bị ẩn)** trong hộp thoại thuộc tính. Trong quá trình tạo thành phần, hãy sử dụng tùy chọn **View »Show Hidden Pins** để hiển thị chúng trong trình soạn thảo thư viện giản đồ.

Nếu các chân ẩn được hiển thị trên trang sơ đồ, chúng sẽ không còn tự động kết nối với mạng nguồn được chỉ định nữa, do đó phải được nối dây bằng tay.



Cho phép hiển thị các chân ẩn trên giản đồ.

Nếu bạn đang sử dụng các thành phần có chân nguồn ẩn, điều quan trọng là phải biết tên mạng được gán cho các chân ẩn đó. Nếu tên mạng không chính xác, bạn phải chỉnh sửa các chân và thay đổi tên, hoặc hiển thị các chân ẩn và đấu dây chúng vào đúng lưới nguồn.

Gói nhiều Nets

Một thách thức phổ biến trong một thiết kế lớn là giữ cho lưới có thể quản lý được. Không chỉ từ quan điểm của nhà thiết kế tạo ra kết nối, mà còn từ quan điểm của người đọc phải diễn giải và hiểu sơ đồ. Điều này đặc biệt quan trọng khi kết nối giữa các trang tính, vì đây là lúc cả người thiết kế và người đọc dễ bị nhầm lẫn nhất.

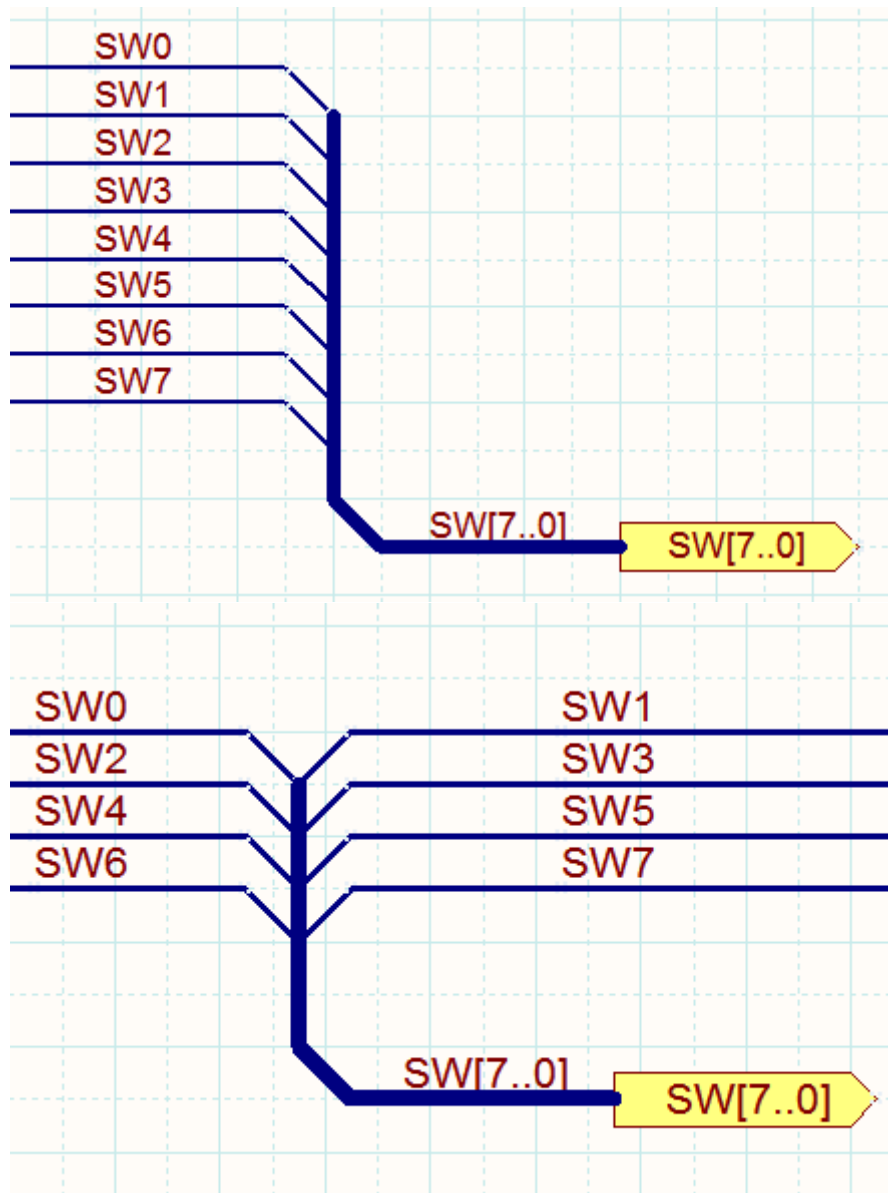
Điều này có thể được giúp đỡ bằng cách bó các lưới vào Xe buýt, hoặc Dây tín hiệu.

Làm việc với Xe buýt

Các xe buýt được sử dụng để bó một loạt các mạng tuần tự, ví dụ như một xe buýt địa chỉ hoặc một xe buýt dữ liệu. Yêu cầu cốt lõi của họ là mỗi mạng trong bus được đặt tên bằng một tên cơ sở chung, theo sau là một số nhận dạng, như thể hiện trong các hình ảnh bên dưới. Ví dụ, lưới `Control1`, `Control2` và `Control3` có thể được gói vào xe buýt `Control[1..3]`. Không thể sử dụng xe buýt để bó một nhóm lưới không liên quan, chẳng hạn như lưới `Enable`, `Read` và `Status`, Dây tín hiệu được sử dụng để làm việc này.

Để tạo một xe buýt hợp lệ, nó phải bao gồm tất cả các yếu tố sau (như thể hiện trong hình ảnh bên dưới):

- Nhãn rỗng trên mỗi lưới riêng lẻ
- Nhãn rỗng trên tuyến xe buýt
- Một cổng có tên giống như Xe buýt, nếu nó đang rời khỏi trang tính này

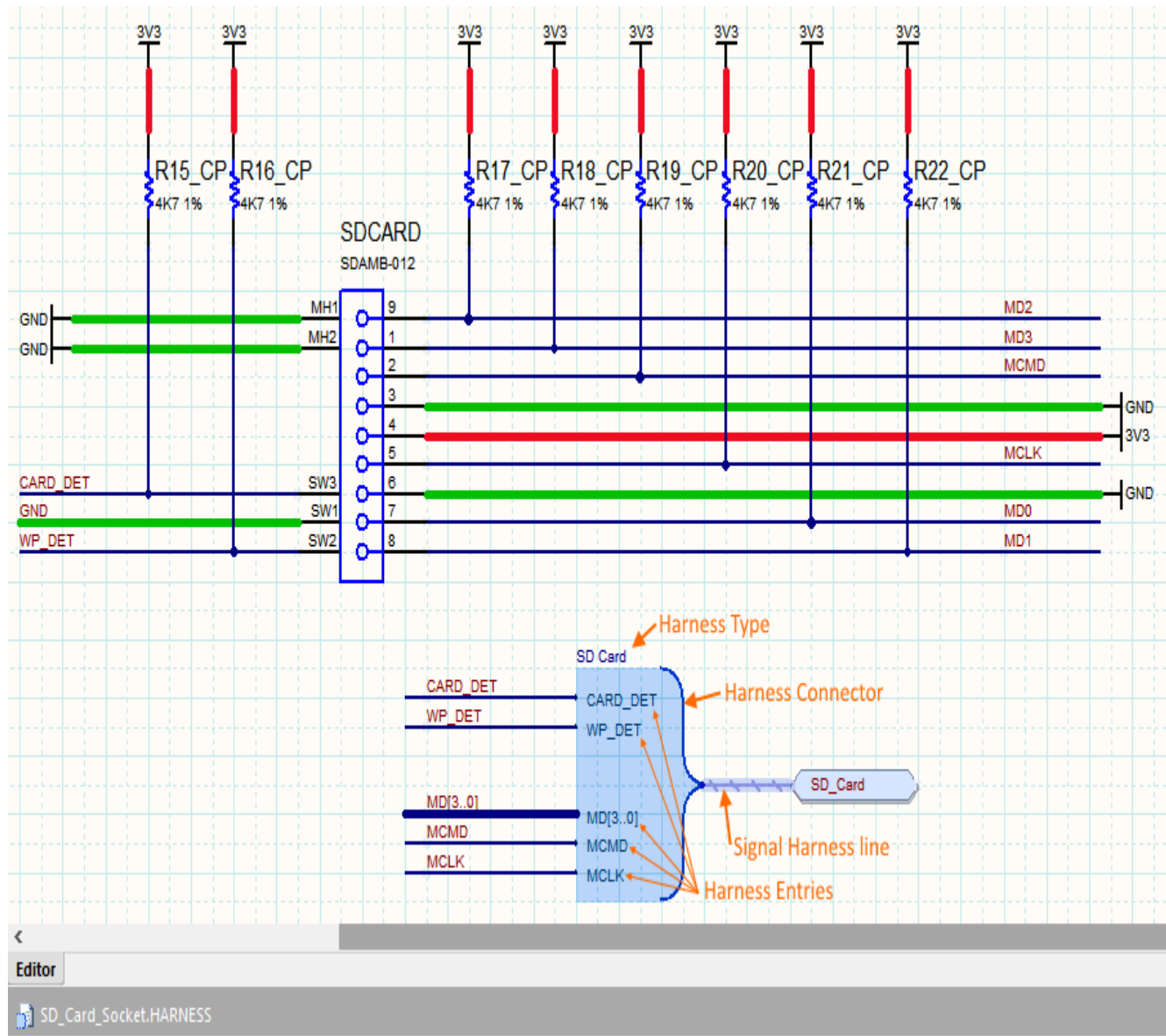


Tất cả các yếu tố hiển thị trong hình trên phải được bao gồm để tạo một Xe buýt hợp lệ. Bus Entries chỉ cần được sử dụng nếu bạn muốn tách các phần tử bus khác nhau từ cả hai phía của Bus.

Các xe buýt không được chuyển sang PCB, thay vào đó, một Lớp Mạng có thể được tạo cho mỗi Bus sơ đồ, hoặc nếu cần, cho mỗi phần Bus. Một phần xe buýt được tạo ra bằng cách chỉ định một xe buýt thực sự là một phần của xe buýt lớn hơn, ví dụ $D[15..8]$, từ xe buýt $D[15..0]$. Nếu tùy chọn này được bật thì PCB sẽ bao gồm một Lớp Mạng cho toàn bộ bus, cũng như từng phần đã được xác định. Bật các tùy chọn bắt buộc trong tab **Tạo lớp** của hộp thoại *Tùy chọn cho dự án*.

Làm việc với Khai thác tín hiệu

Bộ dây tín hiệu rất linh hoạt vì chúng có thể được sử dụng để bó bất kỳ số lượng lưới, xe buýt và dây khai thác cấp thấp hơn nào. Như tên gọi của chúng, chúng tương tự như một dây nịt, nơi mà bất kỳ sự sắp xếp dây nào cũng có thể được gói lại và chuyển qua một sản phẩm điện tử hoặc điện. Chúng phức tạp hơn để tạo và quản lý, nhưng phần thưởng là chúng có thể đơn giản hóa rất nhiều việc trình bày sơ đồ và nâng cao khả năng đọc của nó.

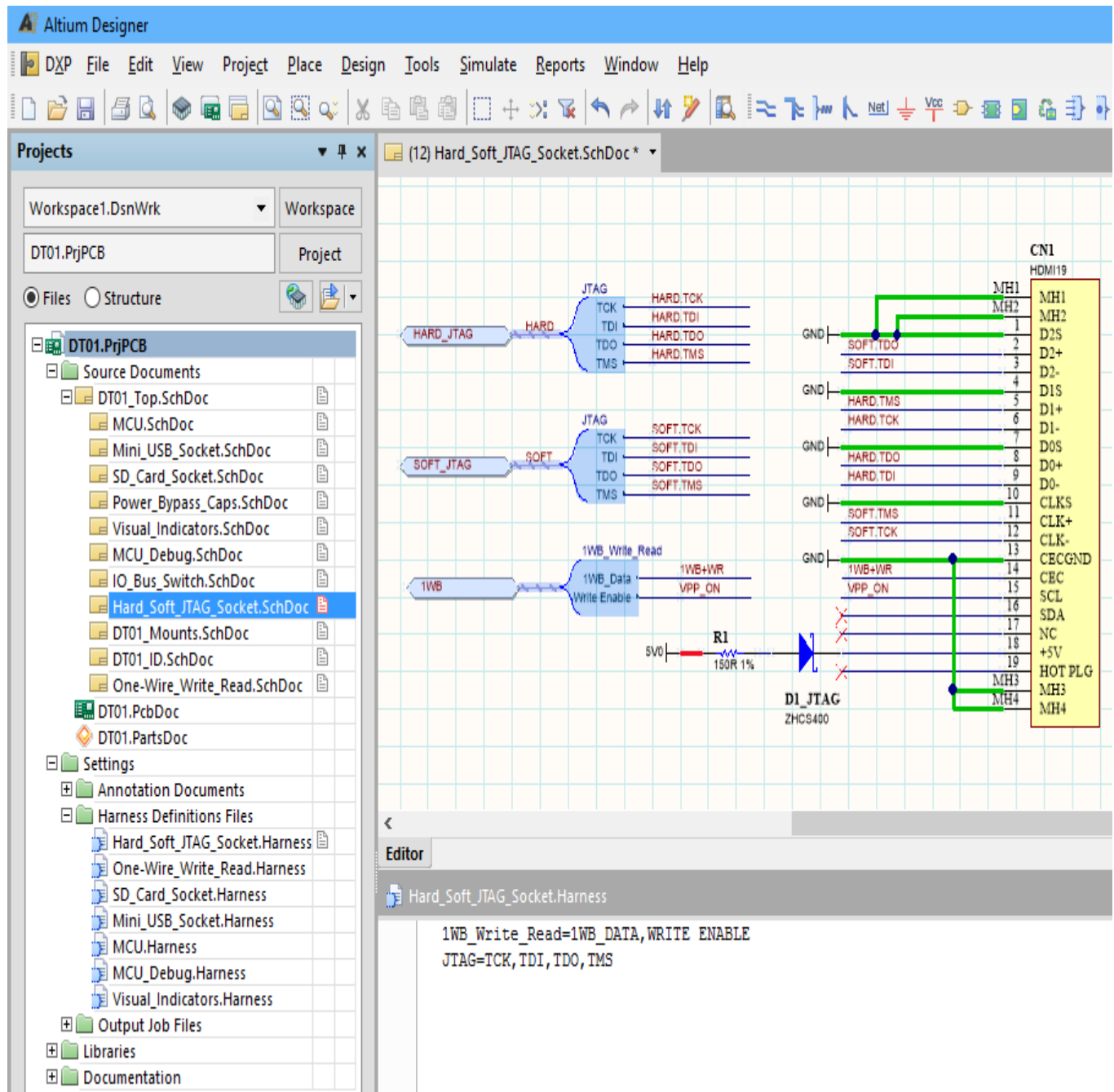


Bộ khai thác tín hiệu được sử dụng để bó bất kỳ sự kết hợp nào của lưới, xe buýt và bộ khai thác tín hiệu cấp thấp hơn.

Các yếu tố tạo nên một bộ khai thác tín hiệu hoàn chỉnh bao gồm:

- **Bộ kết nối Khai thác** - Hãy coi Trình kết nối khai thác như một cái phễu, nó tập hợp tất cả các tín hiệu kết nối vào bộ phận khai thác này thông qua các Mục khai thác đi kèm. Một thuộc tính chính của Trình kết nối khai thác là **Loại khai thác**, điều này xác định bộ khai thác và được sử dụng để liên kết với nhau các phần tử khác nhau tạo nên bộ khai thác tín hiệu, bao gồm các Cổng / Mục nhập trang được kết nối.
- **Các mục khai thác** - Mỗi tín hiệu (mạng, bus hoặc bộ khai thác tín hiệu) mà bạn muốn trở thành một phần của bộ khai thác tín hiệu này, đi vào Bộ kết nối khai thác thông qua một mục khai thác. Mục khai thác bao gồm thuộc tính Loại khai thác, thuộc tính này chỉ được sử dụng khi bạn đang lồng các bộ khai thác tín hiệu - biểu thị rằng Mục khai thác này có bộ khai thác tín hiệu cấp thấp hơn được kết nối với nó.
- **Đường dây khai thác tín hiệu** - Đây là đường giống như xe buýt được đặt để mang dây khai thác tín hiệu trên tấm.
- **Loại khai thác** - Loại khai thác là một tập hợp các Mục khai thác. Mỗi Loại Khai thác được phát hiện được xác định trong Tập Định nghĩa Khai thác, như được mô tả bên dưới. Loại Khai thác và các Mục khai thác liên quan về cơ bản là tên của các vật chứa mang lưới, không phải tên của chính lưới. Để kiểm tra giá trị Loại khai thác, hãy di con trỏ qua đối tượng, ví dụ: Cổng, Mục nhập trang tính hoặc Trình kết nối khai thác (dự án phải được biên dịch).
- **Tập Định nghĩa Khai thác** - Phần mềm quản lý các khai thác tín hiệu bằng cách ghi lại Các Mục Khai thác có trong mỗi khai thác tín hiệu (Loại Khai thác), trong Tập Định nghĩa Khai thác ASCII. Hình ảnh dưới đây cho thấy cú pháp của Tập Định nghĩa Khai thác, có một dòng trong tệp cho mỗi **Loại Khai thác**, trong đó nêu chi tiết các Mục khai thác trong khai thác đó. Tập Định nghĩa Khai thác được tự động tạo (và quản lý) cho mỗi trang tính sơ đồ có Trình kết nối Harnesse trên đó, bạn có thể tìm thấy chúng trong \Settingsthur mục trong cây dự án, như thể hiện trong hình ảnh bên dưới. Có thể mở tệp Định nghĩa Khai thác bằng cách nhấp vào , nằm ở dưới cùng bên phải của giản đồ. Nếu thiết kế của bạn có những thay đổi ảnh hưởng đến việc khai thác tín hiệu, các tệp Định nghĩa khai thác sẽ tự động cập nhật bất cứ khi nào dự án được biên dịch. Nếu không, chúng có thể được tạo lại bằng cách nhấp chuột phải vào tệp Dự án trong bảng *Dự án* và chạy lệnh **Định nghĩa Khai thác Tái tạo**.
- **Cổng + Mục nhập Trang tính** - Giống như Mạng hoặc Xe buýt, Khai thác tín hiệu có thể rời khỏi trang tính qua Cổng, sau đó kết nối với trang tính cấp cao hơn thông qua Mục nhập Trang tính phù hợp. Lưu ý rằng phần mềm tự động thay đổi màu sắc của Cổng và Mục nhập Trang tính để cho thấy chúng đang mang Khai thác tín hiệu nếu **Mục nhập Trang tính và Cổng sử dụng** Tùy chọn **Khai thác Màu** được bật trong trang **Sơ đồ - Chỉnh sửa đồ họa** của *Tùy chọn* hộp thoại. Cũng lưu ý rằng các đối tượng Cổng và Mục nhập Trang tính bao gồm thuộc tính Loại khai thác, giá trị này được đặt tự động khi bạn chạm vào Cổng đến dòng Khai thác tín hiệu khi bạn đặt Cổng. Đối với Cổng trên trang sơ đồ nơi Khai thác được xác định (Trình kết nối Khai thác có mặt) Loại Khai thác được xác định tự động và không thể chỉnh sửa. Đối với một Cổng hoặc Mục nhập Trang tính được

đặt trên một trang tính sơ đồ cấp cao hơn, nó sẽ trông và có thể chỉnh sửa được, thông thường không cần thiết đặt điều này theo cách thủ công. Có thể kiểm tra Loại Khai thác được chỉ định bất kỳ lúc nào bằng cách di con trỏ qua Mục Cổng / Trang tính.



Định nghĩa khai thác được lưu trữ trong tệp Định nghĩa khai thác, trong hình trên có hai định nghĩa khai thác tín hiệu: 1WB_Write_Read và JTAG.

Nếu bạn nghi ngờ rằng có sự cố kết nối do lỗi trong các định nghĩa Khai thác, hãy chạy lệnh **Công cụ »Định nghĩa Khai thác Vấn đề Tìm kiếm** từ các trình đơn trình chỉnh sửa giản đồ. Các **Harness Definition thoại Resolver** sẽ mở ra, sử dụng hộp thoại này để kiểm

tra bất kỳ xung đột được hiện diện trong các định nghĩa khai thác. Nhấp vào nút **Chi tiết** trong hộp thoại để biết thêm thông tin về xung đột đã chọn.

Bạn cũng có thể tạo lại tệp Định nghĩa Khai thác bằng cách nhấp chuột phải vào tệp Dự án trong bảng *Dự án* và chạy lệnh **Tái tạo Định nghĩa Khai thác**.

Khai thác tín hiệu lồng nhau

Sử dụng lại công cụ khai thác tín hiệu

Đặt tên cho thiết bị khai thác tín hiệu

Khai thác tín hiệu không có đầu nối

Biên soạn thiết kế

Trong suốt bài viết này có rất nhiều tài liệu tham khảo để biên soạn thiết kế. Vậy biên dịch là gì và tại sao thiết kế cần được biên dịch?

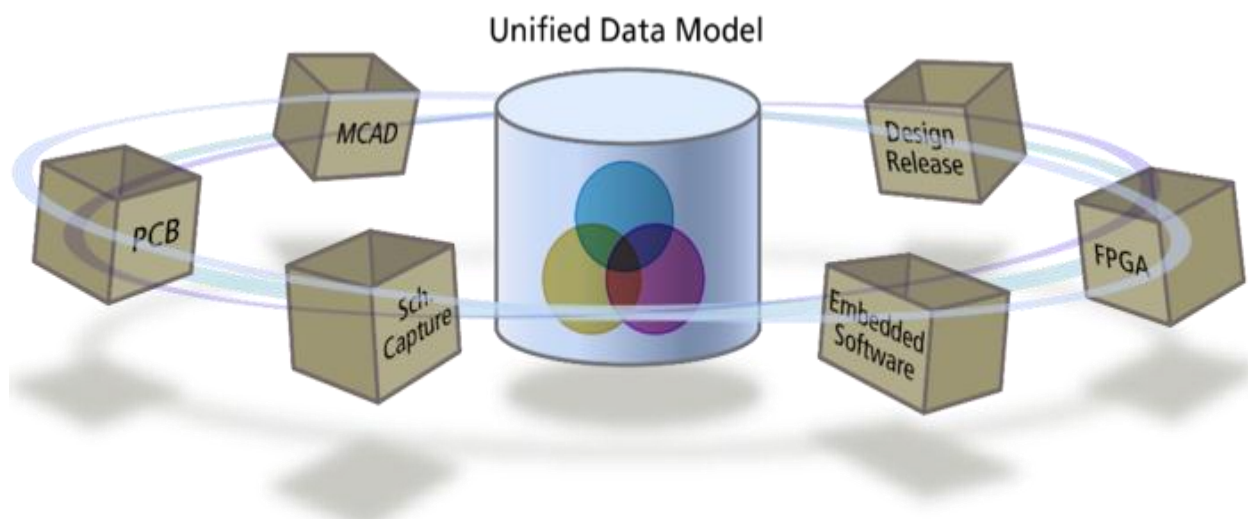
Trình soạn thảo giản đồ về cơ bản là một công cụ soạn thảo thông minh, không phải là một công cụ nối dây. Khi bạn kết nối hai chân với một sợi dây, bạn đang phác thảo ý định thiết kế của mình chứ không phải tạo ra một mạng thực tế. Mạng đó không được tạo cho đến khi bạn biên dịch dự án. Có nhiều ưu điểm đối với cách tiếp cận này, với ưu điểm lớn nhất là mô hình đã biên dịch của thiết kế nằm ngoài các biên tập viên riêng lẻ. Mô hình biên dịch này của dự án được gọi là Mô hình Dữ liệu Hợp nhất (UDM). UDM bao gồm các mô tả chi tiết về mọi thành phần trong thiết kế và cách chúng được kết nối với nhau.

Khi bạn biên dịch dự án:

- Kết nối trong mỗi trang tính được tạo
- Sau đó, kết nối trang này sang trang tính được tạo, dựa trên Phạm vi số nhận dạng rỗng đã chọn
- Mô hình Dữ liệu Hợp nhất được tạo, hiển thị chi tiết thành phần và liên kết trong bảng *Điều hướng*
- Kiểm tra lỗi đã kích hoạt được chạy.

Mô hình dữ liệu hợp nhất

Một yếu tố cơ bản của phần mềm là Mô hình Dữ liệu Hợp nhất (UDM). Khi dự án được biên dịch, một mô hình gắn kết, duy nhất được tạo ra, nằm ở trung tâm của quá trình thiết kế. Dữ liệu trong mô hình sau đó có thể được truy cập và thao tác bằng các trình chỉnh sửa và dịch vụ khác nhau trong phần mềm. Thay vì sử dụng kho dữ liệu riêng biệt cho từng lĩnh vực thiết kế khác nhau, UDM được cấu trúc để chứa tất cả thông tin từ tất cả các khía cạnh của thiết kế, bao gồm các thành phần và kết nối của chúng.




Mô hình Dữ liệu Hợp nhất cung cấp tất cả dữ liệu thiết kế cho tất cả những người chỉnh sửa và giúp cung cấp các tính năng phức tạp như thiết kế đa kênh.

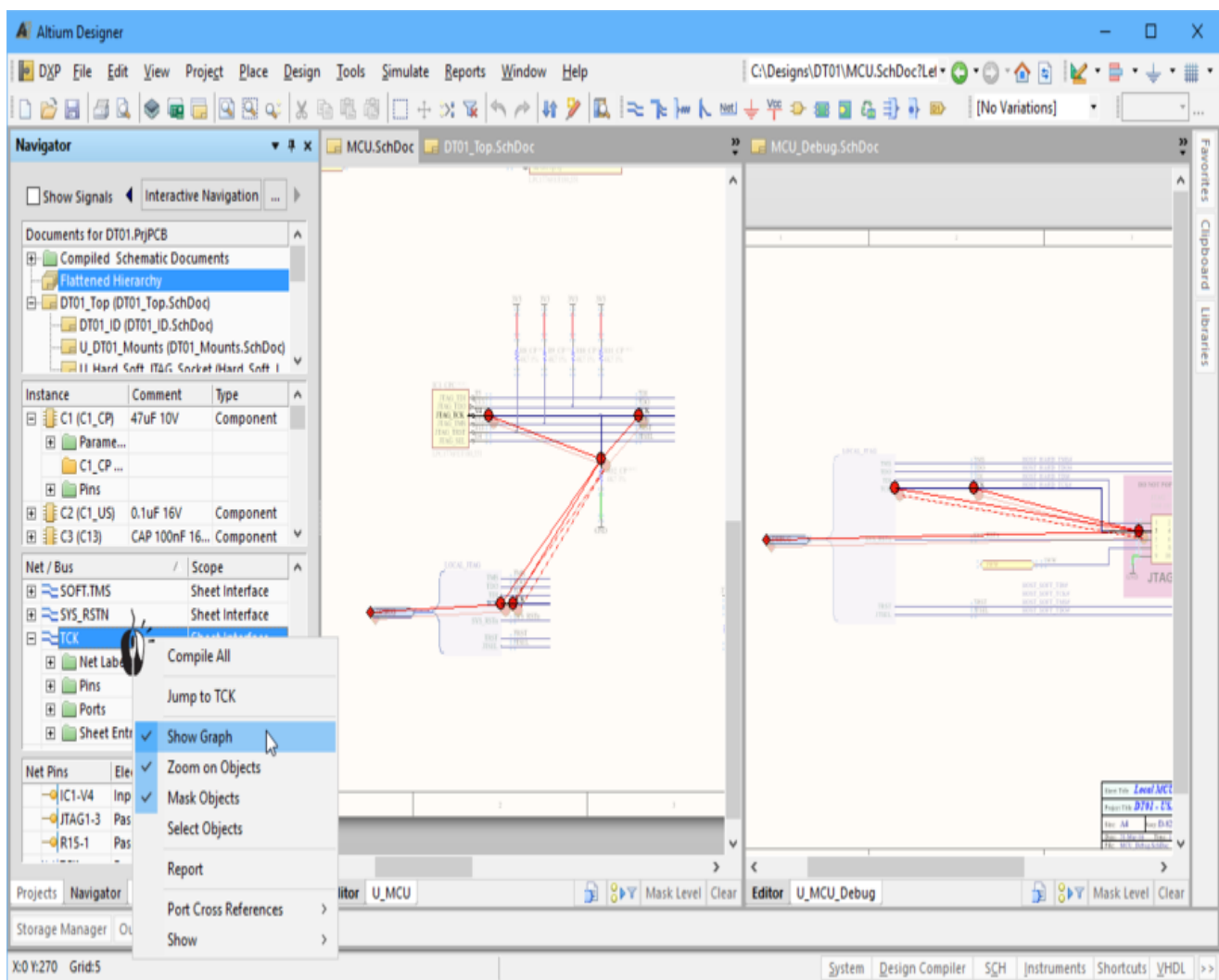
Vậy làm thế nào để bạn tương tác với mô hình dữ liệu thống nhất, chẳng hạn như để theo dõi một mạng lưới thông qua thiết kế? Bạn làm điều đó thông qua bảng điều hướng.

Kiểm tra kết nối

Nếu thiết kế lớn và trải rộng trên nhiều trang tính, việc theo dõi và xác minh tính liên kết trong thiết kế có thể trở nên khó khăn. Để trợ giúp việc này, bảng *Điều hướng* được sử dụng. Bảng điều khiển cung cấp cái nhìn về toàn bộ thiết kế đã biên dịch, do đó sẽ dễ dàng hơn cho đến khi dự án được biên dịch (**Dự án »Dự án biên dịch PCB**).

Cách tiếp cận cơ bản để sử dụng bảng điều khiển là:

- Đặt hành vi duyệt bằng cách nhấp vào  ở đầu bảng để mở hộp thoại *Tùy chọn* và **bật Phương pháp Đánh dấu** ưa thích của bạn . Ngoài ra, nhấp chuột phải vào đối tượng quan tâm trong bảng điều khiển và sử dụng các tùy chọn menu để định cấu hình hành vi điều hướng.
- Đặt phạm vi duyệt của bạn trong phần đầu tiên, để duyệt qua toàn bộ lựa chọn thiết kế Flattened Hierarchy.
- Bấm vào một thành phần trong phần **Instance** của danh sách để chuyển đến thành phần đó.
- Nhấp vào mạng hoặc xe buýt trong phần **Mạng / Xe buýt** để chuyển đến mạng hoặc xe buýt đó.



Nhấp vào một thành phần hoặc mạng trong bảng Điều hướng để xác định thành phần hoặc mạng đó và theo dõi kết nối thông qua thiết kế. Nhấp chuột phải để truy cập các tùy chọn hiển thị.

Điều hướng các thành phần trên bo mạch

Khi bạn nhấp để xác định vị trí một thành phần trên giản đồ, bạn cũng có thể xác định vị trí thành phần đó trên PCB. Để thực hiện việc này, bạn phải bật tùy chọn **Chọn** trong **Phương pháp Đánh dấu** và cả tùy chọn **Thu phóng đến Chọn lần cuối** trong **Tùy chọn Thu phóng Chọn chéo** trên trang **Hệ thống - Điều hướng** của hộp thoại *Tùy chọn*.


Highlight Methods

Choose here the methods used to highlight graphical objects during navigation. These options are used during navigation, and when exploring differences between documents or compiler messages.

- ☒ Zooming
- ☒ Selecting
- ☒ Masking
- ☐ Connective Graph
- ☐ Include Power Parts

Zoom Precision

The zoom precision option controls how closely the system will zoom into to highlighted objects when using the 'zoom' navigation method.

Far  Close

Objects To Display

Choose here the objects to display in the Navigator Panel.

- ☒ Pins
- ☒ Net Labels
- ☒ Ports
- ☒ Sheet Entries
- ☒ Sheet Connectors
- ☒ Sheet Symbols
- ☐ Graphical Lines

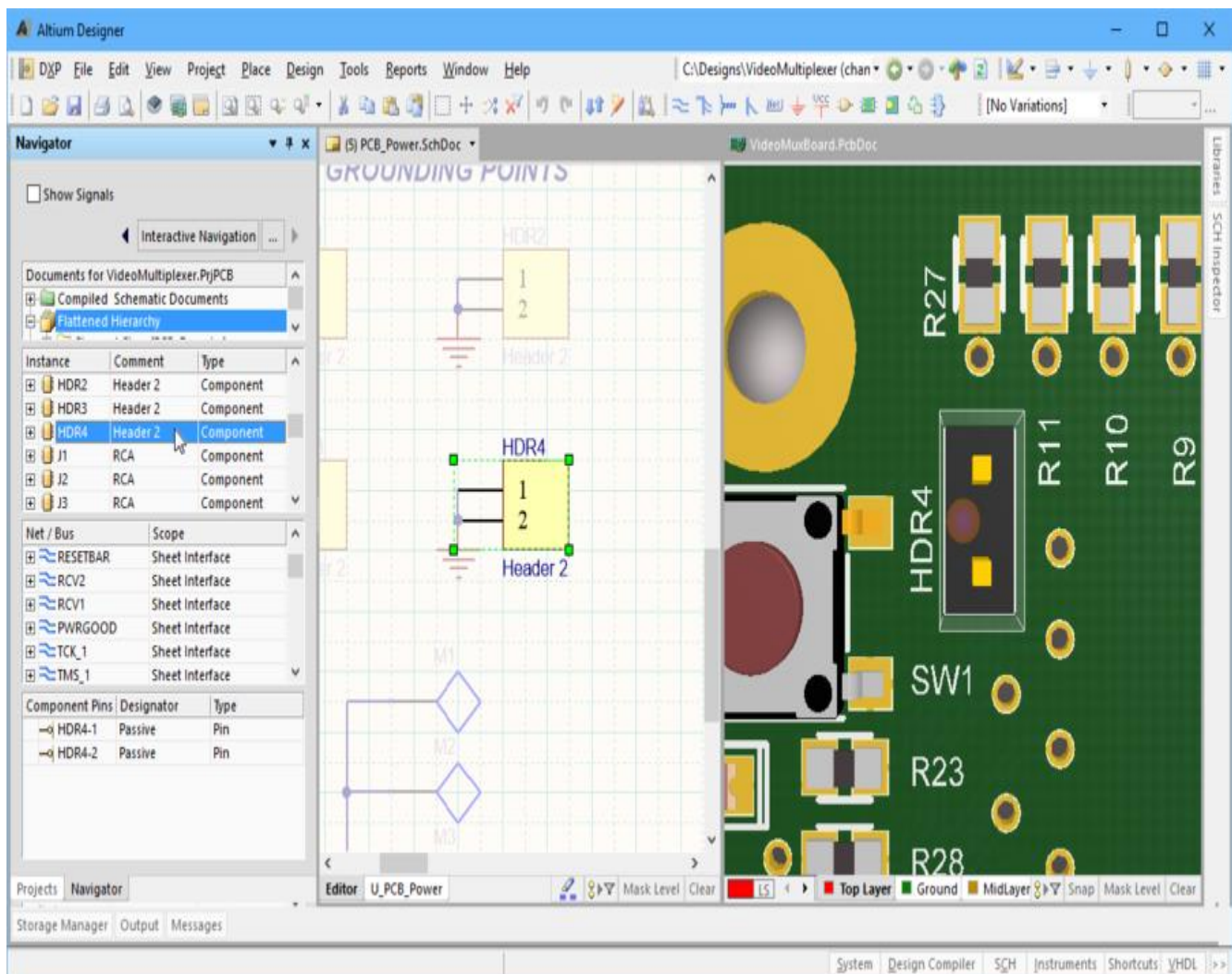
Cross Select Zoom Options

Choose here the options used to zoom on graphical objects in Cross Select Mode.

Zoom to Last Selected ▼

Nếu các tùy chọn này được bật, khi bạn nhấp vào một thành phần trong Bộ điều hướng, nó sẽ được hiển thị trên giản đồ và PCB.

Bây giờ khi bạn nhấp vào một thành phần trong Bộ điều hướng, nó sẽ hiển thị thành phần đó trên cả sơ đồ và PCB, như thể hiện trong hình bên dưới.

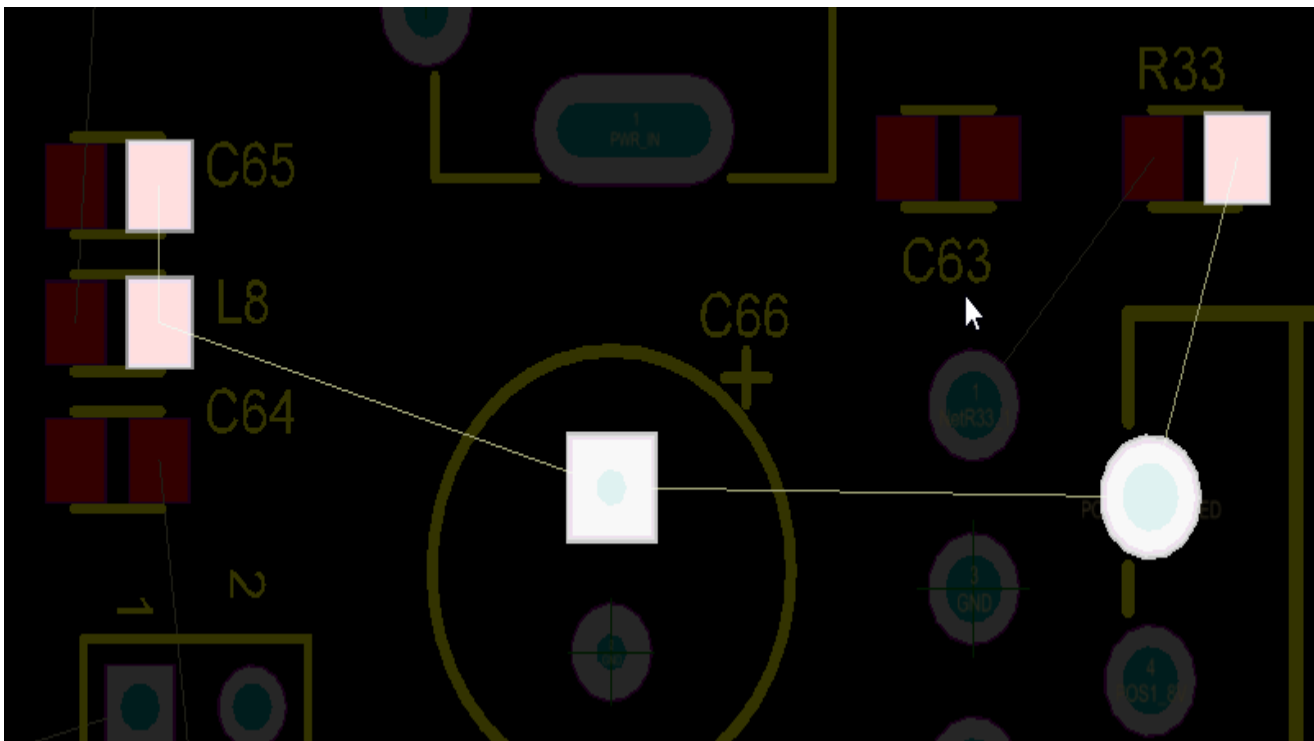


Điều hướng đến một thành phần trên sơ đồ và PCB cùng một lúc.

Kết nối trong không gian thiết kế bảng

Trong trình chỉnh sửa PCB, kết nối giữa các nút trong mạng được biểu diễn bằng một loạt các đường kết nối điểm - điểm, được gọi chung là đường kết nối tốt nhất. Các đường kết nối được hiển thị trên một lớp Hệ thống đặc biệt, được gọi là **Màu Mặc định cho Nets Mới**, có thể được hiển thị / ẩn trong tab **Lớp và Màu** của hộp thoại *Cấu hình Dạng xem*.

Trong một mạng riêng lẻ, các đường kết nối tham gia tất cả các nút trong mạng đó. Mô hình, hoặc thứ tự chúng kết nối, được gọi là Cấu trúc liên kết mạng, được thảo luận bên dưới.



Các nút trong mạng được kết nối với nhau bằng các đường kết nối.

Các đường kết nối được hiển thị dưới dạng đường mảnh, liền nét. Các đường kết nối là một trợ giúp tuyệt vời trong quá trình bố trí linh kiện, giúp xác định vị trí và định hướng các thành phần được kết nối với nhau. Để giúp giảm bớt sự lộn xộn về hình ảnh, khi bạn di chuyển một thành phần, tất cả các đường kết nối sẽ bị ẩn, ngoại trừ các đường kết nối được kết nối với thành phần đó.

Ngoài việc là một hướng dẫn hữu ích trong quá trình đặt thành phần, các đường kết nối cũng là một hướng dẫn có giá trị trong quá trình định tuyến tương tác và tự động định tuyến. Bởi vì kết nối được theo dõi và cập nhật khi bạn làm việc, bạn có thể định tuyến đến bất kỳ điểm nào trên mạng để hoàn tất kết nối, bạn không phải định tuyến đến bảng điều khiển mà đường kết nối kết thúc.

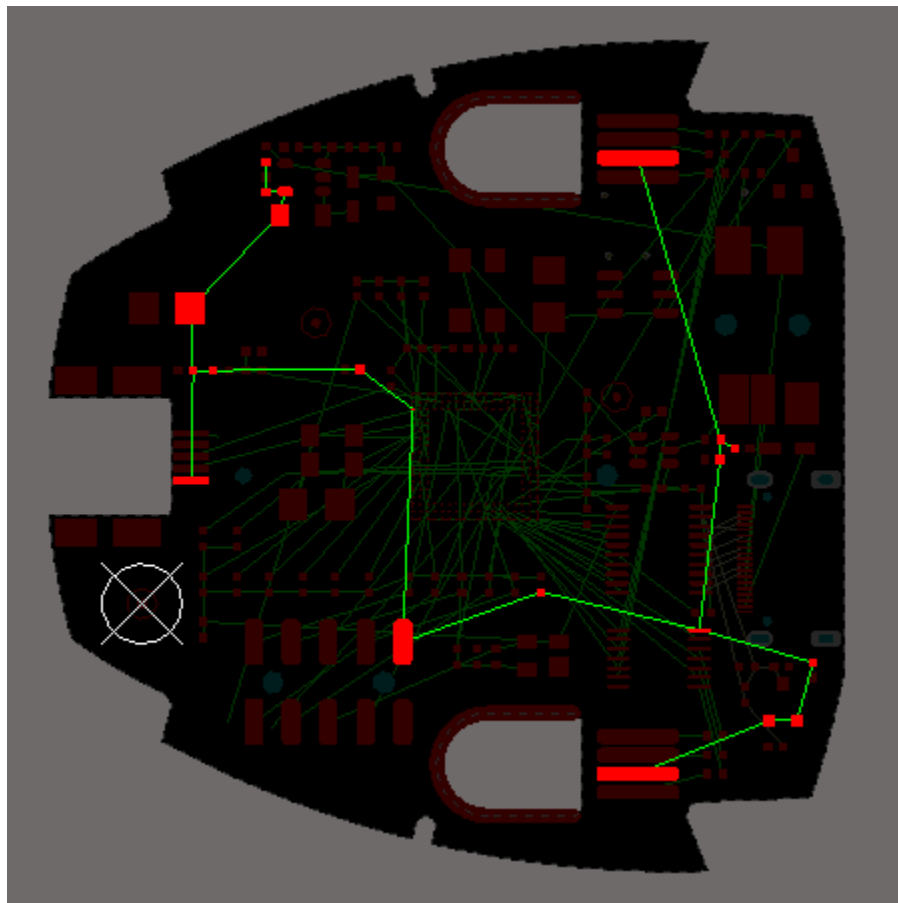
Mạng cấu trúc liên kết

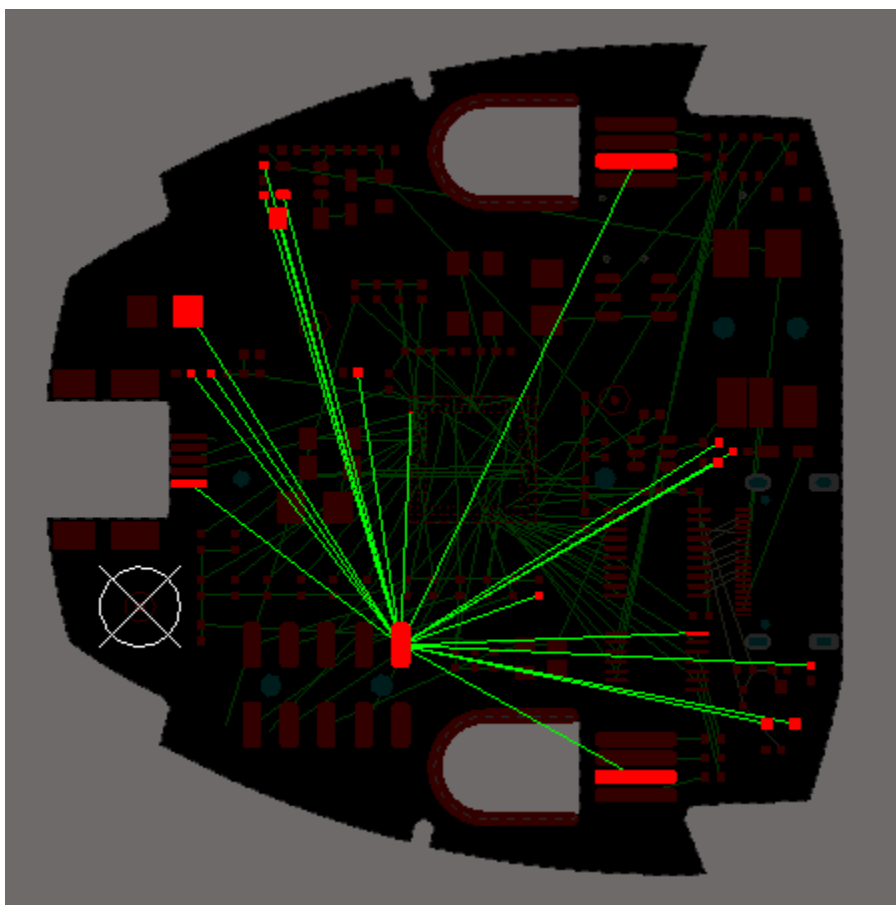
Mẫu hoặc thứ tự mà các nút trong mạng được kết nối với nhau được gọi là cấu trúc liên kết mạng. Cấu trúc liên kết mạng được kiểm soát bởi quy tắc thiết kế cấu trúc liên kết **định tuyến** áp dụng, quy tắc này mặc định là cấu trúc liên kết ngắn nhất. Ngắn nhất có nghĩa là các nút trong mạng được kết nối với nhau theo mô hình cung cấp độ dài kết nối tổng thể ngắn nhất cho mạng đó. Chiều dài tổng thể này được theo dõi khi bạn di chuyển một thành phần và mẫu của các đường kết nối sẽ tự động thay đổi để giữ cho chiều dài tổng thể ngắn nhất. Điều này có thể được quan sát trong hình ảnh động được hiển thị ở trên, nơi các đường nối xuống từ dưới cùng của thành phần chuyển động nhảy khi thành phần

đang được di chuyển - điều này xảy ra mỗi khi một trong các tấm đệm được kết nối di chuyển gần hơn đến một tấm đệm khác trong mạng của chúng.

Áp dụng cấu trúc liên kết được xác định trước

Các quy tắc thiết kế cấu trúc liên kết định tuyến bổ sung có thể được tạo để cấu hình mạng (hoặc lớp mạng) để sử dụng cấu trúc liên kết khác. Để chứng minh điều này, trong các hình ảnh được hiển thị bên dưới, quy tắc cấu trúc liên kết mặc định được hiển thị ở bên trái và cùng một mạng với cấu trúc liên kết định tuyến mới của Starburst đã được áp dụng được hiển thị ở bên phải. Trong một topo Starburst các kết nối tỏa từ pad với một **Loại Điện** của Source(loại mặc định cho tất cả các miếng là Load).





Đối với cấu trúc liên kết mặc định, các đường kết nối được đặt để cung cấp chiều dài kết nối tổng thể ngắn nhất. Trong cấu trúc liên kết Starburst, tất cả các đường kết nối đều tỏa ra từ một bảng Nguồn.

Áp dụng một cấu trúc liên kết tùy chỉnh

Trong một mạng riêng lẻ, kết nối giữa hai nút được gọi là Từ Đến. Để kiểm soát đường dẫn của các đường kết nối xuống ở mức pin-to-pin riêng lẻ, bạn có thể xác định thủ công Từ-Tos trong mạng, tạo một cấu trúc liên kết mạng tùy chỉnh một cách hiệu quả.

From-Tos được xác định bằng cách đặt bảng *PCB* sang chế độ **From-To Editor** . Quá trình xác định Từ Đến là chọn 2 nút trong mạng và nhấp vào nút **Thêm Từ Đến** . Để xác định rõ ràng From-Tos trong không gian làm việc, chúng được hiển thị dưới dạng đường đứt nét thay vì đường liền nét.

PCB

From-To Editor

Apply Clear Zoom Level...

☐ Zoom

87 Nets (1 Highlighted)

Net	Topology	Node Co...	Routed (mm)
VPP_ON	Shortest	4	0
VUSB	Shortest	4	0
TPS	Shortest	5	0
12V	Shortest	7	0
1V8	Shortest	10	0
5V0	Shortest	21	0
3V3	Shortest	48	0
GND	Shortest	85	0

21 Nodes on Net (2 Highlighted)

Name	Layer	Type
C21-1	Top Layer	Load
CN1-1	Top Layer	Load
D2-1	Top Layer	Load
D2-2	Top Layer	Load
IC1-T18	Top Layer	Load
IC5-14	Top Layer	Load
IC6-5	Top Layer	Load
JTAG1-10	Top Layer	Load
L3-1	Top Layer	Load
LED1-A	Top Layer	Load
LED2-A	Top Layer	Load

Add From To 5V0 (JTAG1-10 : CN1-1)

1 From-To on Net (1 Highlighted)

From Pad	To Pad	Net	Routed (mm)
JTAG1-10	CN1-1	5V0	0

Một From_To đã được xác định giữa 2 miếng đệm, hãy lưu ý cách dòng From-To được hiển thị dưới dạng gạch ngang thay vì liền mạch.

Để biết mô tả chi tiết về việc xác định From-Tos, hãy tham khảo bài viết [From-To Editor](#) .

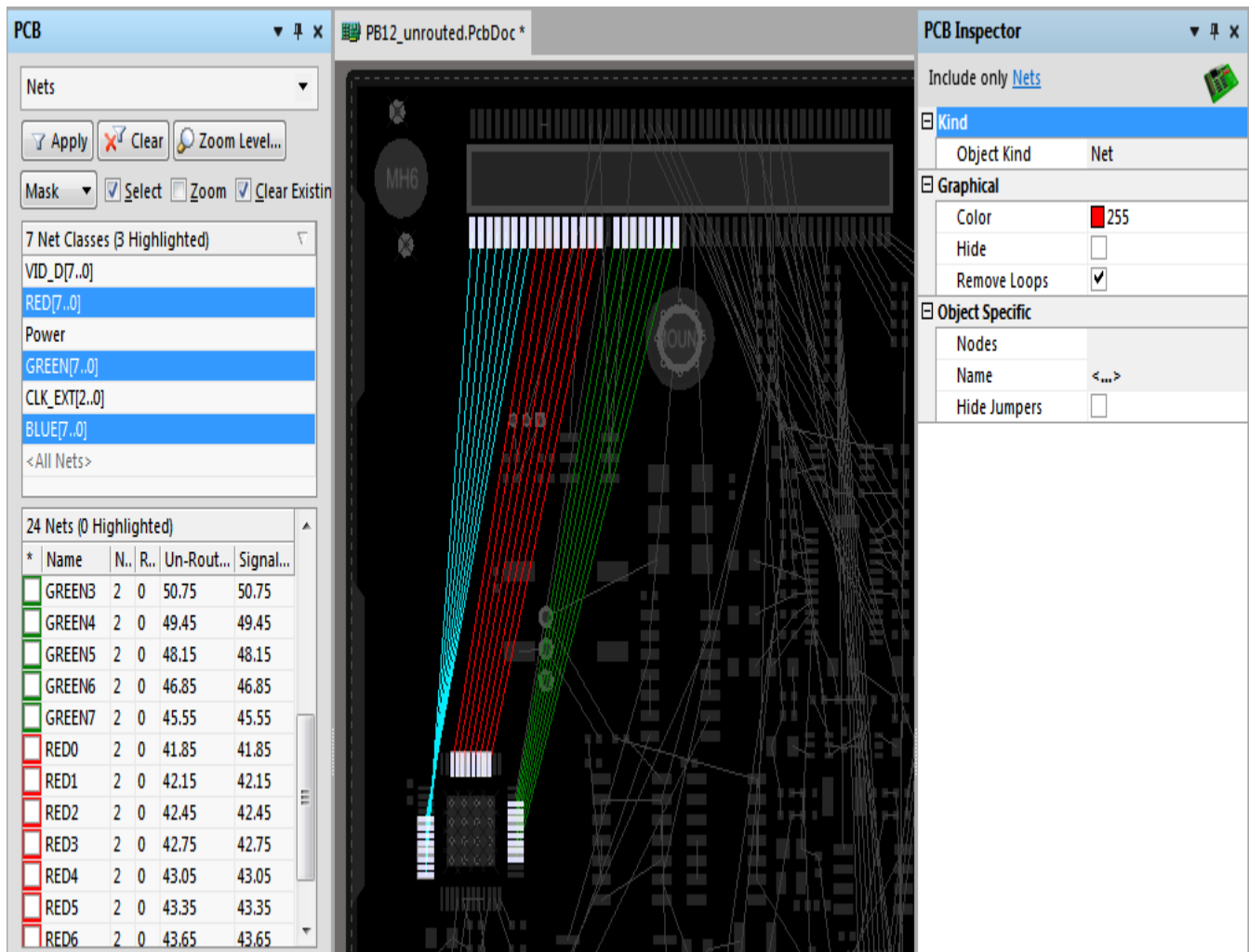
Quản lý hiển thị các đường kết nối

Các đường kết nối là một trợ giúp có giá trị để giúp đặt và định hướng các thành phần cũng như hướng dẫn bạn trong quá trình định tuyến. Tuy nhiên, sự hiện diện của chúng cũng có thể tạo ra nhiều sự lộn xộn về mặt hình ảnh. Để trợ giúp việc này, trình chỉnh sửa PCB bao gồm các tính năng sau để giúp nhà thiết kế quản lý việc hiển thị các đường kết nối:

- Ấn / hiển thị tất cả các đường kết nối bằng cách chuyển đổi trạng thái hiển thị của Lớp **Màu Mặc định** cho Lớp Hệ thống **Nets Mới** , trong tab **Lớp Bảng và Màu** của hộp thoại *Cấu hình Dạng xem*.
- Ấn / hiển các đường kết nối có chọn lọc, sử dụng các lệnh trong menu phụ **View »Connections** (nhấn phím tắt **N** để bật menu này lên). Tất cả các lệnh có sẵn đều có các phím tăng tốc, làm cho nó trở thành một phương pháp hiệu quả để thực hiện các tác vụ như ẩn tất cả các đường kết nối (**N** , **H** , **A**), sau đó hiển thị các đường kết nối cho một mạng cụ thể (**N** , **S** , **N**).
- Khi ở chế độ một lớp (Shift + S), chỉ hiển thị các đường kết nối kết nối với các miếng đệm thành phần nằm trên lớp đó. Kiểm soát điều này bằng cách sử dụng tùy chọn **Hiển thị Tất cả Kết nối ở Chế độ Lớp Đơn** trong tab **Tùy chọn Chế độ xem** của hộp thoại *Cấu hình Chế độ xem* .
- Đối với đường kết nối có đệm đầu và cuối nằm trên các lớp khác nhau, hãy hiển thị từng đường kết nối bằng cách sử dụng kết hợp màu của lớp bắt đầu và kết thúc. Kiểm soát điều này bằng cách sử dụng tùy chọn **Use Layer Colors For Connection Drawing** trong tab **View Options** của hộp thoại *View Configuration* .
- Chỉ định màu cho các đường kết nối trong một lưới, hoặc một tập hợp các lưới, để giúp dễ dàng xác định chúng. Điều này được thảo luận dưới đây.
- Mặt nạ hoặc Làm mờ tất cả các lưới, ngoại trừ những lưới bạn quan tâm. Đặt bảng *PCB* ở chế độ **Nets** , sau đó chọn **Dim** (làm mờ các đối tượng khác nhưng cho phép chỉnh sửa các đối tượng bị mờ) hoặc **Mặt nạ** (làm mờ các đối tượng khác và chỉ cho phép chỉnh sửa un- đối tượng mờ) trong trình đơn thả xuống, sau đó nhấp vào một mạng (hoặc Lớp Mạng). Tất cả các đối tượng sẽ bị mờ đi, ngoại trừ những đối tượng thuộc (các) mạng đã chọn, giúp dễ dàng nhìn thấy và làm việc với các đối tượng trong mạng đó.
- Trong khi di chuyển một thành phần, bạn có thể tạm thời tắt tính năng tối ưu hóa lại và hiển thị các đường kết nối bằng cách nhấn phím tắt **N**.

Gán màu cho các đường kết nối

Màu của **Màu mặc định** cho lớp Hệ thống **Nets Mới** là màu được gán cho các đường kết nối trong mỗi mạng, khi mạng được tạo lần đầu tiên trong trình chỉnh sửa PCB trong quá trình chuyển từ trình chỉnh sửa giản đồ. Để thay đổi màu của các đường kết nối cho một mạng đã tồn tại trong trình chỉnh sửa PCB, bạn có thể chỉnh sửa nó cho một mạng cụ thể bằng cách nhấp đúp vào tên mạng trong bảng *PCB* . Đối với nhiều lưới, hãy chọn chúng trong bảng *PCB* và sử dụng *bảng Kiểm tra PCB* để chỉnh sửa màu của tất cả chúng (đặt bảng thành *Chỉ bao gồm các lưới*). Đối với ví dụ được hiển thị trong hình ảnh bên dưới, Lớp Mạng được chọn trong bảng điều khiển, sau đó màu sắc được thay đổi trong Trình *kiểm tra PCB* bảng cho tất cả các lưới trong lớp đó.



Cung cấp ý nghĩa cho vai trò của các lưới khác nhau bằng cách thay đổi màu sắc của các đường kết nối của chúng. Trong hình ảnh này, tất cả các lưới khác đều được che mặt, hãy di chuột để xem sự khác biệt khi không có mặt nạ nào được áp dụng.

Hướng dẫn Định vị Thành phần

Khi bạn di chuyển một thành phần trong không gian làm việc, một đường kẻ dày màu xanh lá cây hoặc màu đỏ sẽ được hiển thị, di chuyển từ một điểm trong thành phần đến một vị trí trên bảng. Đường này được gọi là Vector Vị trí Tối ưu, chức năng của nó là cho biết vị trí mới tốt hơn (xanh) hay xấu hơn (đỏ) so với vị trí trước đó.

Vector có hai thuộc tính riêng biệt: vị trí mục tiêu được đề xuất của nó; và màu sắc của nó.

Để xác định vị trí cho mỗi đầu của vector, đối tượng địa lý sử dụng tâm của hình đa giác được xác định bởi vị trí của các điểm cuối của các đường kết nối. Có 2 trung tâm được quan tâm, một được xác định bởi các đầu của đường kết nối chấm dứt trên thành phần bạn đang di chuyển (trung tâm thành phần), tâm thứ hai được xác định bởi các đầu khác của tập hợp các đường kết nối đó (trung tâm vị trí mục tiêu).

Vector Vị trí Tối ưu được vẽ giữa 2 trung tâm này, với phần cuối của thành phần được đánh dấu bằng một dấu chấm. Bởi vì nó là một chỉ báo tương đối, khi bạn nhấp lần đầu tiên để bắt đầu di chuyển một thành phần, vector luôn được vẽ bằng màu xanh lá cây. 2 trọng tâm liên tục được tính toán lại khi bạn di chuyển thành phần, vì các đường kết nối có thể di chuyển từ vùng đệm này sang vùng đệm khác khi chúng được tự động tối ưu hóa lại để duy trì cấu trúc liên kết mạng áp dụng cho thành phần đang di chuyển. Do sự tái tối ưu hóa ròng này, đầu cuối đích của OPV có thể nhảy xung quanh khi thành phần được di chuyển. Nếu các trung tâm di chuyển ra xa nhau và OPV dài hơn, nó có thể chuyển sang màu đỏ. Nếu các trung tâm di chuyển gần nhau hơn và OPV trở nên ngắn hơn, nó có thể chuyển sang màu xanh lục.

Chiều dài của vector không phải là điều kiện duy nhất được sử dụng để thiết lập màu, màu của OPV còn bị ảnh hưởng bởi chiều dài tổng thể của các đường kết nối gắn với thành phần chuyển động. Nếu việc di chuyển thành phần dẫn đến chiều dài tổng thể của các đường kết nối tăng lên, thì OPV sẽ chuyển sang màu đỏ. Ngoài ra, nếu việc di chuyển thành phần dẫn đến chiều dài tổng thể của các đường kết nối giảm xuống, thì nó sẽ chuyển sang màu xanh lục.

Mặc dù độ dài vector đang tăng lên, nó vẫn có màu xanh lục vì độ dài tổng thể của các đường kết nối ngày càng ngắn. Khi xoay linh kiện, độ dài kết nối tăng lên nên OPV sẽ chuyển sang màu đỏ.

Hãy nhớ rằng OPV là một hướng dẫn tương đối, mỗi khi bạn đặt thành phần, vị trí mới đó sẽ trở thành điểm bắt đầu cho các phép tính vào lần tiếp theo bạn di chuyển thành phần đó.

Nếu thiết kế bao gồm các thành phần có số lượng pin cao, thì việc tạo tất cả kết nối bằng các dây riêng lẻ là không thực tế. Nhiều lưới có thể được đóng gói thành một **Bus** nếu chúng là thành viên của một tập hợp số tăng dần, chẳng hạn như Data0, Data1, v.v. Ngoài ra, bất kỳ sự kết hợp nào giữa lưới và xe buýt đều có thể được đóng gói thành một **Khai thác tín hiệu**, cung cấp một cách trực quan và hợp lý để chuyển nhiều lưới trong suốt thiết kế của bạn.

