

Arhitecturi Built-In Self-Test

Probleme propuse

Oprițoiu Flavius
flavius.opritoiu@cs.upt.ro

September 18, 2023

Problema 1

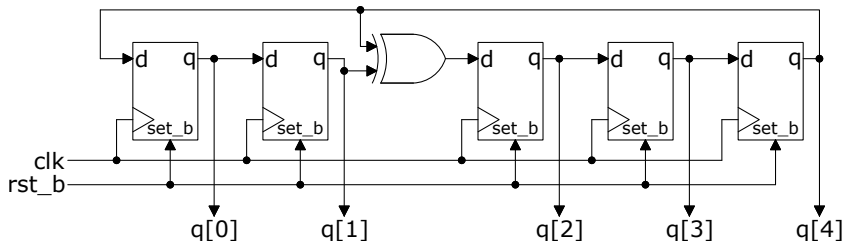
Construiți un bistabil de tip D având intrări asincrone de set și, respectiv, de reset, ambele active la 0. Intrarea asincronă de set este mai prioritara decât cea de reset. Interfața dispozitivului este descrisă mai jos:

```
1 module d_ff (  
2     input  clk ,      //intrare tact  
3     input  rst_b ,    //intrare reset , aduce iesirea la 0  
4     input  set_b ,    //intrare set , aduce iesirea la 1  
5     input  d ,        //intrare sincrona de date  
6     output reg q      //iesire bistabil  
7 );
```

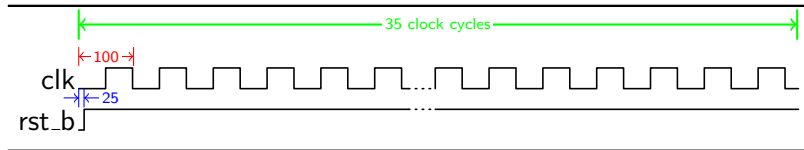
Nota: nu se va construi modul testbench.

Problema 2

Construiți arhitectura *lfsr5b* ilustrată mai jos:

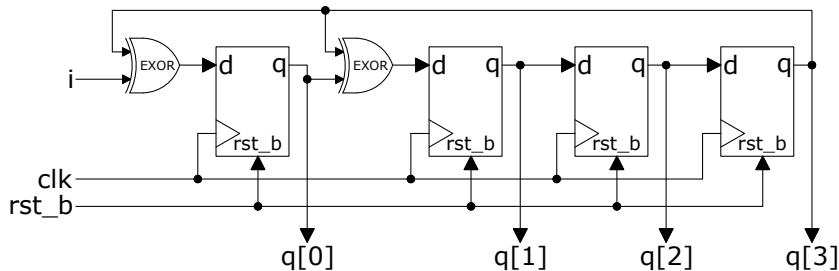


Determinați periodicitatea secvenței de la ieșirea unității utilizând un testbench care generează intrările ca în diagrama de timp următoare:



Problema 3

Construiți arhitectura *sisr4b* ilustrată mai jos:



Nota: nu se va construi modul testbench.

Problem 4

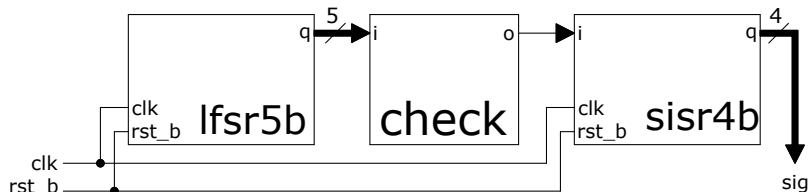
Construiți un modul numit *check* având o intrare i pe 5 biți și o ieșire o pe 1 bit. Ieșirea este activă dacă numărul fără semn de la intrare este de forma $i = 4k - 3$, cu $k \in \mathbb{N}$. Interfața dispozitivului este descrisă mai jos:

```
1 module check (  
2     input  [4:0] i ,  
3     output o  
4 );
```

Nota: nu se va construi modul testbench.

Problema 5

Construiți arhitectura *bist* ilustrată mai jos:



Testați unitatea cu un testbench care generează intrările ca în diagrama de timp de mai jos. Determina care este valoarea semnăturii (semnalul *sig*) după 31 de cicluri de tact.

