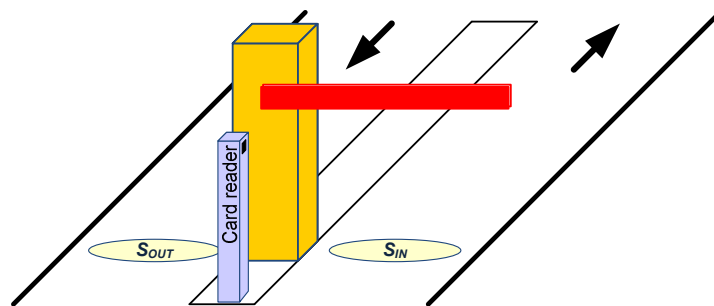


1. Introdução

De forma a preparar e facilitar o desenvolvimento do mini-projeto final, é disponibilizado este enunciado de um micro-projeto que deve ser realizado de forma autónoma, em grupos de 2 alunos. Este micro-projeto é igual para todos os alunos, e tem como objetivo fundamental a consolidação de conceitos e técnicas a aplicar no mini-projeto final. O micro-projeto possui um peso de 5% na classificação da componente prática da unidade curricular.

2. Descrição geral

Pretende-se implementar um sistema de controlo do acesso a um parque de estacionamento. A entrada no parque é controlada através de uma cancela motorizada e a saída é livre, tal como esquematizado na figura seguinte.



O sistema inclui os seguintes sensores:

- S_{IN} – sensor que deteta a presença de um veículo na faixa de entrada no parque. A saída do sensor é digital, possuindo um dos seguintes valores: 1 – veículo sobre o sensor; 0 – nenhum veículo sobre o sensor.
- S_{OUT} – sensor que deteta a presença de um veículo na faixa de saída do parque, com funcionamento semelhante ao anterior: 1 – veículo sobre o sensor; 0 – nenhum veículo sobre o sensor.

A entrada no parque é limitada a portadores de cartão específico, cuja validação é feita pelo leitor localizado junto da cancela. Sempre que o leitor deteta um cartão válido, gera um pulso positivo. O sistema dispõe ainda de um painel onde é apresentado o número de lugares vagos no parque, ou a indicação "**FULL**" no caso de o parque estar completo.

3. Implementação

A implementação deste sistema deve seguir uma estratégia faseada, de acordo com a descrição que se segue, em que cada uma das fases deve corresponder a um novo projeto (no Altera Quartus Prime). Para cada uma das fases deverá:

- definir uma arquitetura adequada para o sistema e elaborar um diagrama lógico completo com todos os módulos, portas e ligações que o constituem;
- efetuar a modelação em VHDL de cada um dos blocos, à excepção do *top level* que deve ser implementado com recurso a representação esquemática;
- simular o comportamento dos blocos mais relevantes e do sistema global;
- sintetizar e implementar o circuito, testando-o convenientemente no *kit* DE2-115.

Os módulos instanciados e interligados no *top-level* devem ser tipicamente portas lógicas, (des)codificadores, multiplexadores, registos, contadores, temporizadores, circuitos

aritméticos, comparadores ou outros de complexidade análoga. Defina uma arquitetura, decompondo adequadamente o sistema, de forma a facilitar o seu desenvolvimento e validação.

Fase 1

Quando no leitor de cartões é detetado um cartão válido, a cancela abre durante um tempo fixo de 10 segundos. A deteção do cartão deve ser simulada pela entrada **KEY(0)** do *kit* DE2-115 e a abertura da cancela pela saída **LEDR(0)**.

Fase 2

A abertura e o fecho da cancela devem ser controlados por duas saídas da placa, do seguinte modo: abertura – **LEDR(0)** ativa durante 1 segundo; fecho – **LEDR(1)** ativa durante 2 segundos. A cancela está aberta durante 10 segundos (1 + 7 + 2) e, durante esse tempo, a saída **LEDG(7)** fica intermitente, piscando a uma frequência de 2Hz.

Fase 3

É acrescentado o sensor **S_{IN}** que deteta a presença de um veículo na faixa de entrada do parque. Nesta fase esse sensor vai ser usado para impedir que a cancela feche quando o veículo ainda se encontra na zona de entrada, do seguinte modo: quando for atingido metade do tempo de abertura da cancela (5 segundos) o sistema verifica a saída do sensor **S_{IN}**; enquanto o sensor apresentar o valor lógico '1' (veículo detetado sobre o sensor), a contagem remanescente do tempo é suspensa, sendo reativada quando o veículo deixar de ser detetado. No restante, o funcionamento é semelhante ao descrito na fase 2. O sensor de entrada deve ser simulado pela entrada **KEY(1)**.

Fase 4

Nesta fase é acrescentado o sensor **S_{OUT}** de deteção de veículo na faixa de saída e um conjunto de 4 *displays* de 7 segmentos destinados a indicar o número de vagas disponíveis no parque (com o valor máximo de 99), ou a palavra "**FULL**", a piscar com uma frequência de 2Hz, no caso de o parque estar completo. Sempre que o sensor de entrada (**S_{IN}**) passar do valor lógico '1' para o valor lógico '0', o número de vagas deve ser decrementado de 1 unidade; por seu lado, sempre que o sensor de saída (**S_{OUT}**) passar do valor lógico '1' para o valor lógico '0', o número de vagas deve ser incrementado de 1 unidade. A entrada no parque só é possível quando o número de vagas for superior a zero. O sensor de saída deve ser simulado pela entrada **KEY(2)**.

4. Submissão

Cada grupo deverá submeter o micro-projeto, por e-mail para o docente da sua turma prática, até 48 horas antes da respetiva aula da semana de 4 a 8 de abril de 2016. O e-mail deverá:

- ter como assunto "**LSDig, Micro-projeto, Pi, Gj, NMec1, NMec2**", em que "**i**" e "**j**" devem ser substituídos, respetivamente, pelo número da turma e do grupo e "**NMec1**" e "**NMec2**" devem ser substituídos pelos números mecanográficos dos alunos do grupo;
- indicar qual a percentagem de trabalho atribuída a cada um dos elementos do grupo;
- ser assinado pelos dois elementos do grupo (número mecanográfico e nome);
- ter como anexo um ficheiro **ZIP** ou **TGZ** contendo os projetos completos (um relativo a cada fase do trabalho) criados no Altera Quartus Prime, mas "limpos" (i.e. sem ficheiros resultantes da compilação – menu Project → Clean Project, opção "All revisions" no Altera Quartus Prime);
- incluir um ficheiro SOF relativo a cada fase do trabalho que permita a programação imediata da FPGA com o sistema desenvolvido.