

LABORBERICHT

AD-DA Wandler

Studiengang Informatik / Informationstechnik
an der Dualen Hochschule Baden-Württemberg
Stuttgart

von
Paul Walker & Jens Hocke

Inhaltsverzeichnis

1 Versuch Nr.1	3
1.1 Genutzte Geräte und Bauteile	3
1.2 Versuchsaufbau	3
1.3 Messung	4
1.3.1 Integrale Nichtlinearität	4
1.3.2 Differenzielle Nichtlinearität	4
1.3.3 Konversionszeit	6
2 Versuch Nr.2	6
2.1 Genutzte Geräte und Bauteile	7
2.2 Versuchsaufbau	7
2.3 Messung	7
3 Versuch Nr.3	9
3.1 Genutzte Geräte und Bauteile	9
3.2 Versuchsaufbau	9
3.3 Messung	10
3.3.1 Analog Error Signal	10
3.3.2 Aliasing Effekt	11

Abkürzungsverzeichnis

ADC	Analog Digital Converter	3
DAC	Digital Analog Converter	6
DMM	Digitales Multimeter	3
DNL	Differenzielle Nichtlinearität	3
FSR	Full Scale Range	4
INL	Integrale Nichtlinearität	3
LED	Light Emitting Diode	3
OpAmp	Operationsverstärker	9
TTL	Transistor Transistor Logik	3

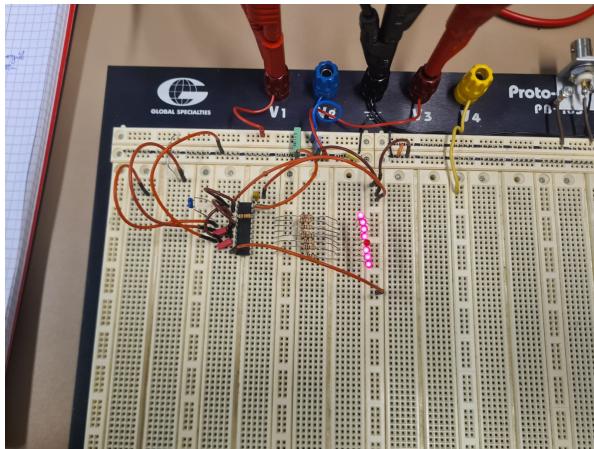


Abbildung 1: Versuchsaufbau

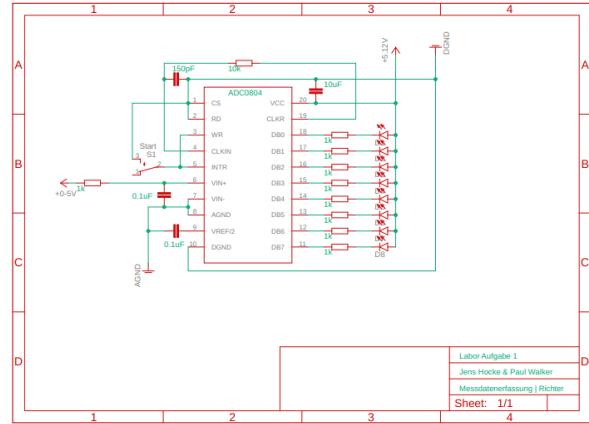


Abbildung 2: Schaltung

1 Versuch Nr.1

Es soll die Integrale Nichtlinearität (INL) und die Differenzielle Nichtlinearität (DNL) im mittleren Bereich, sowie die Konversionsrate des Analog Digital Converter (ADC) gemessen werden.

1.1 Genutze Geräte und Bauteile

Digitales Multimeter (DMM): FLUKE 87 V True RMS Multimeter

Netzgerät: BASETech BT-153

ADC: ADC0804 (National Semiconductor)

1.2 Versuchsaufbau

Dafür wird die Schaltung in Abbildung 2 und der Versuchsaufbau in Abbildung 1 verwendet.

Dabei ist zu beachten, dass der analoge Masseanschluss und der digitale Masseanschluss des ADC bis zum Netzgerät getrennt verlaufen sollten, um Störungen zu vermeiden.

Für unsere Anwendung wird eine Referenz/Versorgungsspannung von 5.12V gewählt, um eine Auflösung von $20mV/LSB$ zu erreichen. Um die Eingangsspannung möglichst genau einzustellen wird sie direkt am Netzgerät mit dem DMM überprüft. Auf dem Referenzschaltplan des Datenblattes des ADC ist der $V_{ref}/2$ Eingang des ADC zusätzlich beschaltet. Dieser erhöht die Genauigkeit der Schaltung. Für unsere Anwendung wird er allerdings nicht benötigt.

Der ADC hat einen differenziellen analog Eingang. Da in unserer Schaltung aber nur eine einfache analoge Eingangsspannung digitalisiert werden soll, wird der negative Differenzielle Eingang $V_{IN}(-)$ auf GND gesetzt und $V_{IN}(+)$ als einfacher analoger Eingang verwendet. Die analoge Eingangsspannung wird für den Versuch direkt vom Netzgerät bezogen und für bessere Genauigkeit am Netzgerät mit einem DMM gemessen.

Digital	V_{in}	ΔV_{in}	Abweichung von der Idealgeraden
15 → 16	0,31V → 0,316V	6mV	10mV ; -4mV
31 → 32	0,612V → 0,636V	24mV	-8mV ; -4mV
47 → 48	0,935V → 0,953V	18mV	-5mV ; -7mV
63 → 64	1,25V → 1,27V	20mV	-10mV ; -10mV
79 → 80	1,575V → 1,595V	20mV	-5mV ; -5mV
95 → 96	1,887V → 1,91V	23mV	-13mV ; -10mV
111 → 112	2,2V → 2,215V	15mV	-20mV ; -25mV
127 → 128	2,52V → 2,54V	20mV	-20mV ; -20mV
143 → 144	2,837V → 2,86V	23mV	-23mV ; -20mV
159 → 160	3,16V → 3,18V	20mV	-20mV ; -20mV
175 → 176	3,476V → 3,491V	15mV	-24mV ; -29mV
191 → 192	3,79V → 3,828V	38mV	-30mV ; -12mV
207 → 208	4,115V → 4,137V	22mV	-25mV ; -23mV
223 → 224	4,428V → 4,444V	16mV	-32mV ; -36mV
239 → 240	4,74V → 4,756V	16mV	-40mV ; -44mV
254 → 255	5,046V → 5,055V	9mV	-34mV ; -45mV

Tabelle 1: Werte

Die Logik Ausgänge des ADC sind low-aktive Transistor Transistor Logik (TTL) Ausgänge. Dadurch wird ein 1 Bitwert von einer nicht leuchtenden und ein 0 Bitwert von einer leuchtenden LED symbolisiert. Die LEDs können auch nicht umgekehrt beschalten werden, da das zu Störungen im ADC führen würde.

1.3 Messung

1.3.1 Integrale Nichtlinearität

Es soll die INL des ADC über den gesamten Bereich gemessen werden. Es werden 16 gleich große und in der Full Scale Range (FSR) gleichmäßig verteilte Übergänge des Bitmusters gemessen.

Dafür wird die analoge Eingangsspannung mit dem DMM gemessen und protokolliert. Daraufhin wird sie erhöht bis der nächste Bit-Sprung geschieht. Der Wert bei dem der Bit-Sprung auftritt, wird auch gemessen und protokolliert.

In Abbildung 3 und in Tabelle 1 lässt sich ein gain Fehler feststellen. Dieser Fehler kann vom Bauteil kommen oder aber von einer falschen Einstellung von V_{ref} . Korrigieren lässt sich der Fehler durch Anpassen von V_{ref} .

Massive Fehler in den Differenzspannungen sind nicht erkennbar, der Wert liegt wie erwartet überall bei etwa 20mV (siehe Abbildung 4)

1.3.2 Differenzielle Nichtlinearität

Es soll die DNL über den mittleren Bereich des ADC gemessen werden. Dazu werden neun symmetrisch um die Bereichsmitte liegende Werte gemessen. Das Messverfahren ist

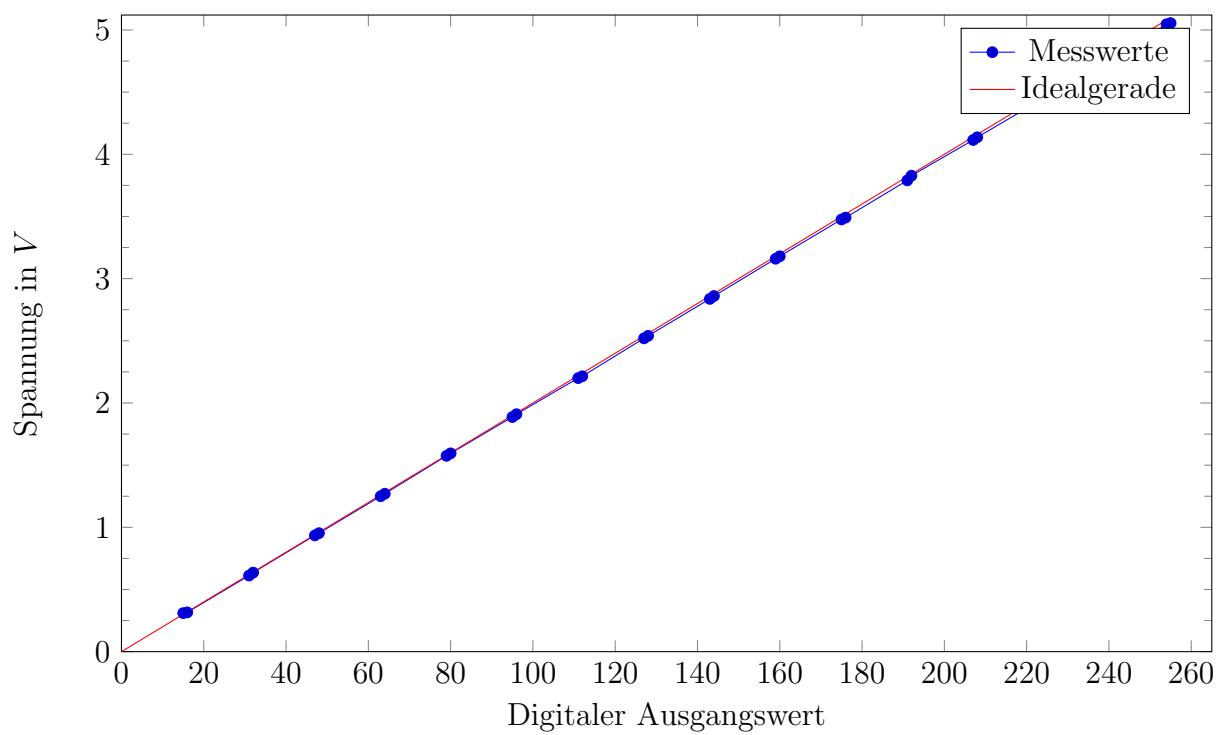


Abbildung 3: Übertragungskennlinie INL

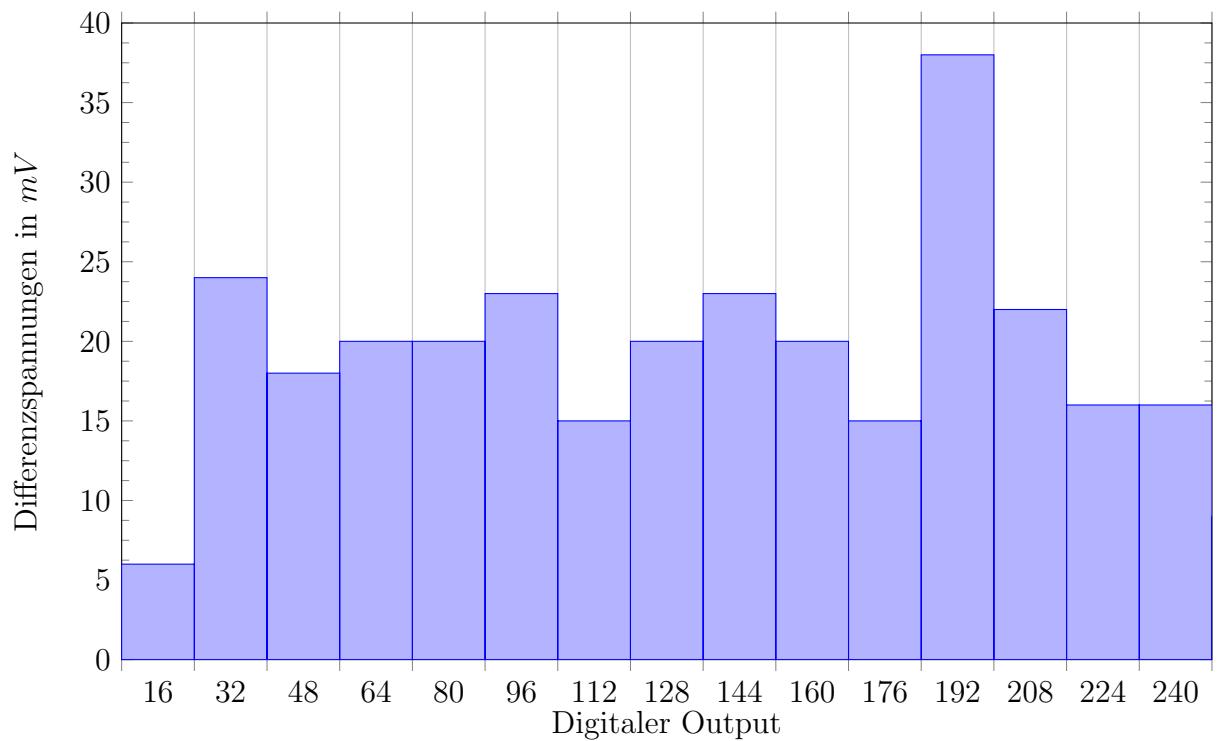


Abbildung 4: Differenzspannungen INL

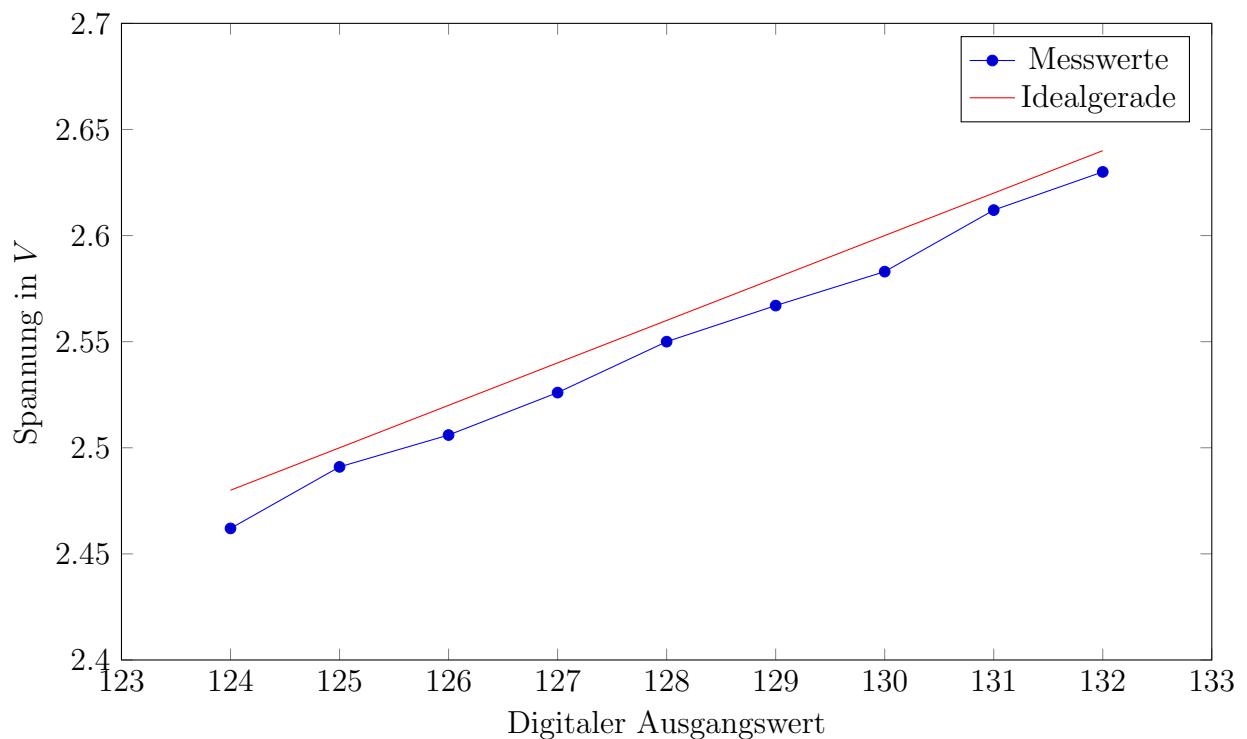


Abbildung 5: Übertragungskennlinie DNL

das gleiche wie in 1.3.1

Es ist wie in 1.3.1 ein Offsetfehler erkennbar (Abbildung 5). In den Differenzspannungen (Abbildung 6) ist kein nennenswerter Fehler feststellbar. Monotonieverletzungen sind auch nicht erkennbar (Abbildung 5).

1.3.3 Konversionszeit

Die Clock-Frequenz des ADC kann über die Clock-Pins des ADC gemessen werden und beträgt 418kHz

Die Konversionszeit kann direkt am Interrupt Eingang gemessen werden, da der ADC in unserem Fall im „Free Running Mode“ arbeitet und damit maximal schnell konvertiert. Die Konversionsrate beträgt $5,87\text{kHz}$ und die Konversionszeit damit $170,3\mu\text{s}$

Damit benötigt der ADC 71 Clock-Zyklen zum Konvertieren eines Wertes.

2 Versuch Nr.2

Es soll die Monotonie, die Linearität und die Einschwingzeit des Digital Analog Converter (DAC) gemessen werden.

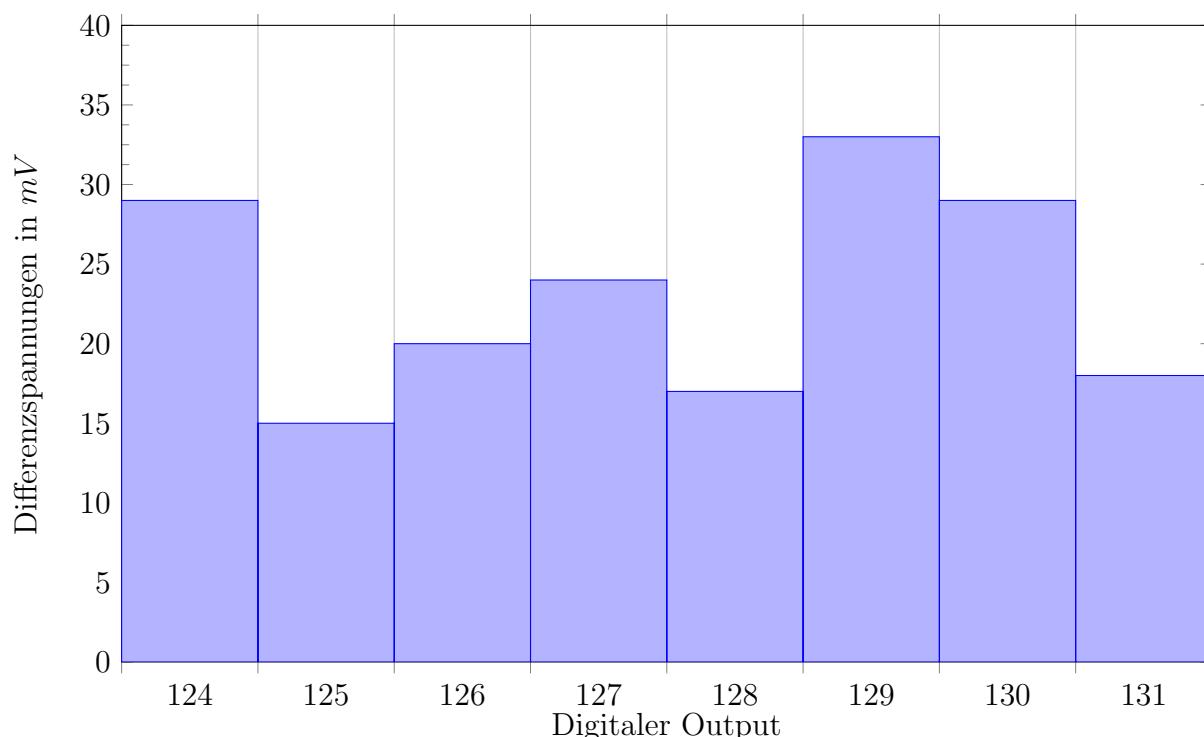


Abbildung 6: Differenzspannungen DNL

2.1 Genutzte Geräte und Bauteile

Digitales Multimeter: FLUKE 87 V True RMS Multimeter

Netzgerät: BASETech BT-153

Funktionsgenerator: Tektronix AFG3022 Dual Channel Arbitrary/Function Generator

Oszilloskop: Keysight DSOX1102A Digital Storage Oscilloscope

DAC: DAC ZN429 (Ferranti)

2.2 Versuchsaufbau

Für die Messung wird die Schaltung in Abbildung 8 und der Versuchsaufbau in Abbildung 7 verwendet.

Es ist zu beachten, dass der DAC eine Referenzspannung von 2,56V aber eine Versorgungsspannung von 5V benötigt.

Es wird der analoge Output des DAC mit dem Oszilloskop gemessen. Die Messung wäre zwar auch mit einem DMM möglich, allerdings besitzt das Oszilloskop in dieser Anwendung eine höhere Genauigkeit, da eine Spannungsdifferenz gemessen werden soll. Bei der Messung ist der Innenwiderstand nicht zu beachten, da dieser hochohmig ist.

2.3 Messung

Um die Monotonie und Nichtlinearität des DAC zu messen, werden schrittweise Bitmusters, bei denen genau ein Bit gesetzt ist zwischen diesem und dem darunterliegenden

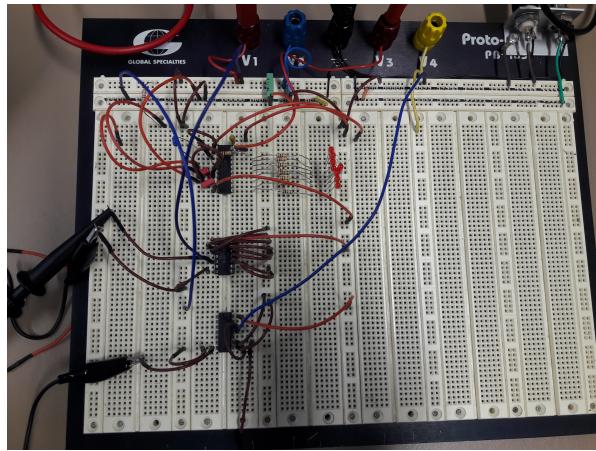


Abbildung 7: Versuchsaufbau

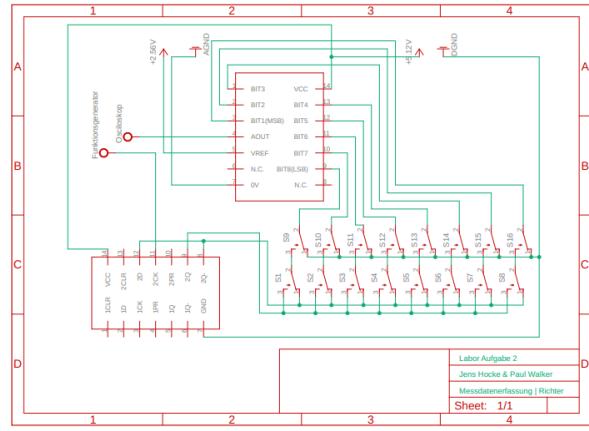


Abbildung 8: Schaltung

Digital	ΔU_{out}	monoton?
0000 0001 → 0000 0000	9, 5mV	✓
0000 0010 → 0000 0001	9, 5mV	✓
0000 0100 → 0000 0011	9, 8mV	✓
0000 1000 → 0000 0111	9, 675mV	✓
0001 0000 → 0000 1111	9, 425mV	✓
0010 0000 → 0001 1111	9, 5mV	✓
0100 0000 → 0011 1111	10, 075mV	✓
1000 0000 → 0111 1111	12, 25mV	✓
0000 0000 → 1111 1111	2, 375V	✓

Tabelle 2: Werte

muster gewechselt. Dieser Sprung wird dann am Oszilloskop gemessen.

So werden alle Bit-Stellen Schritt für Schritt getestet.

Das Ergebnis ist eine gute Linearität mit $\Delta U_{out} \approx 10mV$. Für eine Ideale Linearität werden für eine Auflösung von 8Bit bei einer Versorgungsspannung von $2.56V$ wird der Wert $10mV/LSB$ erwartet. Es wird noch von Linearität gesprochen so lange $\Delta U_{out} < 2LSB$. Damit ist der DAC sehr stark linear.

Die Messungen haben außerdem ergeben, dass der DAC durchgängig linear ist. Denn ein positiver Bit-Sprung erzeugt in jedem Fall eine Positive U_{out} Flanke.

In Abbildung 9 ist das Einschwingverhalten des DAC für den Übergang $0000\ 0000 \rightarrow 1111\ 1111$ dargestellt. Da sich bei diesem Bitmuster die alle Bits ändern und ΔU_{out} am höchsten ist, ist es ideal für die Feststellung der Einschwingzeit. Die Zeit bis 10% von U_{outMAX} erreicht sind, beträgt $90ns$. Die Zeit bis 90% von U_{outMAX} erreicht sind, beträgt $690ns$.



Abbildung 9: Einschwingverhalten

3 Versuch Nr.3

Es soll der analoge Fehler der Hintereinanderschaltung von ADC und DAC gemessen werden.

3.1 Genutzte Geräte und Bauteile

Digitales Multimeter: FLUKE 87 V True RMS Multimeter

Netzgerät 1: BASETech BT-153

Netzgerät 2: PeakTech DC Dual Power Supply 6210

Funktionsgenerator: Tektronix AFG3022 Dual Channel Arbitrary/Function Generator

Oszilloskop: Keysight DSOX1102A Digital Storage Oscilloscope

DAC: DAC ZN429 (Ferranti)

ADC: ADC0804 (National Semiconductor)

3.2 Versuchsaufbau

Für die Messung wird die Schaltung in Abbildung 11 und der Versuchsaufbau in Abbildung 10 verwendet.

Diese Schaltung liefert als Ausgangsspannung den Fehler der Hintereinanderschaltung von ADC und DAC. Dabei sollen allerdings nur Differenzfehler gemessen werden, Offsetfehler sollen nicht betrachtet werden. Daher muss die Verstärkerschaltung nach dem DAC einstellbar gemacht werden. Dies geschieht über ein Potenziometer. Als Ausgangswert wird die Verstärkerschaltung über das Potenziometer auf eine Verstärkung von 4 gesetzt. Damit werden auch die unterschiedlichen Arbeitsspannungen des ADC und DAC und der Innenwiderstand des DAC ausgeglichen.

Es werden insgesamt 3 Versorgungsspannung benötigt. Der DAC benötigt 5V Versorgungsspannung und 2,56V Referenzspannung. Der ADC benötigt 5,12V Versorgungs-/Referenzspannung. Der Operationsverstärker (OpAmp) benötigt $\pm 14V$ Versorgungsspannung.

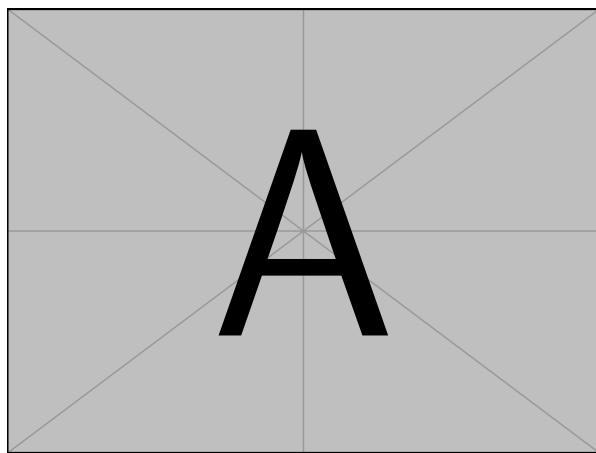


Abbildung 10: Versuchsaufbau

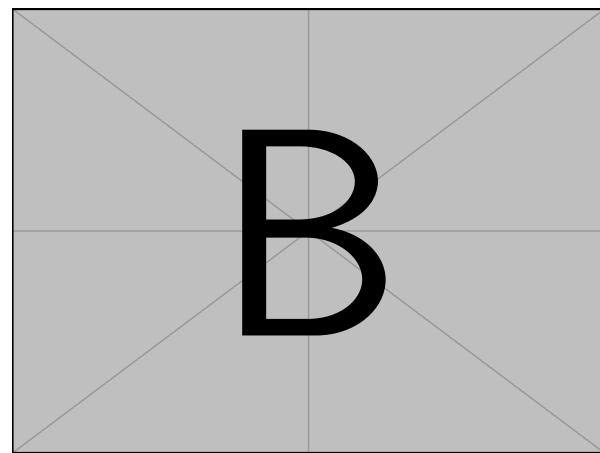


Abbildung 11: Schaltung

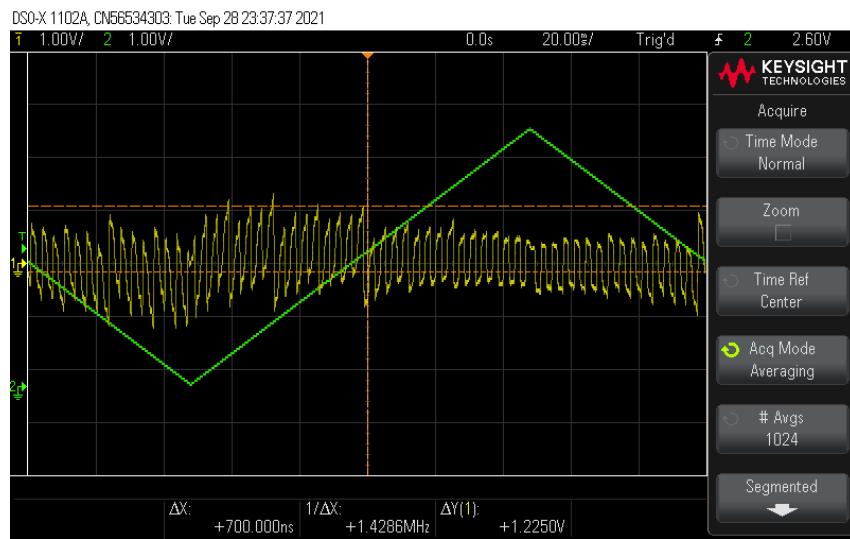


Abbildung 12: Fehler der Schaltung

3.3 Messung

3.3.1 Analog Error Signal

Es wird der Fehler der Hintereinanderschaltung des ADC und DAC am Ausgang gemessen.

In Abbildung 12 ist erkennbar, dass das Fehlersignal in etwa horizontal und gleichmäßig verläuft.

Aus diesem Fehlersignal kann der Fehler des ADC ungefähr bestimmt werden, da dieser den größten Einfluss auf den Fehler hat.

Der Fehler des ADC kann mit dieser Formel aus dem Output der Schaltung bestimmt werden. Aufgrund der 10-Fachen Verstärkung muss ΔU durch 10 geteilt werden.

$$\text{FehlerADC} \approx \left(\frac{\frac{\Delta U}{10}}{20mV}\right)_{LSB} - 1 = \left(\frac{\frac{1,45V}{10}}{20mV}\right)_{LSB} = \pm 6LSB$$

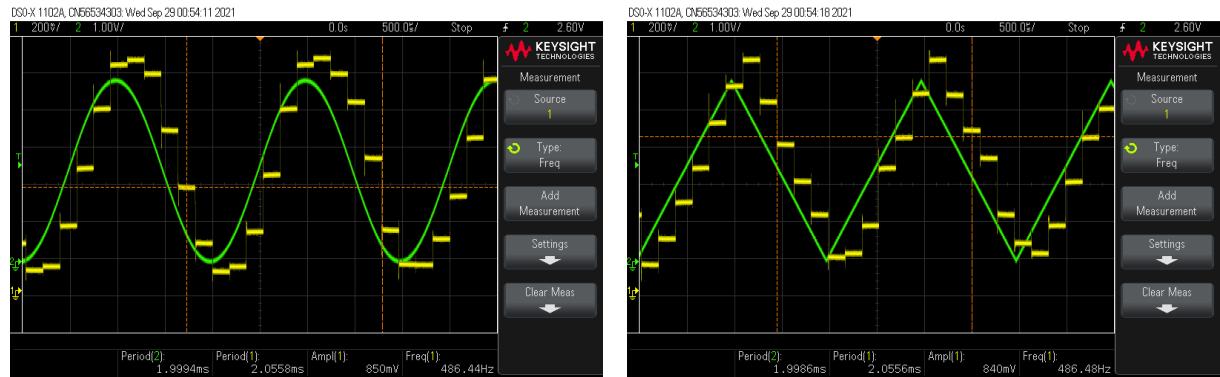


Abbildung 13: Sinus Signal

Abbildung 14: Dreieck Signal

3.3.2 Aliasing Effekt

Nun wird das Signal direkt am Ausgang des DAC gemessen und mit dem Eingangssignal verglichen. Dabei fällt auf, dass es bei hohen Frequenzen am Ausgang immer schwerer wird verschiedene Signale zu unterscheiden.

So lässt sich ab etwa 500Hz fast kein Unterschied zwischen einem Sinus Signal (Abbildung 13) und einem Dreieck Signal (Abbildung 14) finden.

Grundsätzlich kann man sagen, dass Signale ab der halben Abtastfrequenz aufwärts nicht mehr unterscheidbar sind. Es entstehen Schwebungszustände. Man spricht auch vom Nyquist-Kriterium.