- Considerando que no endereço de memória acedido pela instrução "lb \$t0, 0xFF(\$t1)" está 7. armazenado o valor 0x82, o valor armazenado no registo destino no final da execução dessa instrução é: a. 0xFF. b. 0x82. c. 0xFFFFFF82.
- A instrução virtual "bgt \$t8, \$t9, target" da arquitectura MIPS decompõe-se na seguinte 8. sequência de instruções nativas:
 - a. "slt \$1,\$t8,\$t9" seguida de "bne \$1,\$0, target". b. "slt \$1,\$t9,\$t8" seguida de "bne \$1,\$0, target". (c.)"slt \$1,\$t8,\$t9" seguida de "beq \$1,\$0, target". d. "slt \$1,\$t9,\$t8" seguida de "beg \$1,\$0, target".
- 9. Os endereços mínimo e máximo para os quais uma instrução "bne" presente no endereço 0x00430210 pode saltar são: a 0x00000000, 0xFFFFFFF.
 - b. 0x00000000, 0x0FFFFFC. c. 0x00428214, 0x00438213.
- d. 0x00410214, 0x00450210. 10. A instrução "jal funct" executa sequencialmente as seguintes operações:
 - (a) \$PC = \$PC + 4, \$ra = \$PC, \$PC = funct. b. \$PC = \$PC + 4, \$PC = funct. \$ra = \$PC.c. \$ra = \$PC, \$PC = funct.
 - d. Nenhuma das anteriores.
- 11. Os endereços mínimo e máximo para os quais uma instrução "j" presente no endereço 0x00430210 pode saltar são:
 - a. 0x00428214, 0x00438213.
 - b. 0x00000000, 0xFFFFFFF. √ c. 0x00410214, 0x00450210. d. 0x00000000, 0x0FFFFFC.
- 12. Segundo a convenção de utilização de registos da arquitectura MIPS, uma subrotina não necessita de salvaguardar os registos com os prefixos:
 - a. \$a, \$v, \$s.

d. 0xFF82.

- b. \$s, \$v, \$t. c. \$a, \$v, \$t.
- d. \$a, \$s, \$t.
- 13. Na arquitectura MIPS a stack é gerida de acordo com os seguintes princípios:
- a. cresce no sentido dos endereços mais altos, apontando o registo \$5p para a última posição ocupada. (b.) cresce no sentido dos endereços mais baixos, apontando o registo \$5p para a última posição
 - ocupada. c. cresce no sentido dos endereços mais altos, apontando o registo \$sp para a primeira posição livre.
 - d. cresce no sentido dos endereços mais baixos, apontando o registo \$5p para a primeira posição livre.