#### Aula 23

- Excepções e interrupções:
  - Gestão de excepções e interrupções
  - Datapath multiciclo com suporte para as excepções provocadas por overflow e opcode desconhecido
  - A unidade de controlo com suporte para as excepções
- Exemplos da metodologia de instanciação de novas instruções baseadas no datapath multiciclo analisado

Bernardo Cunha, José Luís Azevedo, Arnaldo Oliveira, Tomás Oliveira e Silva

Universidade de Aveiro - DETI

Aula 23 - 1

Arquitectura de Computadores I

2012/13

## Excepções e interrupções

- O que são excepções?
- Excepções são eventos que, não sendo branches ou jumps, alteram o fluxo normal de execução do programa. Existem duas fontes distintas de excepções:
  - Eventos internos ao CPU, inesperados e decorrentes da execução das próprias instruções
    - O overflow aritmético ou o fetch de uma instrução com um OPCODE desconhecido para a unidade de controlo são dois exemplos de excepções
  - Eventos externos ao CPU que surgem assincronamente com o funcionamento deste. Estes eventos são normalmente designados por interrupções (interrupts). Tal como as excepções provocam uma alteração do fluxo de execução do programa
    - As fontes de interrupção são normalmente dispositivos de I/O que necessitam de ser atendidos (por exemplo o teclado quando uma tecla é premida)

## Excepções e interrupções

Alguns eventos deste tipo podem ser observados na tabela seguinte.

Tipo de evento	Proveniência	Terminologia MIPS
Pedido de atenção por um dispositivo de I/O	Externo	Interrupt
Invocação do sistema operativo a partir do programa	Interno	Excepção
Overflow aritmético	Interno	Excepção
Tentativa de execução de uma instrução desconhecida	Interno	Excepção
Problema de funcionamento do hardware	Qualquer	Excepção ou interrupt

A detecção das condições de excepção e as acções que daí decorrem podem condicionar a eficiência do CPU ao influenciar directamente o período do sinal de relógio. É, assim, fundamental considerar estas condições desde a fase inicial do projecto da unidade de controlo.

Universidade de Aveiro - DETI

Aula 23 - 3

Arquitectura de Computadores I

2012/13

## Excepções – operações básicas efectuadas pelo μP

- Há duas operações básicas que têm de ser efectuadas pelo processador sempre que ocorre uma excepção:
  - Copiar o endereço da instrução que gerou a excepção para um registo a isso destinado. No MIPS esse registo chama-se EPC (Exception Program Counter)
  - 2. Transferir a execução para a **rotina de tratamento da excepção** (carregando no *Program Counter* um endereço previamente definido)
- A rotina de tratamento da excepção, para além de conhecer o endereço da instrução que gerou a excepção, deverá também poder determinar a causa, por forma a agir em conformidade

#### Excepções – Identificação da origem / causa

- Para a identificação da causa da excepção, na respectiva rotina de tratamento, os dois mecanismos mais utilizados são:
  - A existência de um registo especial no qual é armazenado um código que identifica a causa da excepção ou do *interrupt*. Esse registo pode ser acedido pela rotina de tratamento para determinar a causa
    - Este é o mecanismo usado pelo MIPS
    - O registo é designado Cause Register
  - A vectorização das excepções
    - Nesta estratégia, cada tipo de excepção (ou interrupt) desencadeia, directa ou indirectamente, a passagem da execução do programa para um endereço distinto (e.g. excepção X causa a transferência da execução do programa para o endereço A; excepção Y causa a transferência da execução do programa para o endereço B, ...)

Universidade de Aveiro - DETI

Aula 23 - 5

Arquitectura de Computadores I

2012/13

#### Excepções – processamento na rotina de atendimento

- A rotina de tratamento da excepção poderá realizar uma de várias tarefas possíveis:
  - Se a excepção corresponde a um evento que compromete a continuação da execução do programa do utilizador, então deverá terminar a execução do mesmo (e.g. acesso a um endereço não alinhado)
  - Providenciar um serviço ao programa do utilizador (syscall)
  - Tomar uma medida de reparação do evento que gerou a excepção (quando seja possível)
  - Retornar ao programa do utilizador, caso a excepção não seja crítica, usando para isso a informação guardada no EPC

## Excepções - integração no datapath multicycle do MIPS

- Na análise que iremos fazer a seguir, vamos apenas considerar dois tipos de excepções:
  - Excepções geradas pela tentativa de execução de uma instrução inválida (campo OPCODE desconhecido da unidade de controlo)
  - Excepções geradas pela ocorrência de overflow na execução de uma operação aritmética
- O mecanismo para atendimento de *interrupts* é semelhante. Há, no entanto, uma diferença fundamental:
  - Excepções: a instrução que gerou a excepção não termina, sendo a execução passada de imediato para a rotina de tratamento da excepção
  - Interrupções: a passagem para a rotina de tratamento da interrupção só acontece quando for concluída a instrução que está a ser executada no momento em que a interrupção surge

Universidade de Aveiro - DETI

Aula 23 - 7

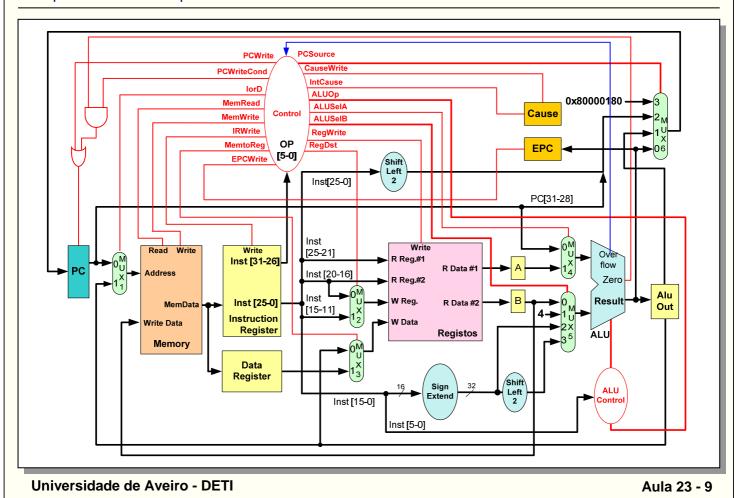
Arquitectura de Computadores I

2012/13

## Excepções – integração no datapath multiciclo do MIPS

- Para suportar a gestão dos dois tipos de excepção indicados, o nosso datapath multi-ciclo precisa de ser ligeiramente alterado. Essas alterações podem ser sintetizadas da seguinte maneira:
  - Criação de dois novos registos EPC e Cause Register. No caso deste último, apenas um bit será usado para identificar a causa da excepção:
    - O valor "0" indicará uma instrução desconhecida
    - O valor "1" indicará a ocorrência de um overflow
  - Criação de um conjunto suplementar de sinais de controlo que permitam operar sobre aqueles dois registos
  - Criação de um mecanismo que permita escrever no PC o endereço da primeira instrução da rotina de atendimento à excepção (considera-se aqui que esse endereço é 0x80000180)

Os registos EPC e Cause podem ser acedidos através do coprocessador 0 do MIPS



Arquitectura de Computadores I

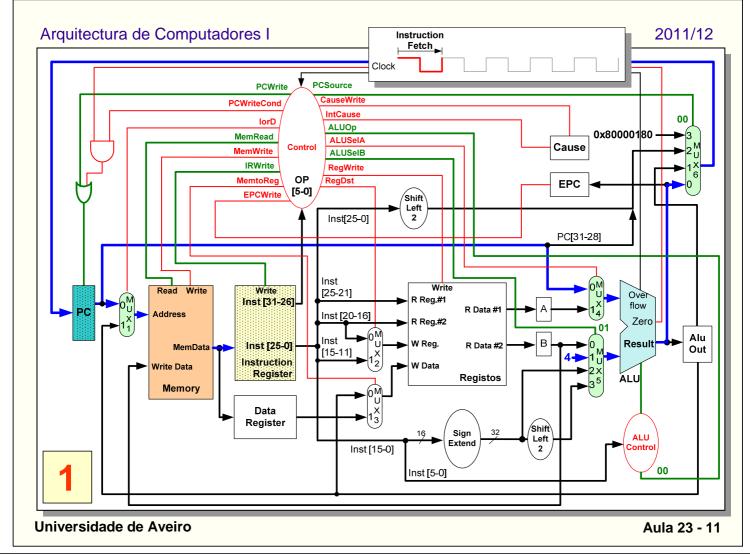
2012/13

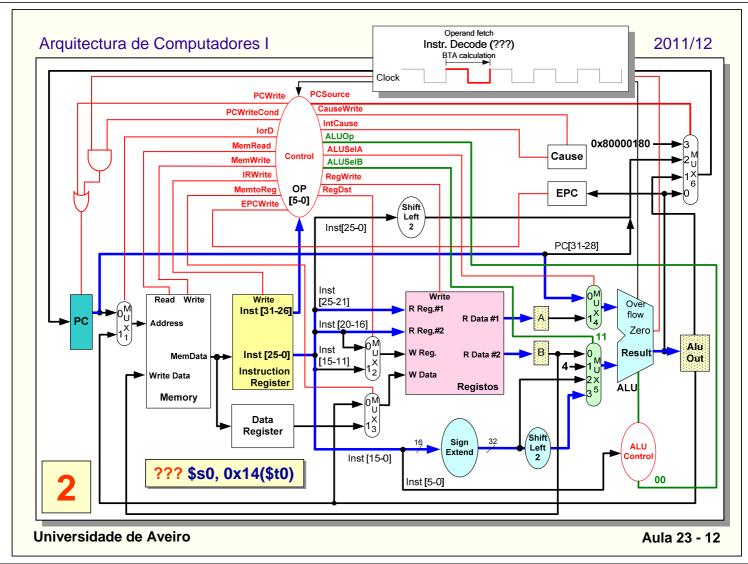
# **Exemplo 1**

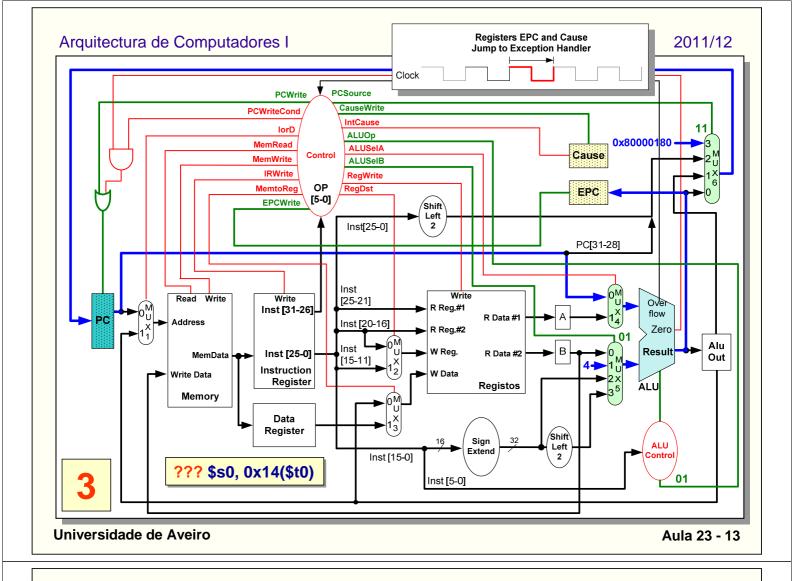
Funcionamento do datapath na situação em que o código (opcode) da instrução lida é desconhecido

Universidade de Aveiro - DETI

Aula 23 - 10







Arquitectura de Computadores I

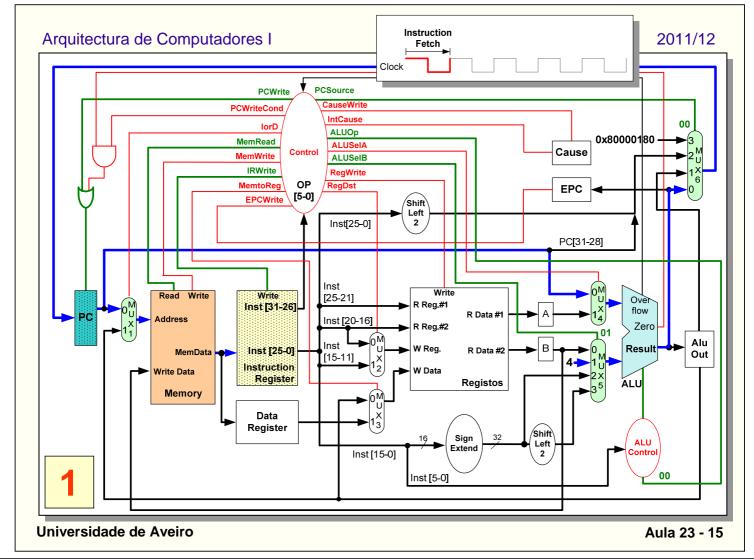
2012/13

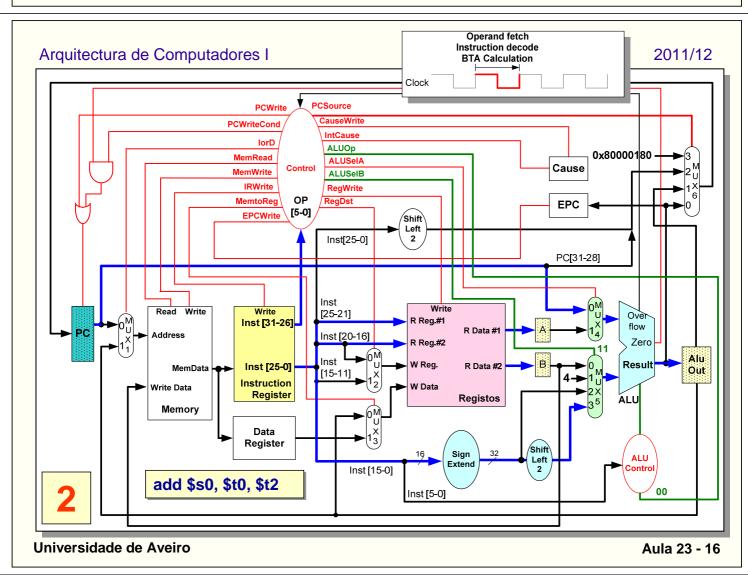
# **Exemplo 2**

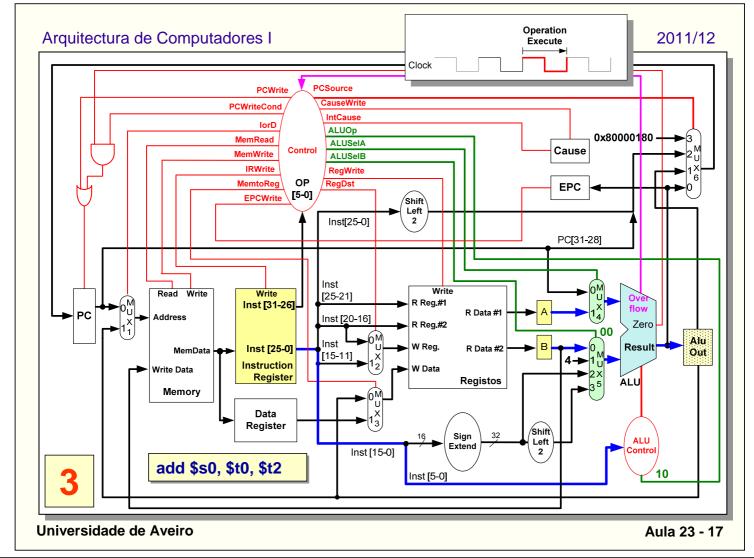
Funcionamento do *datapath* na situação em que uma operação aritmética gera *overflow* 

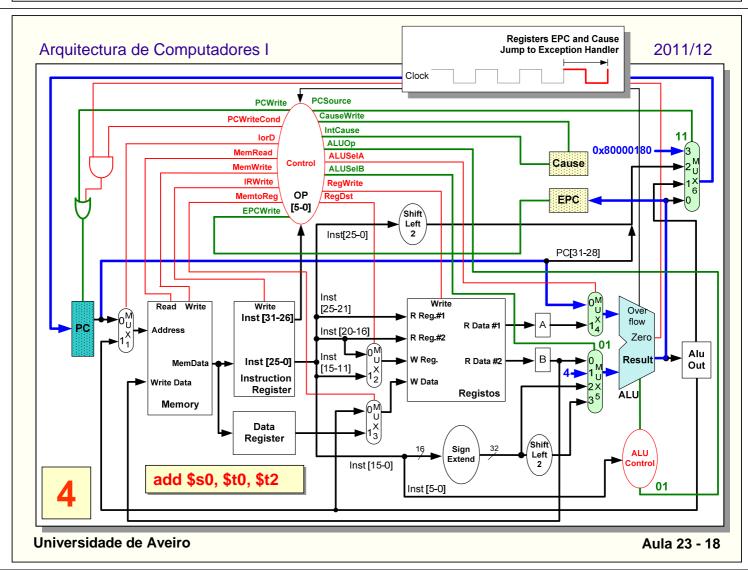
Universidade de Aveiro - DETI

Aula 23 - 14









## A unidade de controlo com suporte para as excepções

- A unidade de controlo tem também de ser redesenhada para acomodar a gestão das excepções e a geração dos respectivos sinais de controlo
- Como pudemos observar no datapath, a gestão dos dois tipos de excepção, considerados nestes exemplos, carece apenas de um ciclo de relógio suplementar cada um
- Ao nível do diagrama de estados precisaremos portanto de dois estados suplementares

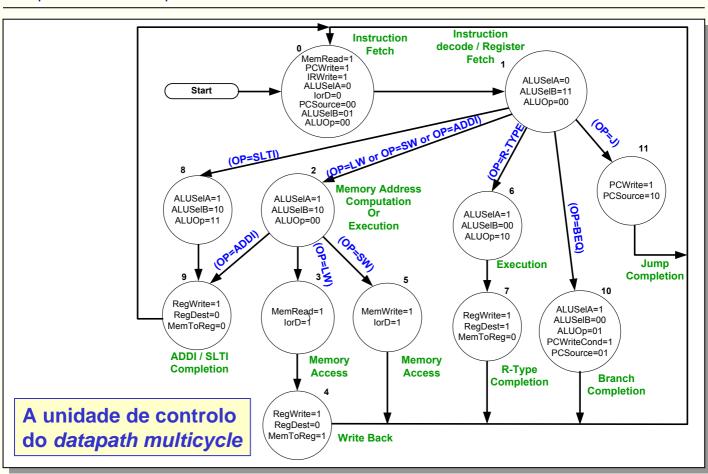
**Exercício**: Faça as alterações ao *datapath* que entender necessárias para que seja gerada uma execepção sempre que o endereço de acesso à memória (nas respectivas instruções) não seja múltiplo de 4. Reflicta essas alterações na unidade de controlo.

Universidade de Aveiro - DETI

Aula 23 - 19

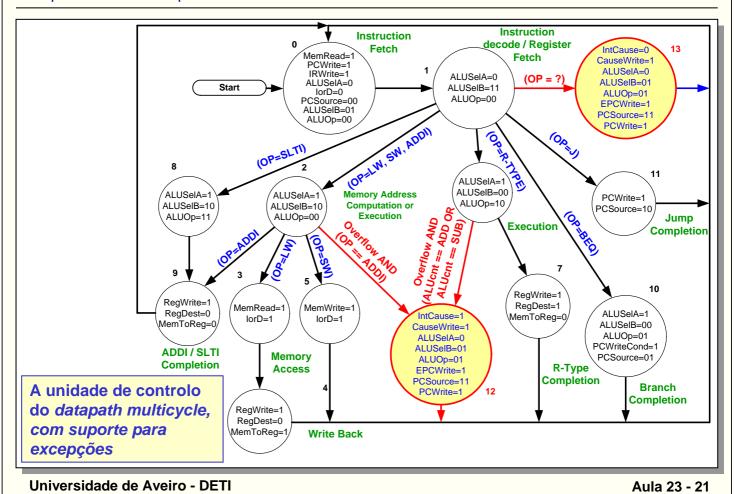
#### Arquitectura de Computadores I

2012/13



Universidade de Aveiro - DETI

Aula 23 - 20



#### Arquitectura de Computadores I 2012/13 CauseWrite **PCWriteCond** IorD ALUOp 0x80000180 MemRead ALUSeIA Cause Control /lemWrite ALUSelB RegWrite OP MemtoReg RegDst **EPC** [5-0] Shift Inst[25-0] PC[31-28] [0,1] [25-21] Ove Inst [31-26] R Reg.#1 flow Inst [20-16] R Reg.#2 Alu Inst W Reg. В Result Inst [25-0] R Data #2 MemData Out [15-11] Instruction W Data Register Registos Memory Data Register Sign Com suporte dara Left 2 Inst [15-0] excepções de Inst [5-0] desalinhamento nas instruções lw e sw Universidade de Aveiro - DETI Aula 23 - 22

