

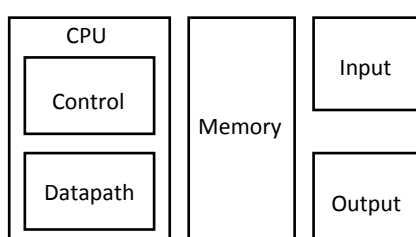
# Arquitetura de Computadores II

## 3. Buses

António de Brito Ferrari

ferrari@ua.pt

### Interligação dos blocos de um sistema de computação



Como interligar **processador, memória** e os **dispositivos de entrada e saída** de dados?

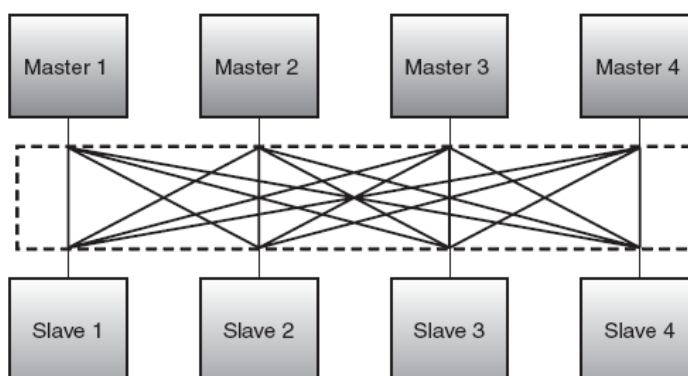
**BUS** – estrutura de interligação

Estruturas de interligação possíveis:

**a. Ligações ponto-a-ponto**

**b. Vias de comunicação (linhas) comuns** partilhadas pelos diferentes componentes do sistema de computação

### a. Ligações ponto-a-ponto

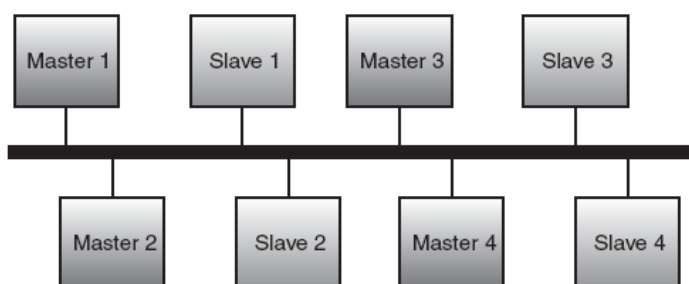


**Full crossbar** ou **Matrix Bus** – ligação entre cada 2 componentes através de linhas dedicadas exclusivamente a essa ligação

ABF - AC II\_Buses

3

### b. Linhas de comunicação partilhadas **Shared Bus**

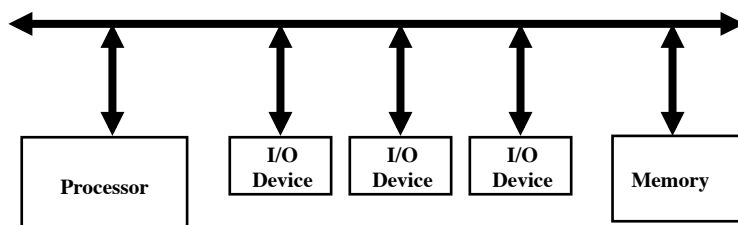


Os vários componentes do sistema estão interligados por linhas partilhadas entre todos eles – sinais transmitidos por um dos dispositivos disponíveis para recepção por qualquer dos dispositivos ligados ao bus

ABF - AC II\_Buses

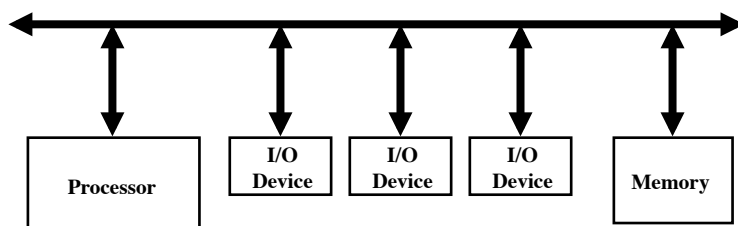
4

## Vantagens de usar Buses



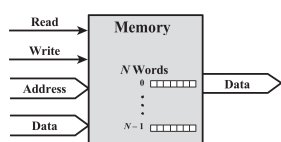
- Versatilidade:
  - Fácil adicionar novos dispositivos
  - Periféricos podem ser transferidos de um computador para outro que use o mesmo bus standard
- Baixo custo:
  - Um único conjunto de linhas é partilhado para diferentes comunicações

## Desvantagens dos Buses



- Criam um estrangulamento na comunicação
  - A largura de banda do bus pode limitar a taxa de transferência de I/O
- A velocidade de operação do bus é limitada por:
  - O comprimento do bus
  - O numero de dispositivos ligados ao bus
  - A necessidade de suportar uma gama de dispositivos com:
    - Latencias (tempos de resposta) muito diversos
    - Taxas de transferência de dados muito diversas

## Módulos ligados ao Bus

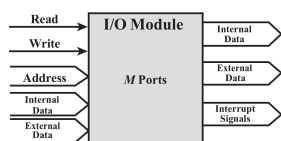


### Memória

N posições, cada uma com um endereço (0, 1, ..., N-1)

Uma palavra pode ser lida ou escrita na memória

*Read, Write* – sinais de controle: indicam a operação



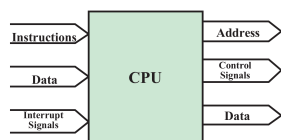
### Módulo de Entrada/Saída

**M Portas** – cada módulo pode controlar vários (**M**) periféricos – cada um desses interfaces é uma porta e tem um endereço (0, 1, ..., M-1)

Duas operações: *Read* e *Write*

**External Data** – linhas para entrada e saída de dados do periférico

**Interrupt Signals** – módulo pode enviar pedidos de interrupção ao processador



### Processador

Lê instruções e dados e escreve dados depois de processados

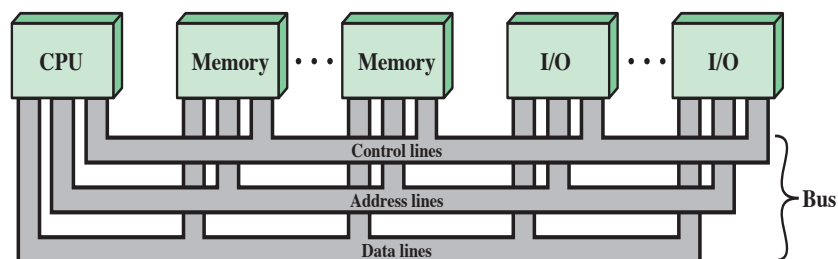
Usa os sinais de controle para controlar a operação do sistema de computação

Recebe pedidos de interrupção

ABF - AC II\_Buses

7

## Ligações a um Bus



**Bus de Dados** – linhas que permitem movimentar dados entre os módulos

**Bus de Endereços** – linhas que especificam a origem ou o destino dos dados no Data Bus

**Bus de Controle** – linhas que controlam o acesso ao bus e a utilização das linhas de dados e de endereços

ABF - AC II\_Buses

8

## Tipos de transferências que um bus tem de suportar

- Memória → Processador
  - Processador lê uma instrução ou um dado da memória
- Processador → Memória
  - Processador escreve um dado na memória
- I/O → Processador
  - Processador lê um dado do periférico através do módulo de I/O
- Processador → I/O
  - Processador envia dados para o periférico
- I/O ↔ Memória
  - Periférico troca dados diretamente com a memória sem intervenção do processador (**DMA**)

ABF - AC II\_Buses

9

## Data Bus

- As linhas de dados são as ligações que permitem a transferência de dados entre os blocos componentes do sistema
- Pode ter 32, 64, 128, ou mais linhas
- O número de linhas é designado como a largura (*width*) do bus de dados e determina quantos bits podem ser transferidos simultaneamente
- A largura do bus de dados é um fator determinante na performance global do sistema

ABF - AC II\_Introdução

10

## Address Bus

- Usado para especificar a origem ou o destino dos dados no data bus
  - Se o processador pretende ler uma palavra da memória coloca o endereço dessa palavra nas linhas de endereço
- A largura do address bus determina a capacidade máxima possível de memória do sistema
- Também usado para endereçar as portas de I/O
  - os bits mais significativos são usados para selecionar o módulo de I/O com o qual se quer comunicar e os bits menos significativos para selecionar a porta específica do módulo

## Control Bus

- Usado para controlar o acesso e o uso das linhas de dados e de endereços
- Como as linhas de dados e de endereços são partilhadas por todos os componentes tem de existir um meio de controlar o seu uso
- Os sinais de control transmitem informação de comandos e de temporização entre os módulos do sistema
- Os sinais de temporização indicam a validade dos dados e dos endereços no bus
- Os sinais de comando especificam as operações a efetuar

ABF - AC II\_Introdução

11

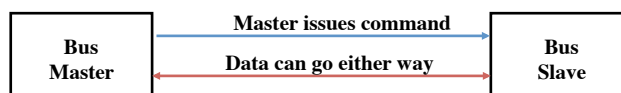
## Tipos de dispositivos ligados a um Bus

- **Master**
  - Dispositivo que pode iniciar uma transferência de dados (**Read** ou **Write**)
    - Processador, Módulo de I/O com DMA (Acesso Direto à Memória)
- **Slave**
  - Dispositivo que só responde a pedidos de transferências de dados, não podendo formulá-los
    - Memória, Módulo de I/O sem DMA

ABF - AC II\_Buses

12

## Master vs. Slave



- Uma transferência no bus (*bus transaction*) inclui duas partes:
  - Emissão do commando (e do endereço) – *request*
  - Transferência do dado
- O Master é o que inicia a *bus transaction* colocando no bus o comando (e o endereço)
- O Slave é o que responde:
  - Enviando o dado ao master se o master pediu um dado (*Read*)
  - Recebendo o dado do master se o master quer enviar um dado (*Write*)

## Caraterísticas dos Bus

- **Largura do Bus** – número de linhas de endereço e de dados (32-bit bus, 64-bit bus)
- **Tipo de Bus**
  - **Dedicado** – linhas distintas para endereços e dados
  - **Multiplexado** – endereços e dados usam as mesmas linhas
- **Tipo de Comunicação no Bus**
  - **Síncrona**
  - **Assíncrona**
- **Métodos de arbitragem**
- **Tipos de transferência de dados suportados**

## Bus Standards

- Definição de standards abertos, independentes do fabricante, permite fornecimento de módulos (placas) para ligação a periféricos por parte de outros fornecedores – a IBM ter tornado pública a definição do bus ISA do IBM PC foi essencial para o desenvolvimento da indústria

ABF - AC II\_Buses

15

## O que se exige a um bus?

- Que estabeleça satisfatoriamente os mecanismos de comunicação requeridos
- Definição bem especificada e bem documentada para permitir que interfaces desenhados por diferentes fornecedores ao longo do tempo sejam efetivamente compatíveis
- Que evite a imposição de restrições desnecessárias ao desempenho do sistema
- Custo compatível com o mercado-alvo
- Permitir a expansão e evolução no futuro a um custo razoável

ABF - AC II\_Buses

16



## Limitações de ter um único Bus

Se um grande número de dispositivos estiver ligado a um bus o desempenho degrada-se:

1. Mais dispositivos implicam maior comprimento do bus, i.e. tempo de propagação dos sinais no bus aumenta
2. O bus pode tornar-se um estrangulamento do sistema quando as taxas de transferência de informação entre o conjunto de dispositivos ligados ao bus se aproxima da capacidade deste

➤ Hierarquia de buses em lugar de um único bus

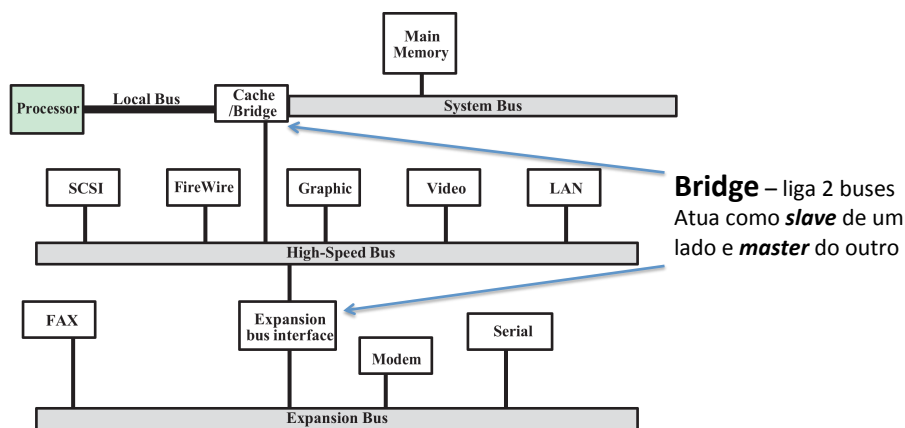
ABF - AC II\_Buses

17

## Conceitos

- **Bus protocol:** regras que determinam o formato e a transmissão de dados através do bus.
- **Bus Paralelo:** os dados são transmitidos em paralelo
  - Vantagem: rápido
  - Desvantagem: caro para transmissão à distancia, interferencia entre as linhas a alta frequencia
- **Bus Série:** os dados são transmitidos em série
  - Vantagem: barato para transmissão à distancia, sem interferências
  - Desvantagem: lento

## Hierarquia de Buses



ABF - AC II\_Buses

19

## Tipos de Buses

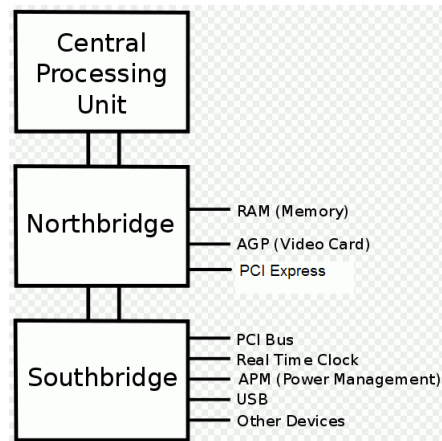
- **Processor-Memory Bus** (específico do processador)
  - Curto e muito rápido
  - Só necessita de ser compatível com o sistema de memória
    - Maximizar a largura de banda das comunicações memória-processador
  - Liga-se diretamente ao processador
  - Optimizado para a transferência de blocos da cache
- **I/O Bus** (standard da industria)
  - Usualmente mais comprido e mais lento
  - Necessita permitir a ligação de dispositivos muito diversos
  - Liga-se ao bus processador-memória ou ao *backplane bus*
- **Backplane Bus** (standard ou proprietário)
  - Backplane: uma estrutura de ligação no chassis (liga diferentes PCBs)

## PC: Bridge-based bus architecture

- O sistema inclui mltiplos buses ligados por **bridges**
  - Northbridge** – ligada ao CPU (*front side bus*)
  - Southbridge** (*I/O Controller Hub*)
- Vantagem: os buses podem operar simultaneamente

PC pós-2008:

**Platform Controller Hub (PCH)**  
(Northbridge integrada no chip do processador)



## PC Buses

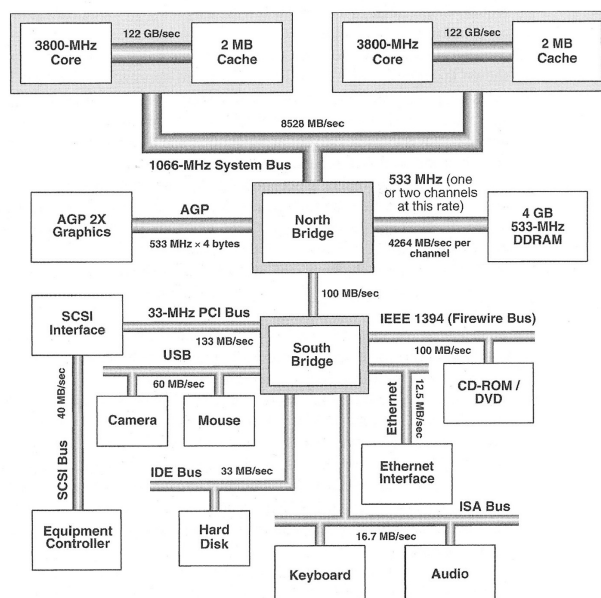


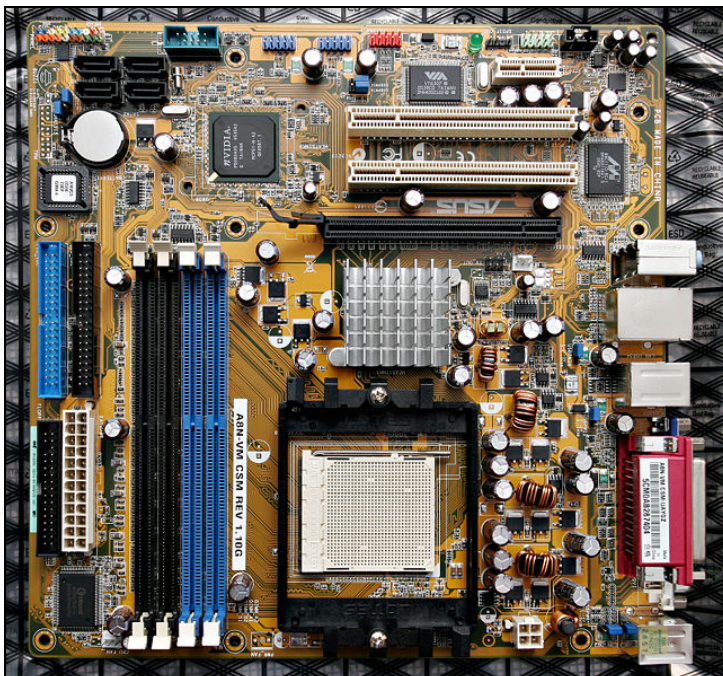
Figure 8-7  
Bridging with dual Pentium processors. (Source: <http://www.intel.com>.)

## PC buses

- **Back side bus:** CPU  $\leftrightarrow$  L2 cache
- **Front side bus:** CPU  $\leftrightarrow$  NorthBridge chipset
- **Memory bus:** Northbridge chipset  $\leftrightarrow$  Main Memory
- **AGP bus, PCI-Express:** Northbridge chipset  $\leftrightarrow$  GPU
- **ISA, EISA, VLB, PCI, Firewire, USB:**

descontinuados

motherboard  $\leftrightarrow$  peripheral devices

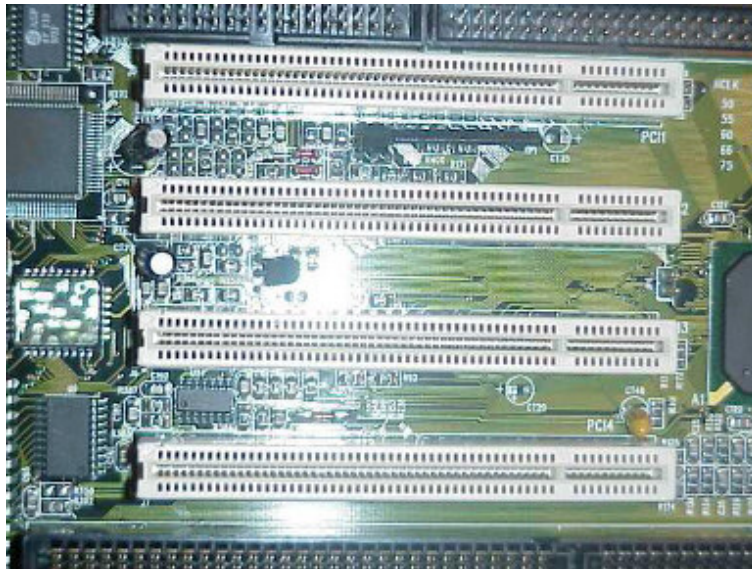


PC  
Motherboard

ABF - AC II\_Buses

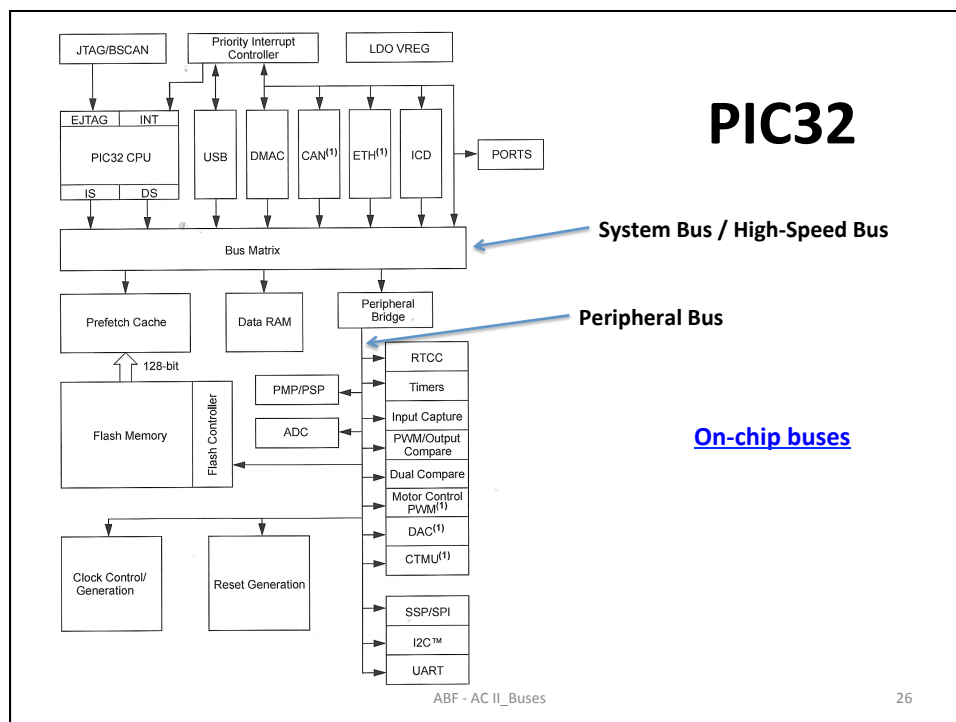
24

## PCI: conectores



ABF - AC II\_Buses

25



26