



Doctoral Thesis

Debora

**a system for the development of field programmable hardware
and its application to a reconfigurable computer**

Author(s):

Heeb, Beat Urs

Publication Date:

1993

Permanent Link:

<https://doi.org/10.3929/ethz-a-000896113> →

Rights / License:

[In Copyright - Non-Commercial Use Permitted](#) →

This page was generated automatically upon download from the [ETH Zurich Research Collection](#). For more information please consult the [Terms of use](#).

**Debora:
A System for the Development of
Field Programmable Hardware
and its Application to a
Reconfigurable Computer**

**A dissertation submitted to the
SWISS FEDERAL INSTITUTE OF TECHNOLOGY ZURICH**

***for the degree of*
Doctor of Technical Sciences**

**presented by
Beat Urs Heeb, Dipl. Phys. ETH
born October 2, 1958
citizen of Zürich (ZH) and Altstätten (SG)**

**accepted on the recommendation of
Prof. Dr. N. Wirth, examiner
Prof. Dr. W. Fichtner, co-examiner**

1993



CatE

Abstract

Modern user configurable hardware architectures, especially RAM based field programmable gate arrays (FPGA), make it possible to build systems where part of the hardware can be changed at run-time. Circuits built on such a machine can be seen as a mixture between hardware and software, because they are as flexible and nearly as fast as "real" circuits but can be developed and loaded like software. This thesis presents a system for hardware development optimized for user configurable architectures as well as a small workstation based largely on FPGAs.

The Debora system consists of a hardware description language, a compiler, and several tools for the implementation of circuits on different target architectures.

The language allows a purely static description by declarations of signals and relations between them. Sequential circuits can be described by the introduction of state variables which change their value at specific times defined by a clock signal. Hierarchy is included by the ability to define a structure and use it one or several times in the definition of another structure. Standard parts like microprocessors or memory can be included as black boxes, which permits designs consisting of both user programmable and commercially available parts.

Tools exist for the implementation of the specified circuits on two-level logic structures (PAL, PLD) as well as on the multi-level logic architecture of a specific FPGA. In the latter case an algorithm based on finding cycles in the graph associated with the circuit, tries to minimize the graph without destroying the global structure of the design which is later used for the cell placement.

The Chameleon computer is a small workstation where as much as possible of the contents of a traditional computer is replaced by FPGAs. The FPGAs are split into two parts: One contains the control logic needed for the basic functions of the machine like the video timing and the I/O circuits for mouse and keyboard. The other forms a universal hardware resource which can be used freely at run time by downloading an appropriate configuration. Typical circuits include various types of additional I/O devices and computational engines used to speed up some special kinds of algorithms.

Zusammenfassung

Moderne benutzer-programmierbare Hardwarearchitekturen, insbesondere mit RAM Zellen ausgestattete feld-programmierbare Gate-Arrays (FPGA), ermöglichen es, Systeme aufzubauen, deren Hardware zur Laufzeit geändert werden kann. Schaltungen, die mit einer solchen Maschine realisiert werden, bilden eine Mischung aus Hardware und Software. Sie sind genau so flexibel und fast so schnell wie "echte" Schaltungen, können aber wie Software entwickelt und geladen werden. Diese Dissertation beschreibt ein für benutzer-programmierbare Architekturen ausgelegtes System zur Hardware-Entwicklung sowie die Konstruktion eines einfachen, weitgehend mit FPGA aufgebauten Rechners.

Das Debora System besteht aus einer Hardwarebeschreibungssprache, einem Compiler und mehreren Hilfsprogrammen zur Implementierung von Schaltungen auf verschiedenen Ziel-Architekturen.

Die Sprache erlaubt rein statische Beschreibungen mit Deklarationen von Signalen und deren Abhängigkeiten. Sequentielle Schaltungen werden beschrieben mit Hilfe von Zustands-Variablen, die ihren Wert nur zu bestimmten, durch ein Takt-Signal festgelegten Zeiten ändern. Teile einer Beschreibung können zu Strukturen zusammengefasst und als Teil einer hierarchischen Beschreibung wieder verwendet werden. Standardbausteine wie Mikroprozessoren oder Speicher können als "Black Box" eingefügt werden. Dies erlaubt die gemischte Verwendung von programmierbaren und kommerziellen Bausteinen.

Für die Implementierung mit Bausteinen mit zweistufiger Logik (PAL, PLD) wie auch für die mehrstufige Struktur einer bestimmten FPGA Architektur stehen Hilfsprogramme zur Verfügung. Für die mehrstufige Logik wird ein Algorithmus verwendet, der Schleifen in einem zur Schaltung gehörenden Graphen findet und diesen verkleinert, ohne die Gesamtstruktur der Beschreibung zu zerstören. Die Struktur wird später noch verwendet beim Plazieren der Zellen.

Beim Chameleon Rechner wurden so viele Teile wie möglich eines normalen Rechners durch FPGAs ersetzt. Ein Teil dieser FPGAs enthält die grundlegenden Funktionen der Maschine wie die Video-Logik und die Ein/Ausgabe Geräte für Maus und Tastatur. Der Rest präsentiert sich als universelle Hardware Plattform, die durch Laden einer bestimmten Schaltung zur Laufzeit konfiguriert werden kann. Typische Anwendungen dafür sind zusätzliche Ein/Ausgabe Geräte sowie spezialisierte Rechenschaltungen zur Beschleunigung von bestimmten Algorithmen.