

T1	T2	CH(T1)	CH(T2)	LS(v1)	LS(v2)
		{ }	{ }	{ mu1, mu2 }	{ mu1, mu2 }
lock(mu1);		{ m1 }	{ }	{ mu1, mu2 }	{ mu1, mu2 }
lock(mu1, mu2);		{ m1, m2 }	{ }	{ mu1, mu2 }	{ mu1, mu2 }
write(5, v1);		{ mu1, m2 }	{ }	{ mu1, mu2 }	{ mu1, mu2 }
unlock(mu2);		{ mu2 }	{ }	{ mu1, mu2 }	{ mu1, mu2 }
unlock(mu1);		{ }	{ }	{ mu1, mu2 }	{ mu1, mu2 }
	write(1, v1);	{ }	{ }	{ }	{ mu1, mu2 }
	lock(mu2);	{ }	{ mu2 }	{ }	{ mu1, mu2 }
	write(3, v2);	{ }	{ mu2 }	{ }	{ mu2 }
	unlock(mu2);	{ }	{ }	{ }	{ mu2 }