

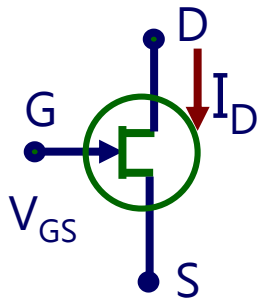
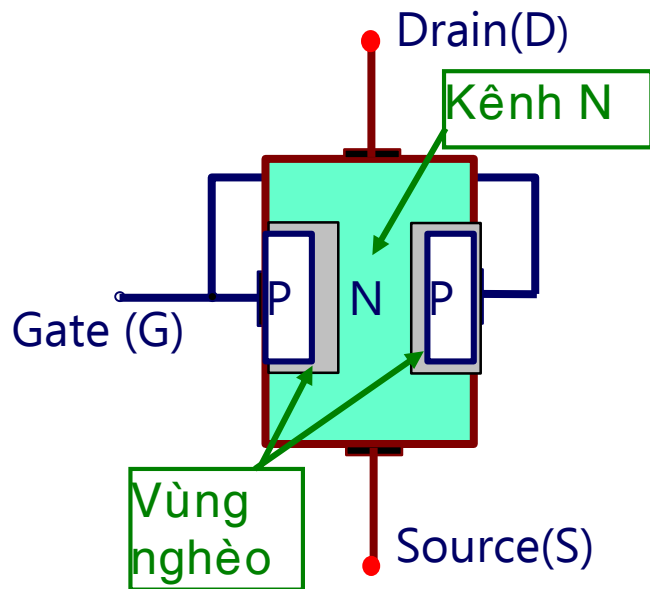


## ***CHƯƠNG 2: CÁC LOẠI TRANSISTOR (TT)***

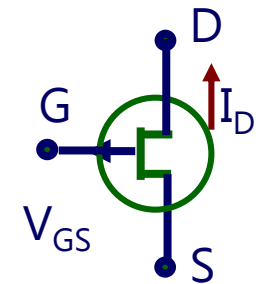
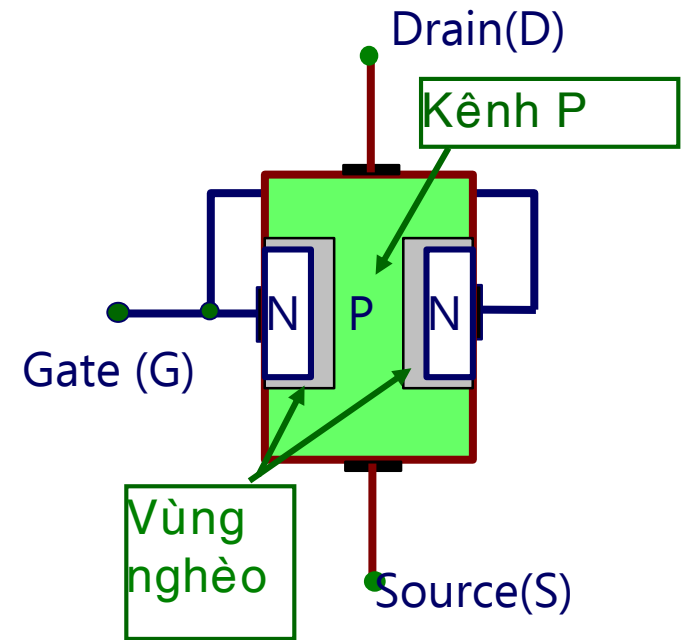
# **JFET (JUNCTION FET – Transistor trường có chuyển tiếp pn)**



# Cấu tạo, kí hiệu



*JFET kênh N*



*JFET kênh P*

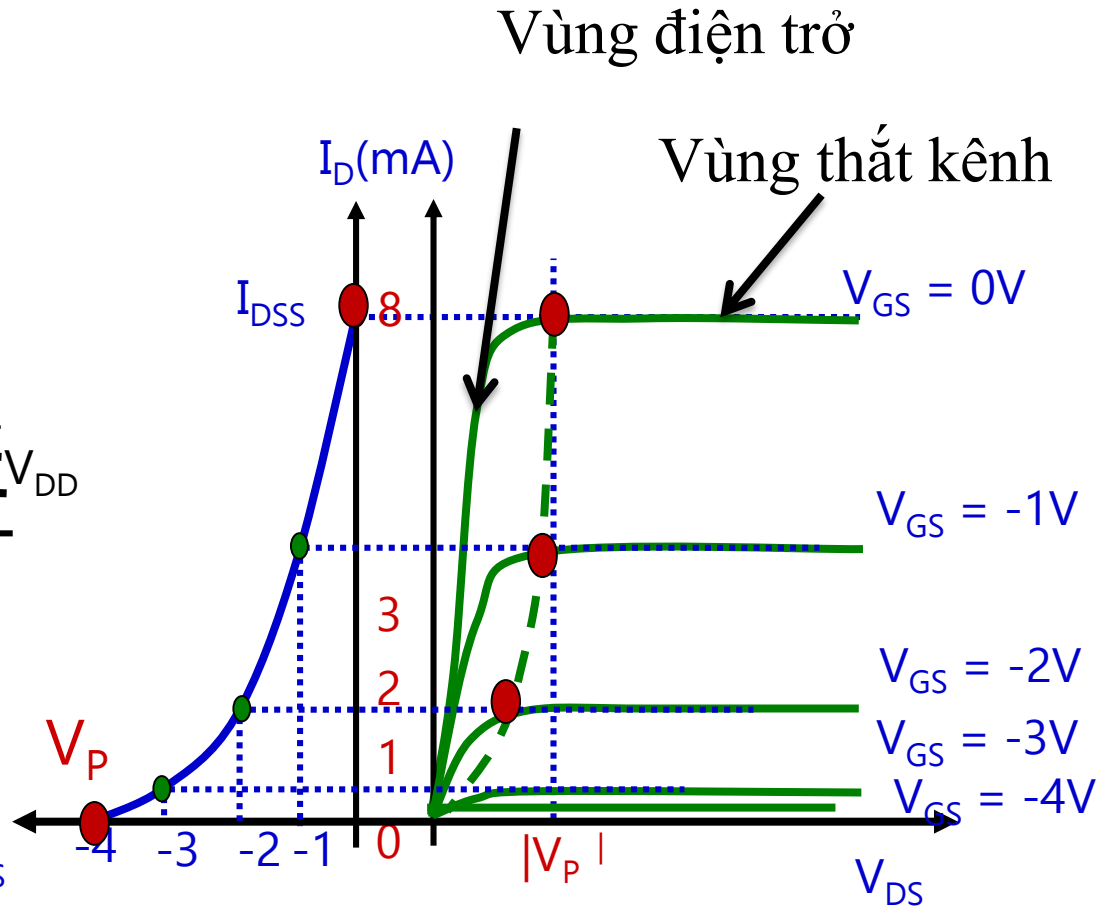
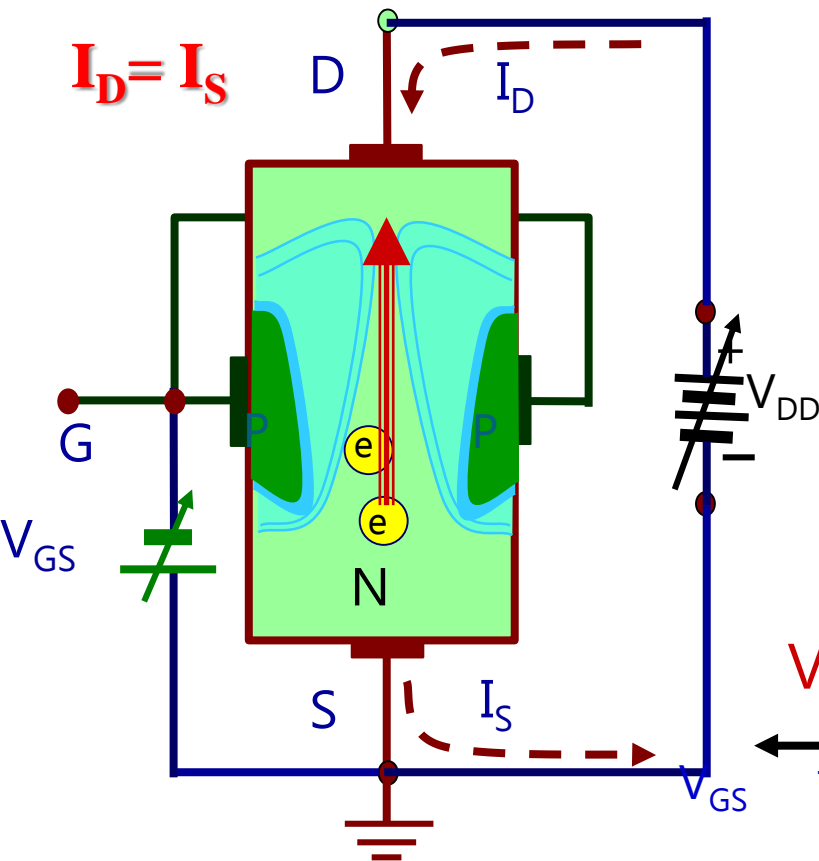


## 2. Nguyên lý hoạt động

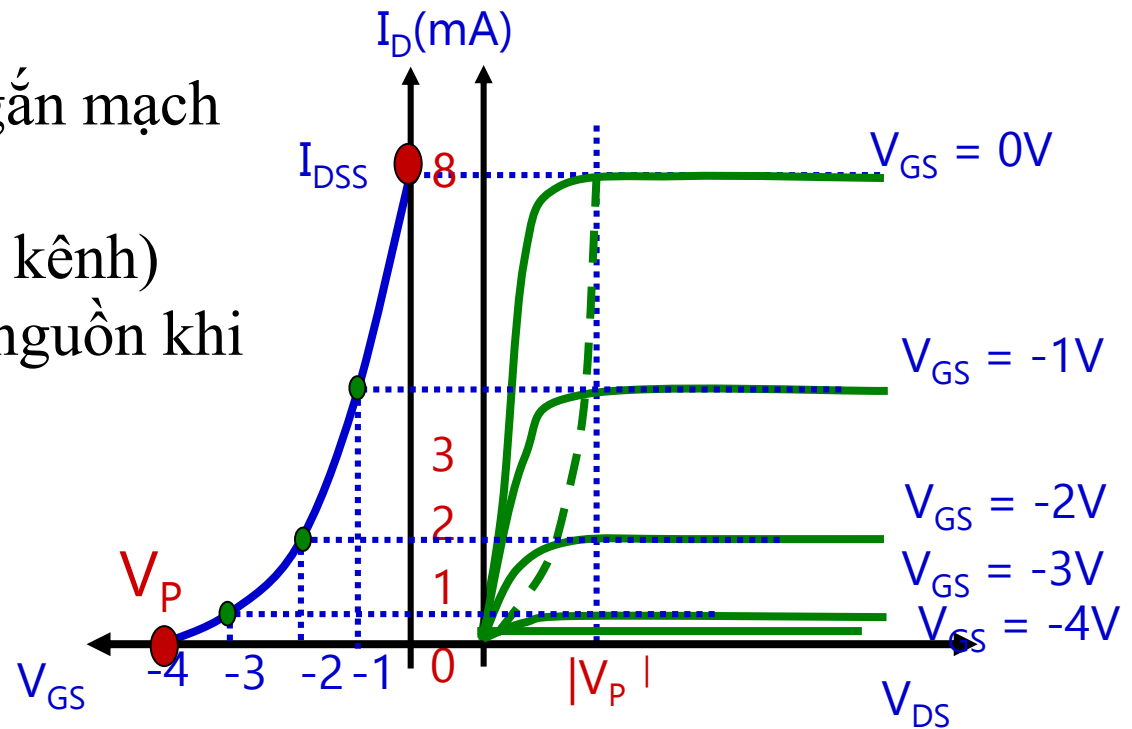
Để JFET hoạt động phân cực cho **GS và DS**)

$$I_G = 0$$

$$I_D = I_S$$



$I_{DSS}$ : dòng điện  $I_D$  khi ngắn mạch GS (short)  
 $V_P$ : điện áp nghẽn (thắt kênh)  
 $r_0$ : điện trở cực máng nguồn khi  $V_{GS} = 0$



Vùng điện trở:

$$r_d = \frac{r_0}{\left(1 - \frac{V_{GS}}{V_P}\right)^2}$$

Vùng thắt kênh:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2 \quad 0 \leq I_D \leq I_{DSS}$$

$$I_D = I_S$$

$$I_G = 0$$

$$V_P \leq V_{GS} \leq 0$$

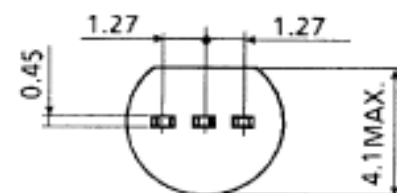
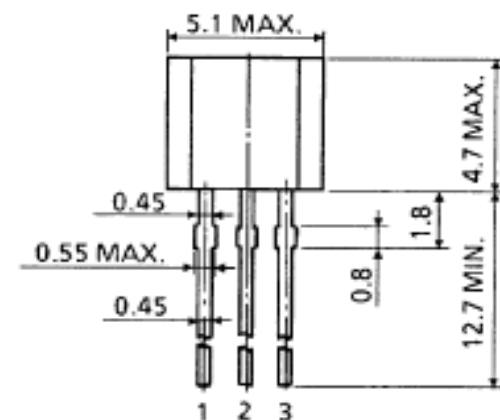
(JFET kênh n)



# 2SK30ATM

## Maximum Ratings ( $T_a = 25^\circ\text{C}$ )

Characteristics	Symbol	Rating	Unit
Gate-drain voltage	$V_{\text{GDS}}$	-50	V
Gate current	$I_{\text{G}}$	10	mA
Drain power dissipation	$P_{\text{D}}$	100	mW
Junction temperature	$T_{\text{j}}$	125	$^\circ\text{C}$
Storage temperature range	$T_{\text{stg}}$	-55~125	$^\circ\text{C}$



1. SOURCE
2. GATE
3. DRAIN

JEDEC	TO-92
JEITA	SC-43
TOSHIBA	2-5F1C

# CÁC MẠCH PHÂN CỰC CHO JFET



# Mạch phân cực cố định

$$I_G = 0, I_D = I_S$$

Mạch vòng GS

$$V_{GS} = -V_{GG} \quad (*)$$

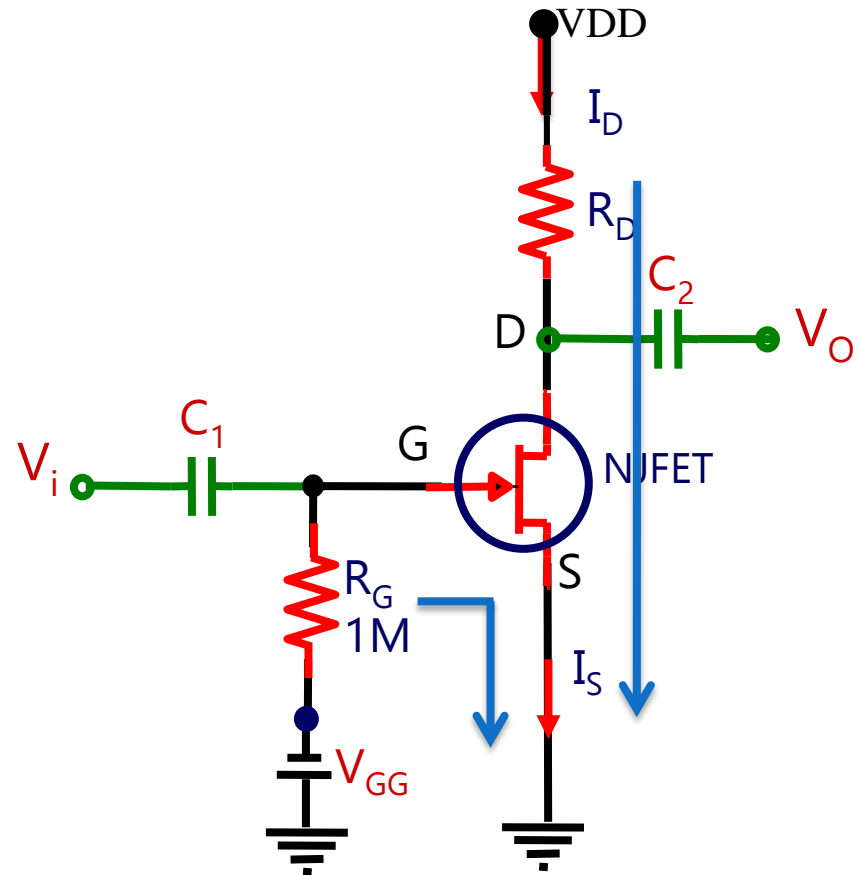
Thế (\*) vào phương trình Shockley

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_P} \right)^2$$

→  $I_D$

Mạch vòng DS

$$V_{DS} = V_{DD} - I_D \cdot R_D$$





# Mạch tự phân cực

$$I_G = 0, I_D = I_S$$

Mạch vòng GS  $V_{GS} = -I_D \cdot R_S$

Thế  $V_{GS}$  vào phương trình Shockley

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_P} \right)^2$$

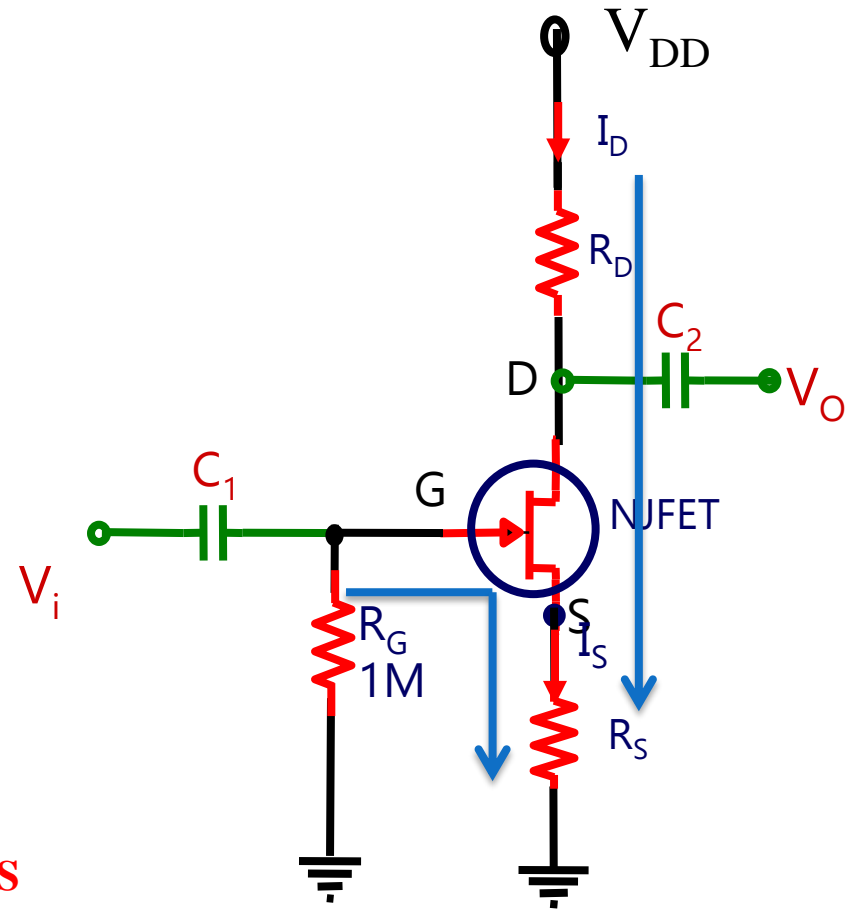
→  $I_{D1}, I_{D2}$

Chọn nghiệm thoả  $0 \leq I_D \leq I_{DSS}$

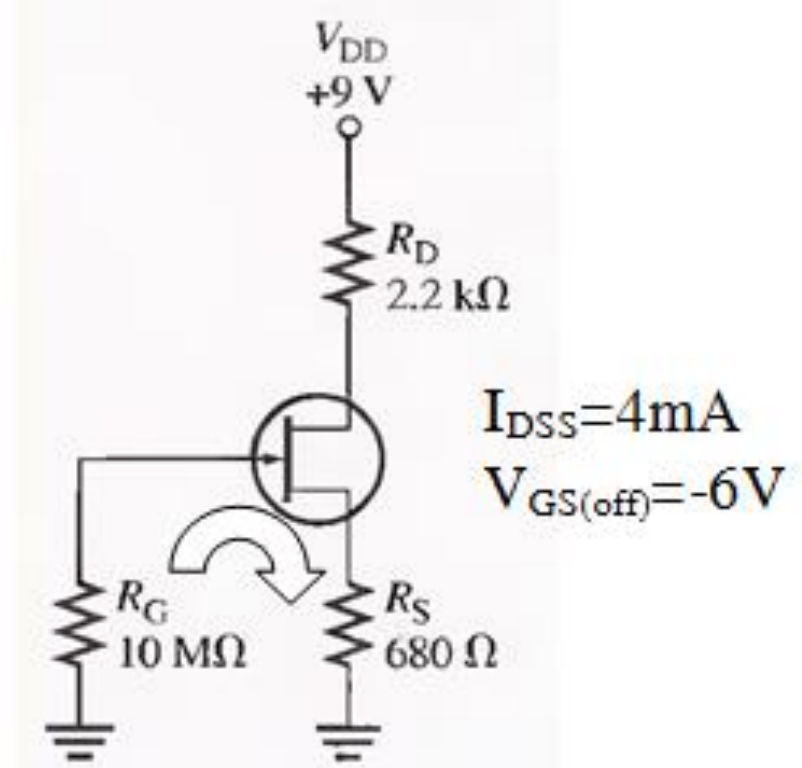
$$V_P \leq V_{GS} \leq 0$$

Mạch vòng DS

$$V_{DS} = V_{DD} - I_D \cdot (R_D + R_S)$$



## Mạch tự phân cực - Vd



# Mạch phân cực dùng cầu phân áp

$$I_G = 0, I_D = I_S$$

$$V_G = \frac{R_2}{R_1 + R_2} V_{DD} \quad V_{GS} = -(I_D \cdot R_S - V_G)$$

Thế  $V_{GS}$  vào phương trình Shockley

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_P} \right)^2$$

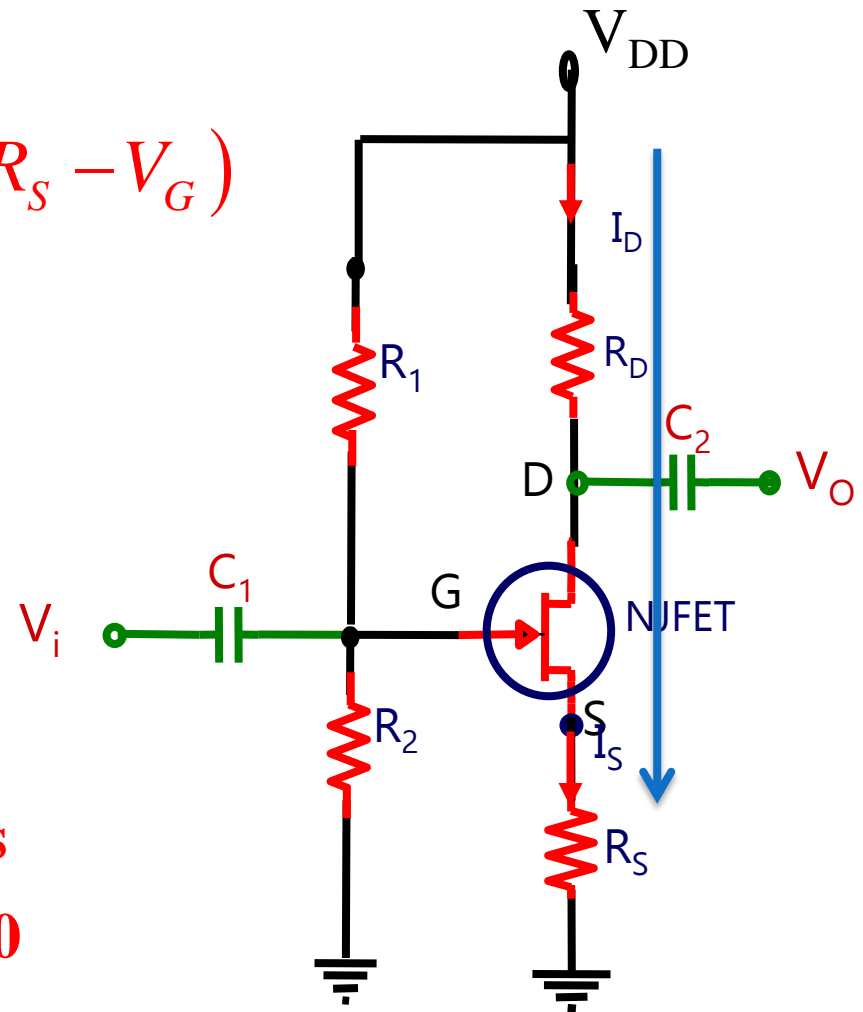
→  $I_{D1}, I_{D2}$

Chọn nghiệm thoả  $0 \leq I_D \leq I_{DSS}$

$$V_P \leq V_{GS} \leq 0$$

Mạch vòng DS

$$V_{DS} = V_{DD} - I_D \cdot (R_D + R_S)$$



# Đường tải DC (DCLL-DCLoad Line)

- Biểu diễn quan hệ  $I_D = f(V_{DS})|_{(DC)}$
- Xây dựng bằng cách áp dụng ĐL Kirchhoff cho mạch vòng DS

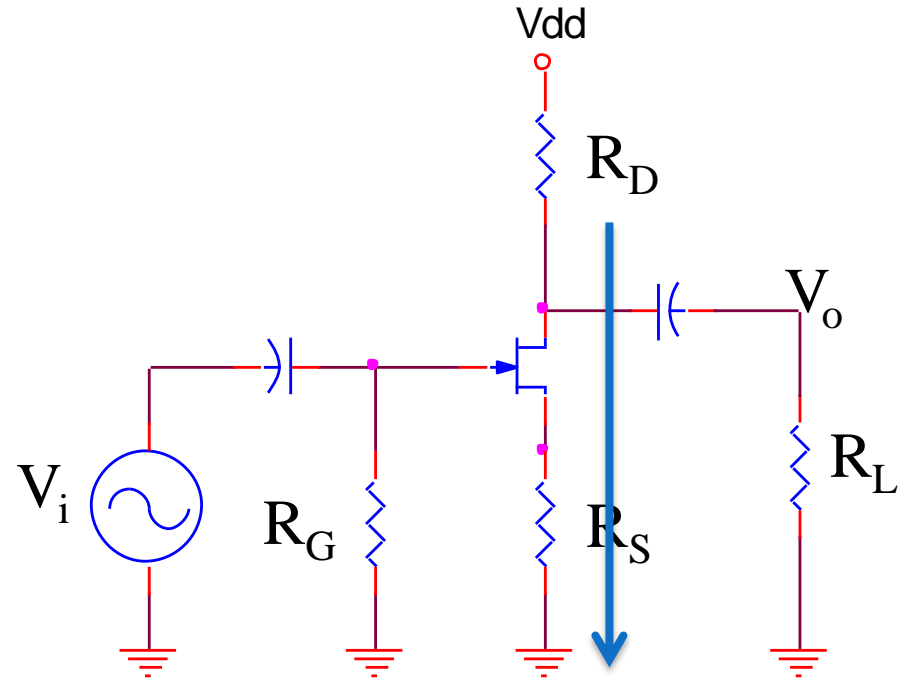
## •Xét đáp ứng DC

tụ  $\rightarrow$  hở mạch  
 $V_i = 0$

Mạch vòng DS

$$-V_{DD} + I_D R_D + V_{DS} + I_S R_S = 0$$

$$\rightarrow I_D = \frac{V_{DD}}{R_D + R_S} - \frac{1}{R_D + R_S} V_{DS} \quad (\text{DCLL})$$

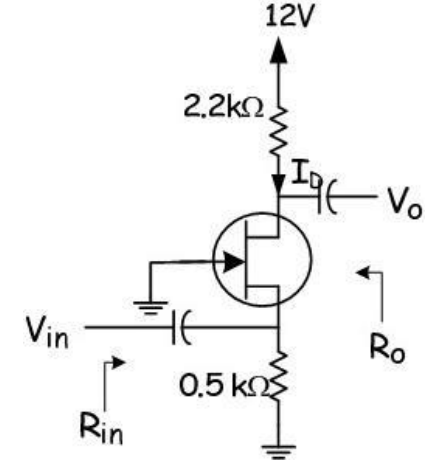


# ỨNG DỤNG

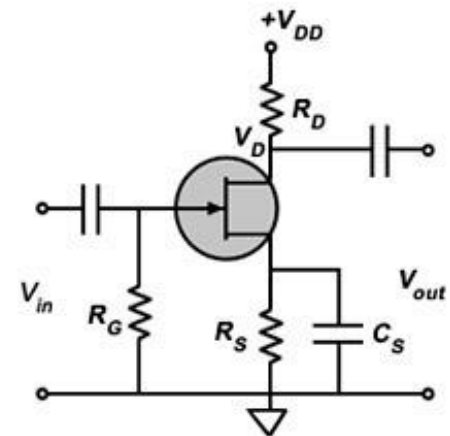


# Mạch khuếch đại dùng JFET

**Kiểu CG (Common Gate– G chung): vào S ra D**

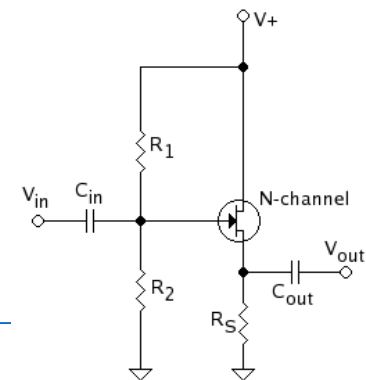


**Kiểu CS (Common Source – S chung): vào G ra D**

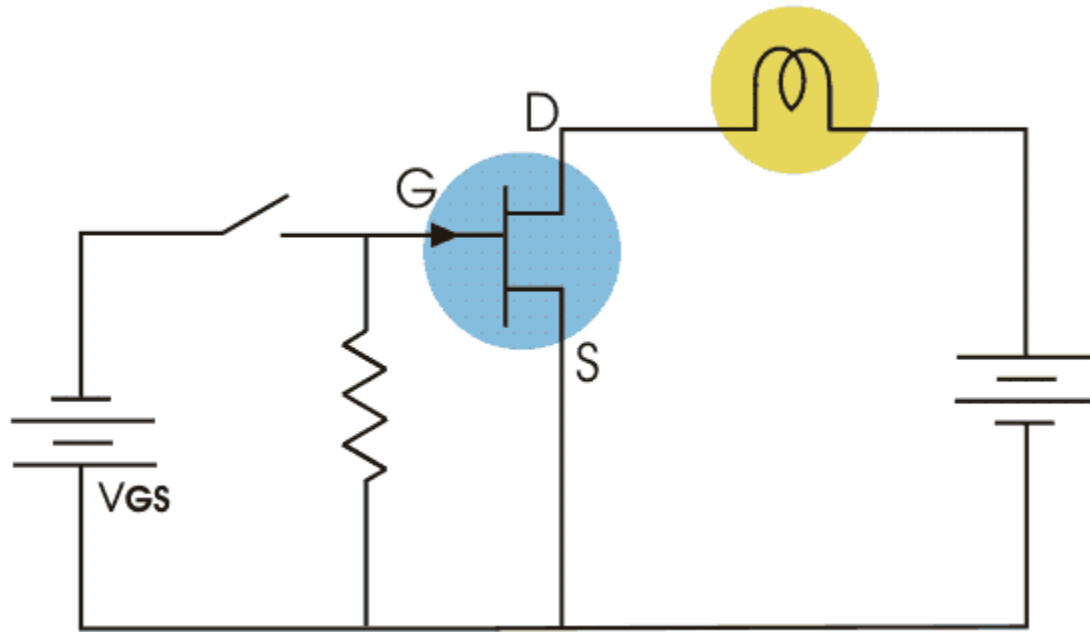


Common Source JFET Amplifier

**Kiểu CD (Common Drain – D chung): vào G ra S**



# Mạch ngắt dẫn dùng JFET (switch)



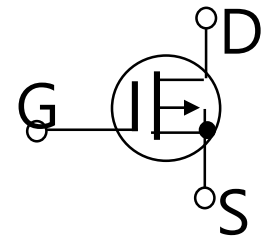
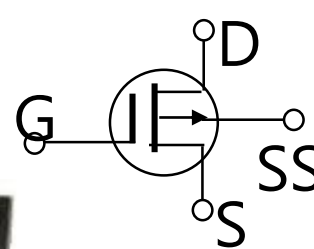
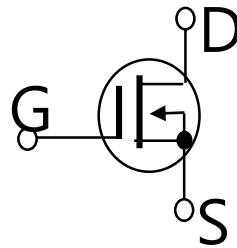
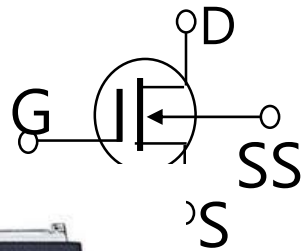
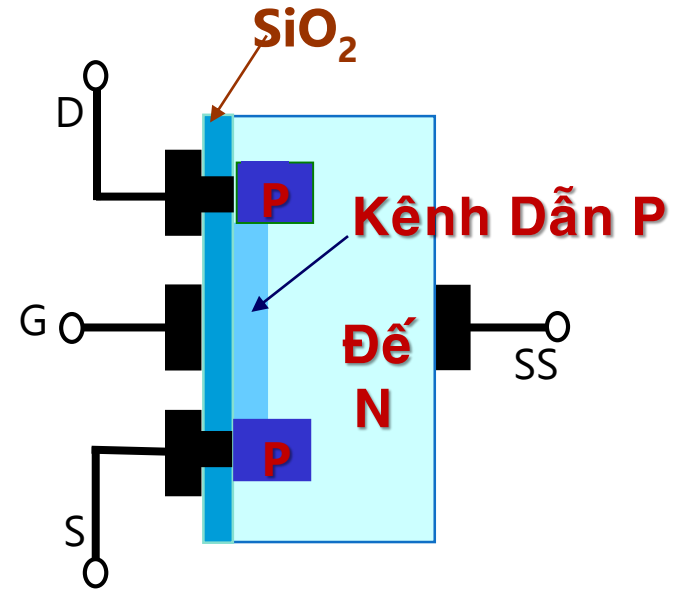
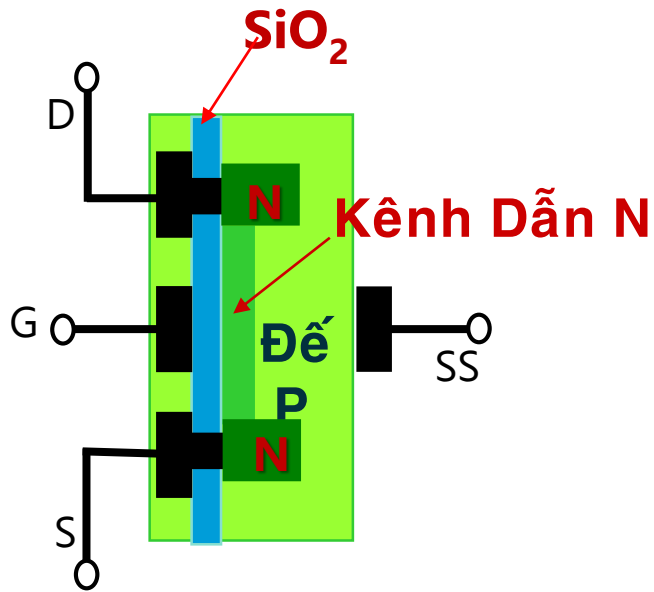
# **TRANSISTOR TRƯỜNG BÁN DẪN OXIT KIM LOẠI - MOSFET (METAL OXIDE SEMICONDUCTOR FET)**



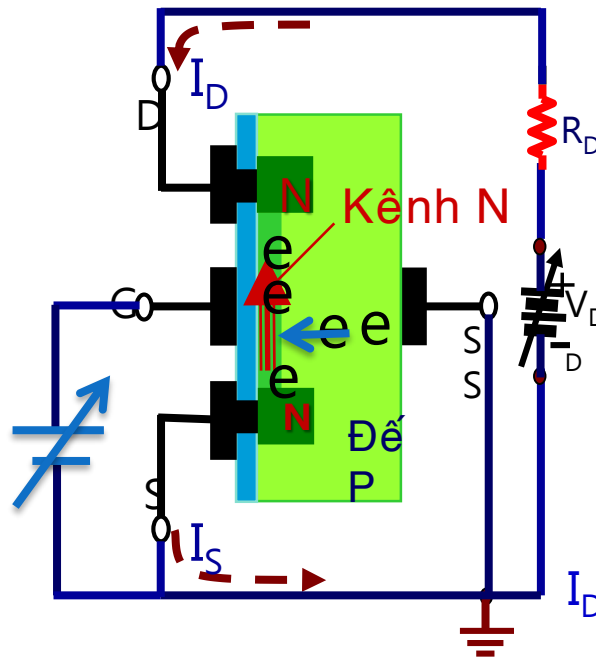
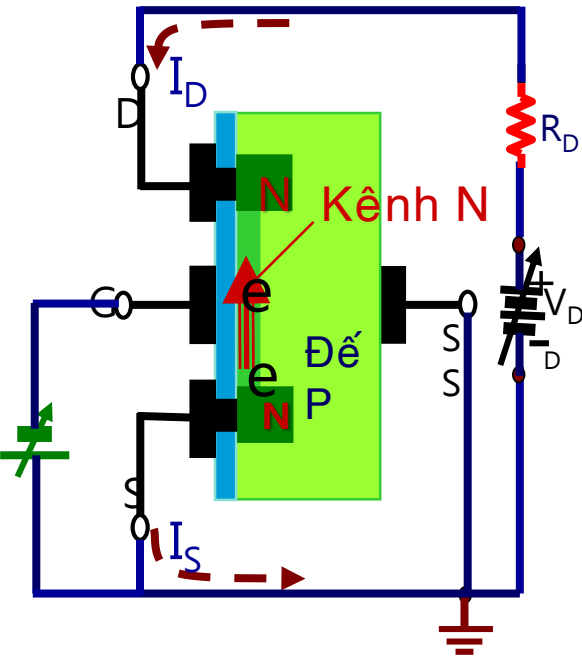


# D-MOSFET – Depletion Mosfet (Mosfet kênh có sẵn)

## a. Cấu tạo



## b. Nguyên lý hoạt động

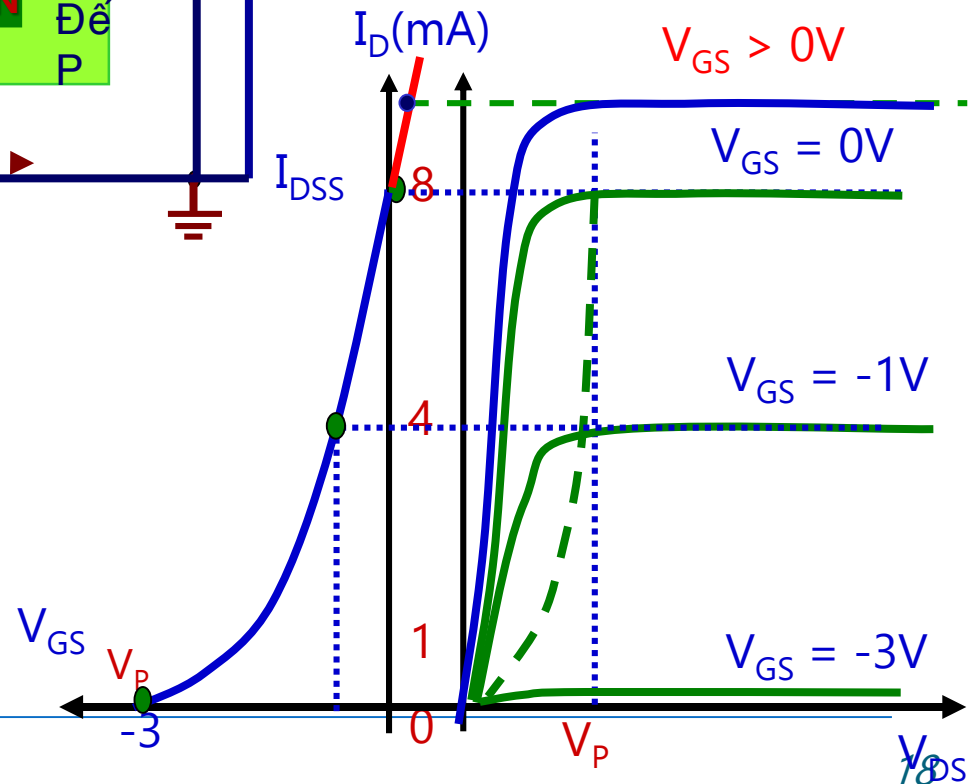


Để MOSFET hoạt động cần phân cực cho **GS và DS**)

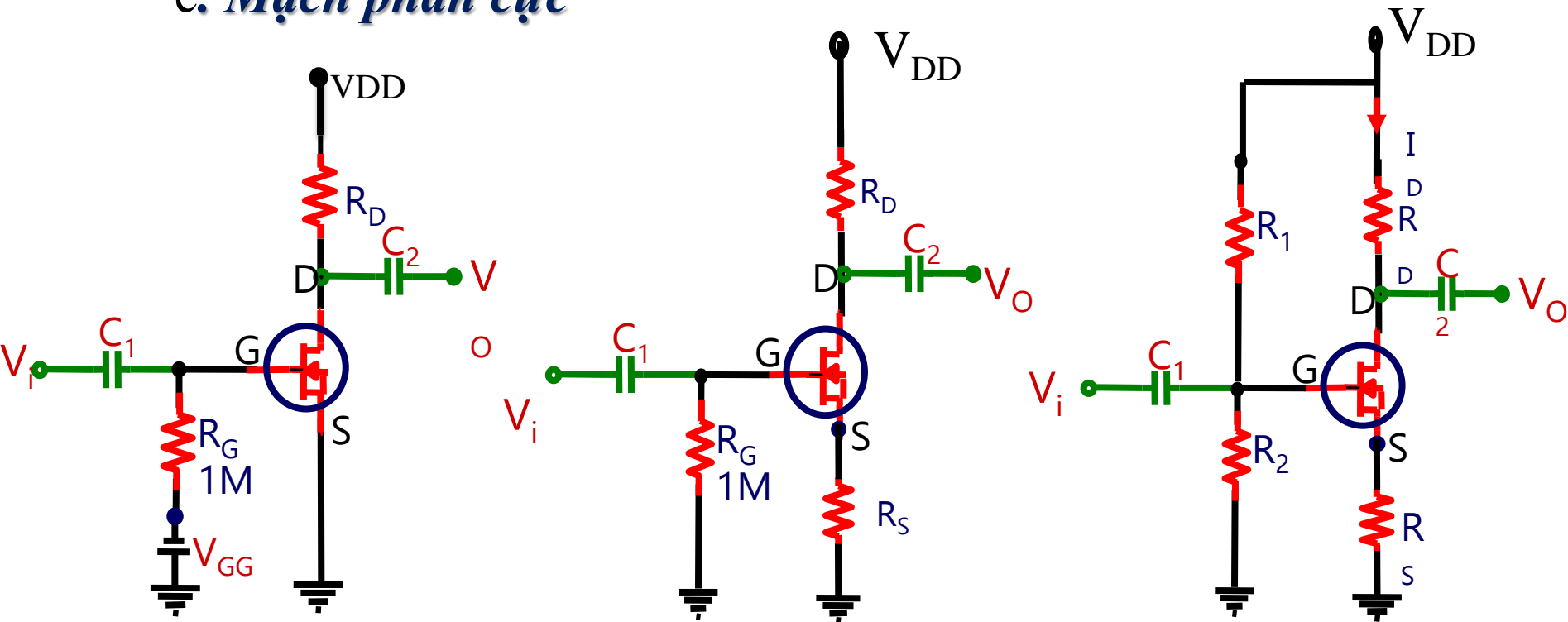
$$I_G = 0 \quad I_D = I_S$$

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_P} \right)^2 \quad 0 \leq I_D$$

$$V_P \leq V_{GS} \text{ (kênh$$



### c. Mạch phân cực



Tương tự như JFET, E-MOSFET cũng dùng các dạng mạch phân cực: Cố định, Tự phân cực, Phân cực dùng cầu phân áp.

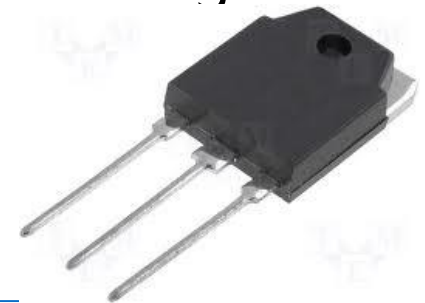
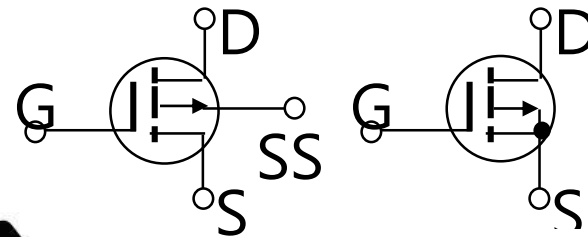
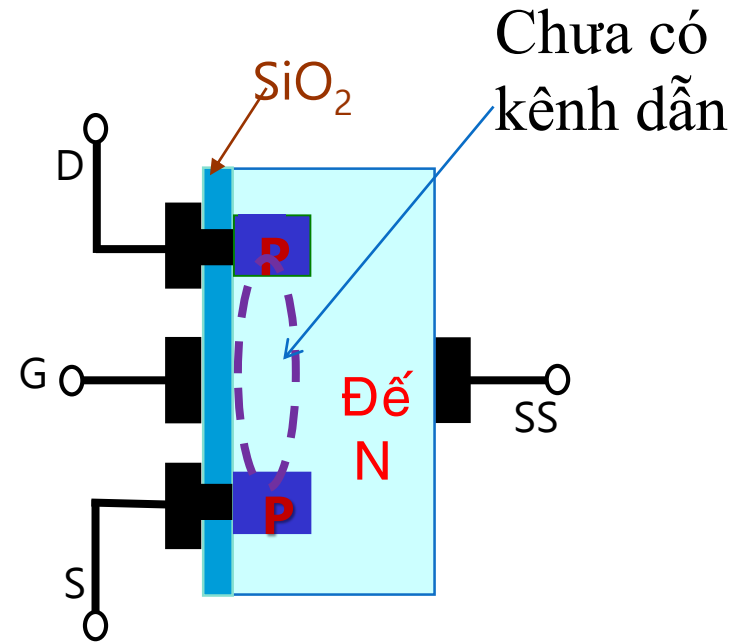
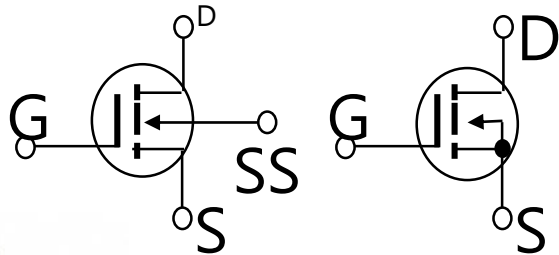
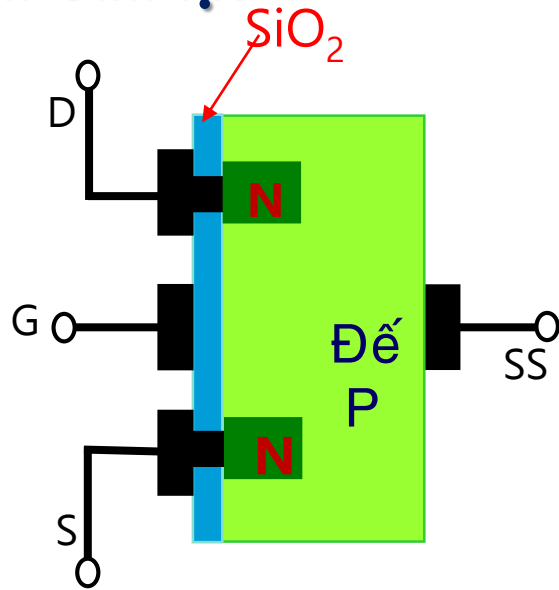
Lưu ý:  $V_P \leq V_{GS}$  (loại N)  $0 \leq I_D$   $I_D = I_S$   $I_G = 0$

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_P} \right)^2$$

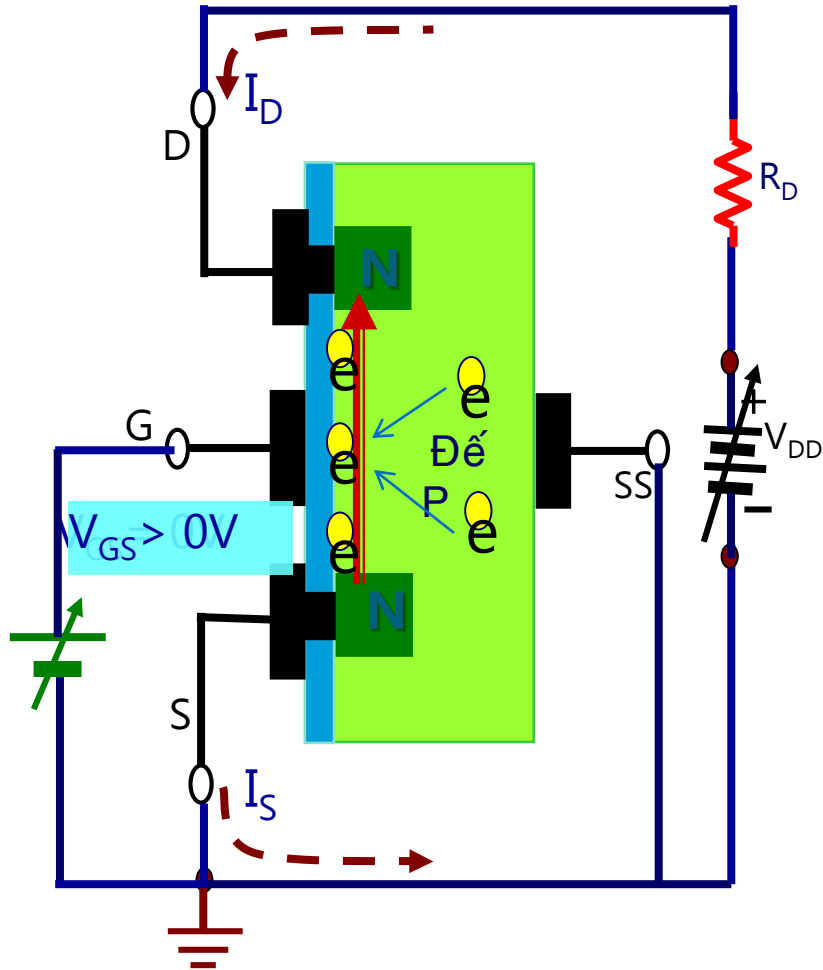


# E-MOSFET – Enhanced Mosfet (Mosfet kênh chưa có sẵn)

## a. Cấu tạo



## b. Nguyên lý hoạt động



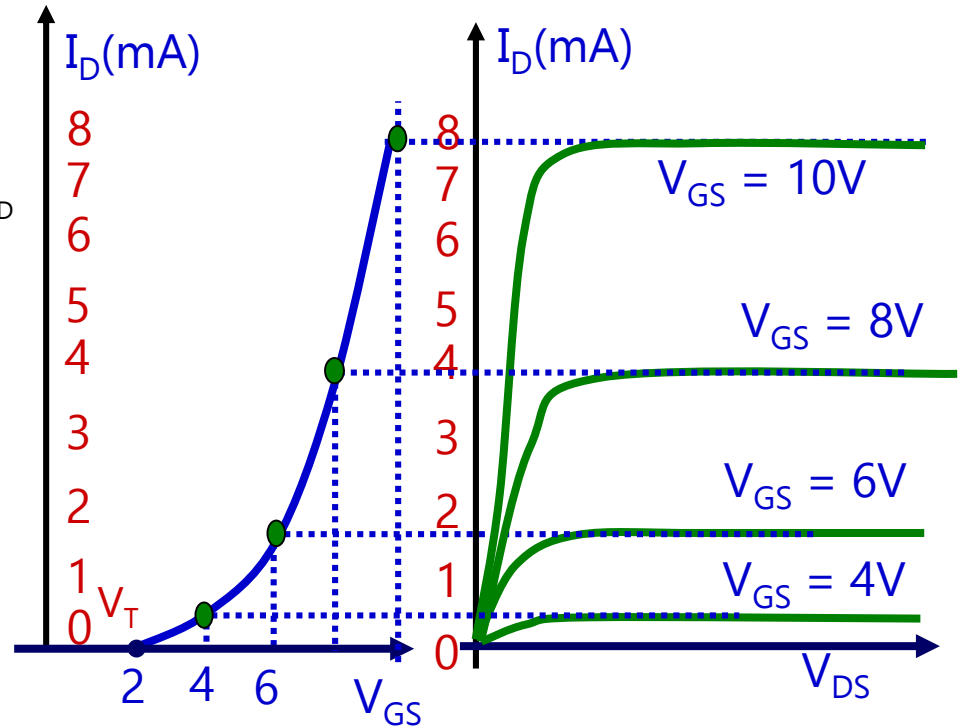
$$0 \leq I_D$$

$$I_G = 0$$

$$V_T \leq V_{GS}$$

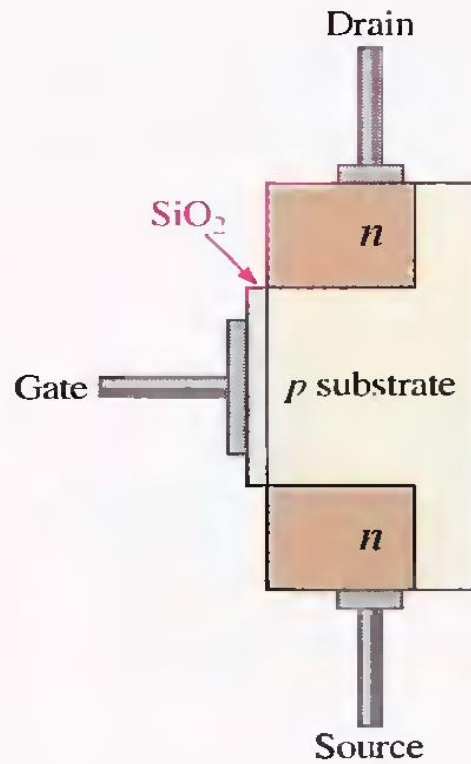
$$I_D = I_S$$

$$I_D = k (V_{GS} - V_T)^2$$

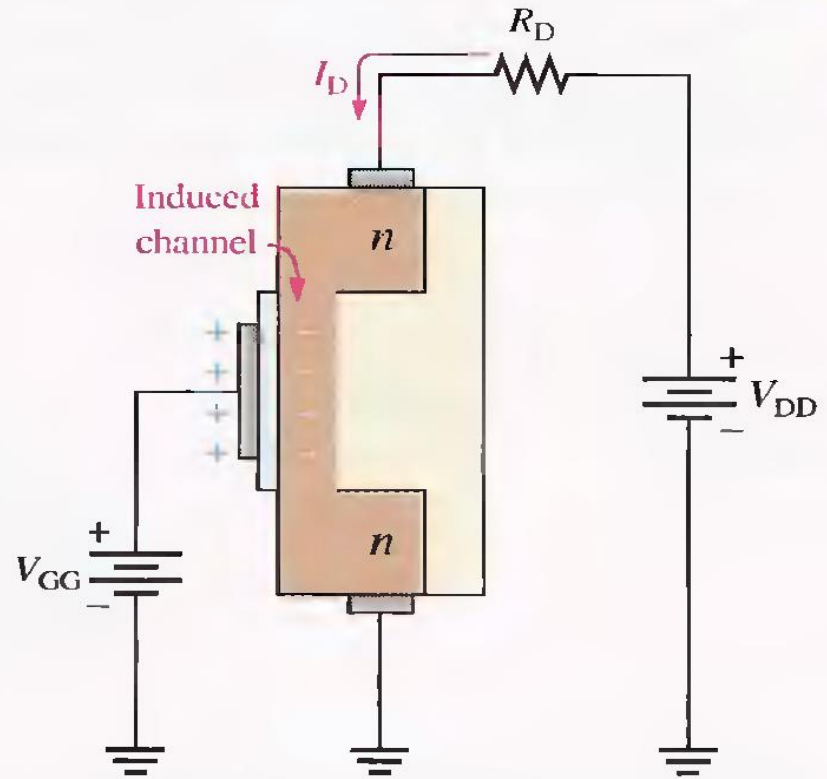


$V_T$ : điện áp ngưỡng (threshold)





(a) Basic construction



(b) Induced channel ( $V_{GS} > V_{GS(th)}$ )

## c. Mạch phân cực

### Mạch phân cực hồi tiếp

$$I_G = 0 \rightarrow \begin{aligned} V_D &= V_G \\ V_{DS} &= V_{GS} \end{aligned}$$


$$V_{GS} = V_{DD} - I_D R_D \quad (*)$$

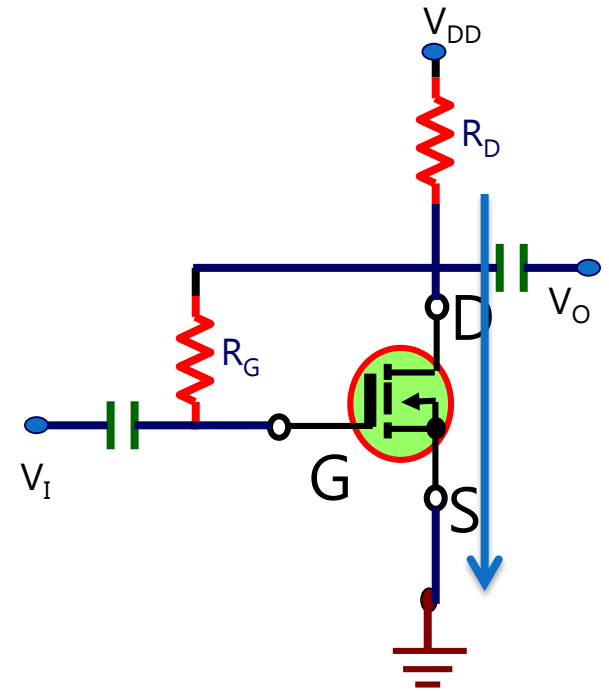
Thế (\*) vào phương trình  $I_D = k(V_{GS} - V_{Th})^2$

  $I_{D1}, I_{D2}$

Thế vào (\*) chọn nghiệm  $I_D$  sao cho  $V_T \leq V_{GS}$

Mạch vòng DS

  $V_{DS} = V_{DD} - I_D R_D$



## Mạch phân cực dùng cầu phân áp

$$I_G = 0 \rightarrow V_G = \frac{R_2 V_{DD}}{R_1 + R_2}$$

$$V_{GS} = V_G - I_D R_S \quad (*)$$

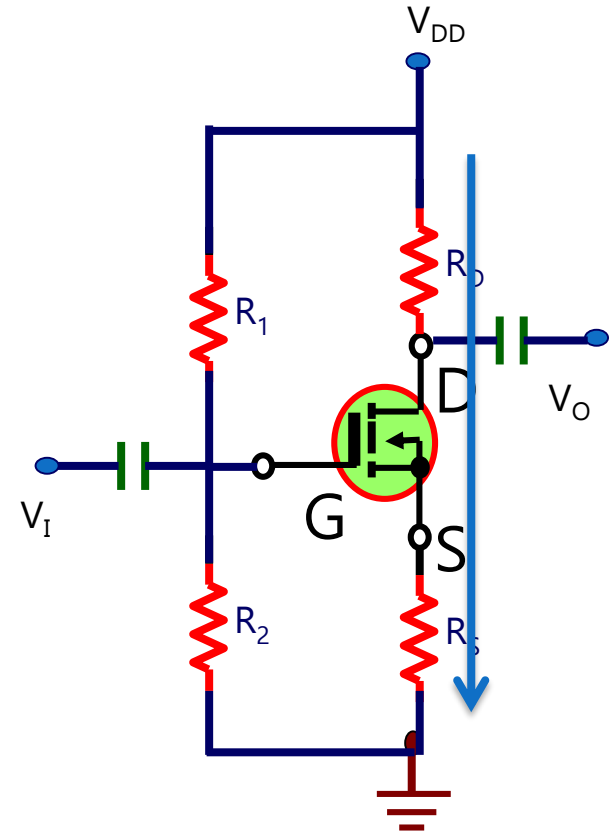
Thế (\*) vào phương trình  $I_D = k(V_{GS} - V_{Th})^2$

→  $I_{D1}, I_{D2}$

Thế vào (\*) chọn nghiệm  $I_D$  sao cho  $V_T \leq V_{GS}$

Mạch vòng DS

→  $V_{DS} = V_{DD} - I_D (R_S + R_D) \quad (I_D = I_S)$

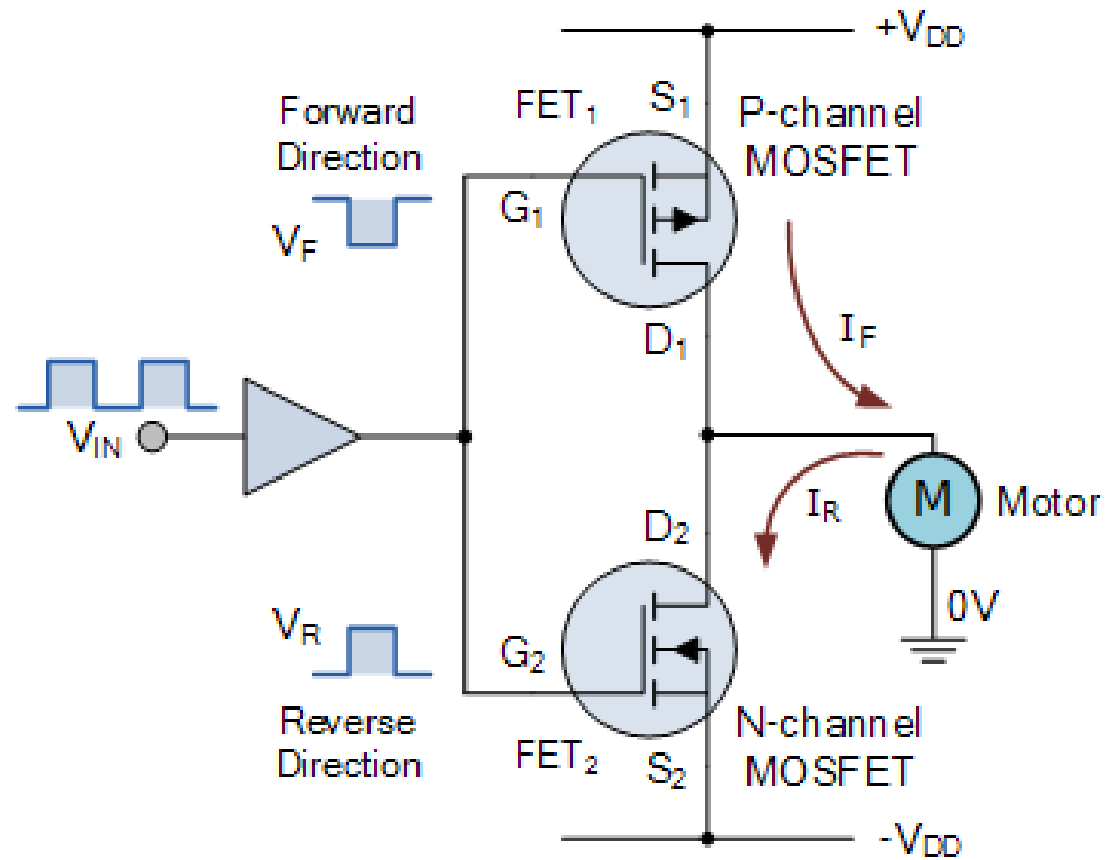




# ỨNG DỤNG

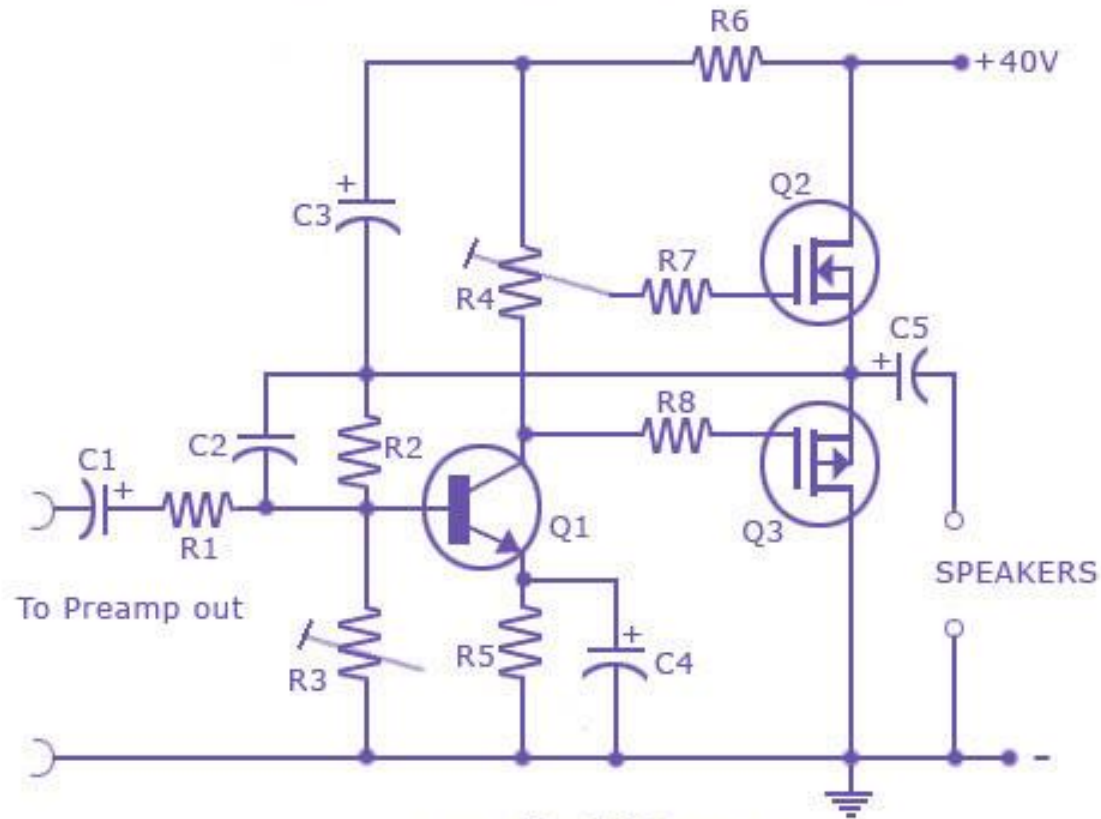


# Mạch đóng ngắt dùng E- MOSFET



# Mạch khuếch đại dùng E- MOSFET

## 18 watt Mosfet Amplifier Circuit



www.CircuitsToday.com

