Aulas 24 e 25

- Representação de números em vírgula flutuante
- A norma IEEE 754
 - Operações aritméticas em vírgula flutuante
 - Precisão simples e precisão dupla
 - Arredondamentos
- Unidade de vírgula flutuante do MIPS
 - Instruções da FPU do MIPS
- Exemplo de codificação utilizando as instruções da FPU do MIPS

José Luís Azevedo, Bernardo Cunha, Arnaldo Oliveira, Pedro Lavrador

Representação de quantidades fracionárias

- A codificação de quantidades numéricas com que trabalhamos até agora esteve sempre associada à representação de números inteiros
- A representação posicional de inteiros pode também ser usada para representar números racionais considerando-se potências negativas da base
- Por exemplo a representação da quantidade 5.75 em base 2 com 4 bits para a parte inteira e 4 bits para a parte fracionária poderia ser:
 23 22 21 20 2-1 2-2 2-3 2-4



 Esta representação designa-se por "representação em vírgula fixa"

Representação de quantidades fracionárias

- A representação de quantidades fracionárias em vírgula fixa coloca de imediato a questão da divisão do espaço de armazenamento para as partes inteira e fracionária
- O número de dígitos da parte inteira determina a gama de valores representáveis
- O número de dígitos da parte fracionária, determina a precisão da representação (no exemplo anterior, a menor quantidade representável é 2⁻⁴ = 0,0625)
- No caso geral, quantos dígitos devem então ser reservados para a parte inteira e quantos para a parte fracionária, sabendo nós que o espaço de armazenamento é limitado?

Representação de números em Vírgula Flutuante

• Exemplo: -23.45129876 (vírgula fixa). A mesma quantidade pode também ser representada recorrendo à notação científica:

```
-2.345129876 \times 10^{1} \qquad -(2\times10^{0}+3\times10^{-1}+4\times10^{-2}+5\times10^{-3}+...+6\times10^{-9})\times10^{1}
-0.2345129876\times10^{2} \qquad -(0\times10^{0}+2\times10^{-1}+3\times10^{-2}+4\times10^{-3}+...+6\times10^{-10})\times10^{2}
```

- São representações do mesmo valor em que a posição da vírgula tem de ser ponderada, na interpretação numérica da quantidade, pelo valor do expoente de base 10
- Esta técnica, em que a vírgula pode ser deslocada sem alterar o valor representado, designa-se também por representação em vírgula flutuante (VF)
- A representação em VF tem a vantagem de não desperdiçar espaço de armazenamento com os zeros à esquerda da quantidade representada
- No primeiro exemplo, o número de dígitos diferentes de zero à esquerda da vírgula é igual a um: diz-se que a representação está normalizada

Representação de números em Vírgula Flutuante

 A representação de quantidades em vírgula flutuante, em sistemas computacionais digitais, faz-se recorrendo à estratégia descrita nos slides anteriores, mas usando agora a base dois:

$$N = (+/-) 1.f \times 2^{Exp}$$

(representação **normalizada** de uma quantidade binária em vírgula flutuante)

• Em que:

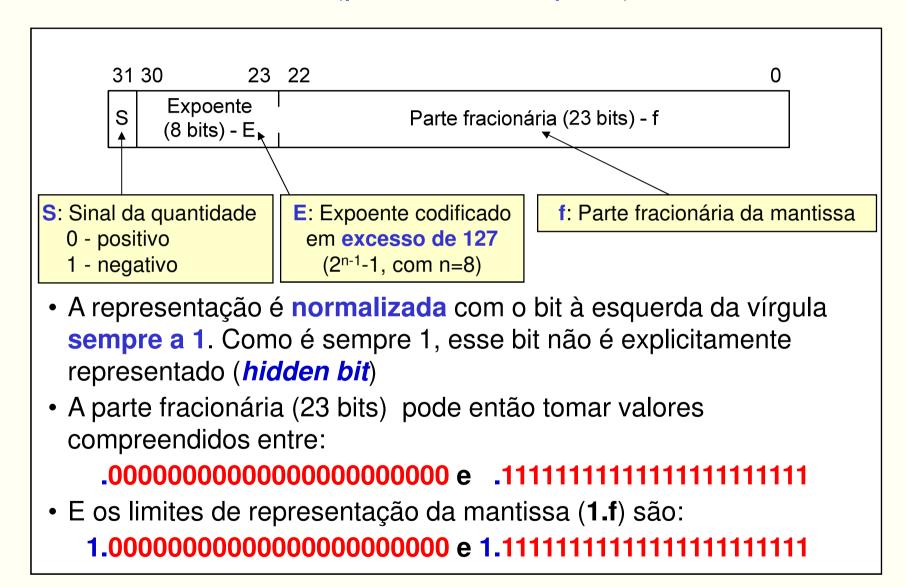
```
 f – parte fracionária representada por n bits
```

1.f – mantissa (também designada por significando)

Exp – expoente da potência de base 2 representado por *m* bits

Representação de números em Vírgula Flutuante

- O problema da divisão do espaço de armazenamento coloca-se também neste caso, mas agora na determinação do número de bits ocupados pela parte fracionária e pelo expoente
- Essa divisão é um compromisso entre gama de representação e precisão:
 - Aumento do número de bits da parte fracionária ⇒ maior precisão na representação
 - Aumento do número de bits do expoente ⇒ maior gama de representação
- Um bom design implica compromissos adequados!





• O expoente é codificado em **excesso de 127** (2ⁿ⁻¹-1, n=8 bits). Ou seja, é somado ao expoente verdadeiro (Exp) o valor 127 para obter o código de representação

(i.e. Exp = E - 127, em que E é o expoente codificado)

$$N = (-1)^S 1.f \times 2^{Exp} = (-1)^S 1.f \times 2^{E-127}$$

- O código 127 representa assim o expoente zero, códigos maiores do que 127 representam expoentes positivos e códigos menores que 127 representam expoentes negativos
- O expoente pode, desta forma, tomar valores entre -126 e +127
 [códigos 1 a 254]. Os códigos 0 e 255 são reservados



Sinal = 0 (quantidade positiva)

Expoente =
$$[130] - offset = 130 - 127 = 3 \Leftrightarrow (Exp = E - offset)$$

Mantissa = (1 + parte fracionária) = 1 + .101 = 1.101

A quantidade representada, Q, será então:

$$Q = +1.101 \times 2^{3} = (1 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3}) \times 2^{3}$$
$$= 1.625 \times 8 = 13 \times 10^{0} = 13$$



$$N = (-1)^S 1.f \times 2^{Exp} = (-1)^S 1.f \times 2^{E-127}$$

• A gama de representação suportada por este formato será portanto:

$$\pm [1.175494 \times 10^{-38}, 3.402824 \times 10^{+38}]$$

- Qual o número de casas decimais? De modo a não exceder a precisão da representação original, a **representação em decimal** deve ter, no máximo, 6 casas decimais: $m = \left| n \frac{\log r}{\log s} \right| = \left| 23 \frac{\log 2}{\log 10} \right| = 6$
- Ou, sabendo que o nº de bits por casa decimal = $\log_2(10) \cong 3.3$), o número de casas decimais é $\lfloor 23 / 3.3 \rfloor = 6$ casas decimais



- Nas operações com quantidades representadas neste formato podem ocorrer situações de *overflow* e de *underflow*:
 - Overflow: quando o expoente do resultado n\(\tilde{a}\) o cabe no espa\(\tilde{c}\) o que lhe est\(\tilde{a}\) destinado \(\tilde{E} > \frac{254}{}\)

 Underflow: caso em que o expoente é tão pequeno que também não é representável → E < 1)

• Exemplo: codificar no formato vírgula flutuante IEEE 754 precisão simples, o valor -12.59375₁₀

Parte inteira: $12_{10} = 1100_{2}$

Parte fracionária: $0.59375_{10} = 0.10011_2$

 $12.59375_{10} = 1100.10011_2 \times 2^0$

Normalização: $1100.10011_2 \times 2^0 = 1.10010011_2 \times 2^3$

Expoente codificado: $+3 + 127 = 130_{10} = 10000010_2$

1 10000010 10010011000000000000000

0xC1498000

× 2 1.18750 MSb 0.18750 × 2 0.37500 0.37500 × 2 0.75000 0.75000 × 2 1,50000 0.50000 \times 2 LSb 1,00000

0.59375

Norma IEEE 754 – Adição / Subtração

Exemplo: $N = 1.1101 \times 2^0 + 1.0010 \times 2^{-2}$

1º Passo: Igualar os expoentes ao maior dos expoentes

$$a = 1.1101 \times 2^0$$
 $b = 0.010010 \times 2^0$

2º Passo: Somar / subtrair as mantissas mantendo os expoentes

$$N = 1.1101 \times 2^0 + 0.010010 \times 2^0 = 10.000110 \times 2^0$$

3º Passo: Normalizar o resultado

$$N = 10.000110 \times 2^0 = 1.0000110 \times 2^1$$

4º Passo: Arredondar o resultado e renormalizar (se necessário)

$$N = 1.0000110 \times 2^1 = 1.0001 \times 2^1$$

Exemplo com 4 bits fracionários

Norma IEEE 754 – Adição / Subtração

- Exercício: A e B representam, em hexadecimal, a codificação no formato IEEE 754 de duas quantidades reais:
 - A = 0x41600000
 - $-B = 0 \times C0C00000$
- Realize as seguintes operações, apresentando o resultado codificado no formato IEEE 754, em hexadecimal. Tenha em atenção que as quantidades são codificadas em sinal e módulo.
 - R1 = A B
 - R2 = B A
 - R3 = A + B
 - R4 = B + A
- Repita o exercício supondo:
 - $A = 0 \times C0C00000$
 - B = 0x41600000

Norma IEEE 754 – Multiplicação

Exemplo: $N = (1.1100 \times 2^{0}) \times (1.1001 \times 2^{-2})$

1º Passo: Somar os expoentes

$$Expr = 0+(-2) = [0+127]+[-2+127] = [127+125]-127 = [125] = -2$$

2º Passo: Multiplicar as mantissas

 $Mr = 1.1100 \times 1.1001 = 10.101111$

3º Passo: Normalizar o resultado

$$N = 10.101111 \times 2^{-2} = 1.0101111 \times 2^{-1}$$

4º Passo: Arredondar o resultado e renormalizar (se necessário)

$$N = 1.0101111 \times 2^{-1} = 1.0110 \times 2^{-1}$$

Exemplo com 4 bits fracionários

Norma IEEE 754 – Divisão

Exemplo: $N = (1.0010 \times 2^{0}) / (1.1000 \times 2^{-2})$

1º Passo: Subtrair os expoentes

Expr = 0-(-2) = [0+127]-[-2+127] = [127-125]+127 = [129] = 2

2º Passo: Dividir as mantissas

Mr = 1.0010 / 1.1000 = 0.11

3º Passo: Normalizar o resultado

 $N = 0.11 \times 2^2 = 1.1 \times 2^1$

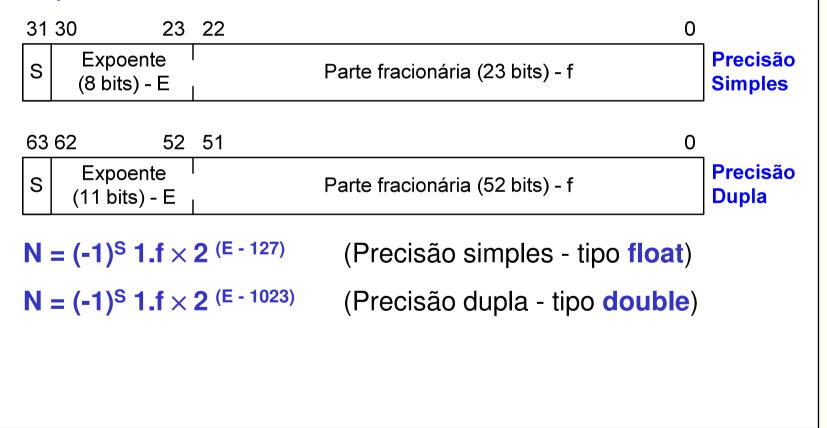
4º Passo: Arredondar o resultado

 $N = 1.1 \times 2^1 = 1.1000 \times 2^1$

Exemplo com 4 bits fracionários

Norma IEEE 754 (precisão dupla)

 A norma IEEE 754 suporta a representação de quantidades em precisão simples (32 bits) e em precisão dupla (64 bits)



Norma IEEE 754 (precisão dupla)



$$N = (-1)^S 1.f \times 2^{Exp} = (-1)^S 1.f \times 2^{E-1023}$$

 A gama de representação suportada pelo formato de precisão dupla será:

 De modo a não exceder a precisão da representação original, a representação em decimal deve ter, no máximo, ∠52 / log₂(10) = 15 casas decimais

Norma IEEE 754 – casos particulares

- A norma IEEE 754 suporta ainda a representação de alguns casos particulares:
 - A quantidade zero; essa quantidade não seria representável de acordo com o formato descrito até aqui
 - +/-infinito. Exemplos: 1.0 / 0.0, -1.0 / 0.0
 - Resultados não numéricos (NaN Not a Number). Exemplo:
 0.0 / 0.0
 - Afim de aumentar a resolução (menor quantidade representável) é ainda possível usar um formato de mantissa desnormalizada no qual o bit à esquerda do ponto binário é zero

Norma IEEE 754 – casos particulares

Precisão Simples		Precisão Dupla		Representa	
Expoente	Parte Frac.	Expoente	Parte Frac.		
0	0	0	0	0	
0	≠0	0	≠0	Quantidade desnormalizada	
1 a 254	qualquer	1 a 2046	qualquer	Nº em vírgula flutuante normalizado	
255	0	2047	0	Infinito	
255	≠ 0	2047	≠ 0	NaN (Not a Number)	

Norma IEEE 754 – representação desnormalizada

- Permite a representação de quantidades cada vez mais pequenas (com cada vez menos precisão - underflow gradual)
- A gama de representação suportada pelo formato de mantissa desnormalizada, em precisão simples, será portanto:

- As operações aritméticas são efetuadas com um número de bits da parte fracionária superior ao disponível no espaço de armazenamento
- Desta forma, na conclusão de qualquer operação aritmética é necessário proceder ao arredondamento do resultado por forma a assegurar a sua adequação ao espaço que lhe está destinado
- As técnicas mais comuns no processo de arredondamento do resultado (o qual introduz um erro) são:
 - Truncatura
 - Arredondamento simples
 - Arredondamento para o par (ímpar) mais próximo

 Truncatura (exemplo com 2 dígitos na parte fracionária: d=2)

Número	Trunc(x)	Erro	
x.00	X	0	
x.01	X	-1/4	
x.10	Х	-1/2	
x.11	Х	-3/4	

Erro médio =
$$(0 - 1/4 - 1/2 - 3/4) / 4$$

= $-3/8$

• Mantém-se a parte inteira, desprezando qualquer informação que exista à direita do ponto binário

 Arredondamento simples (exemplo com 2 dígitos na parte fracionária: d=2)

Número	Arred(x)	Erro	
x.00	X	0	
x.01	X	-1/4	
x.10	x + 1	+1/2	
x.11	x + 1	+1/4	

Erro médio =
$$(0 - 1/4 + 1/2 + 1/4) / 4$$

= +1/8

- Mantém-se a parte inteira quando o 1º dígito decimal for 0 ou soma-se "1" à parte inteira quando aquele for "1" (arred(x)
- = trunc(x + 0.5))
- O erro médio é mais próximo de zero do que no caso da truncatura, mas ligeiramente polarizado do lado positivo

 Arredondamento para o par mais próximo (exemplo com d=2)

Número	Arred(x)	Erro	Número	Arred(x)	Erro
x0.00	х0	0	x1.00	x1	0
x0.01	х0	-1/4	x1.01	x1	-1/4
x0.10	х0	-1/2	x1.10	x1 + 1	+1/2
x0.11	x1	+1/4	x1.11	x1 + 1	+1/4

- Semelhante à técnica de arredondamento, mas decidindo, para o caso "xx.10", em função do primeiro dígito à esquerda do ponto binário
- Erro médio = -1/8 + 1/8 = 0

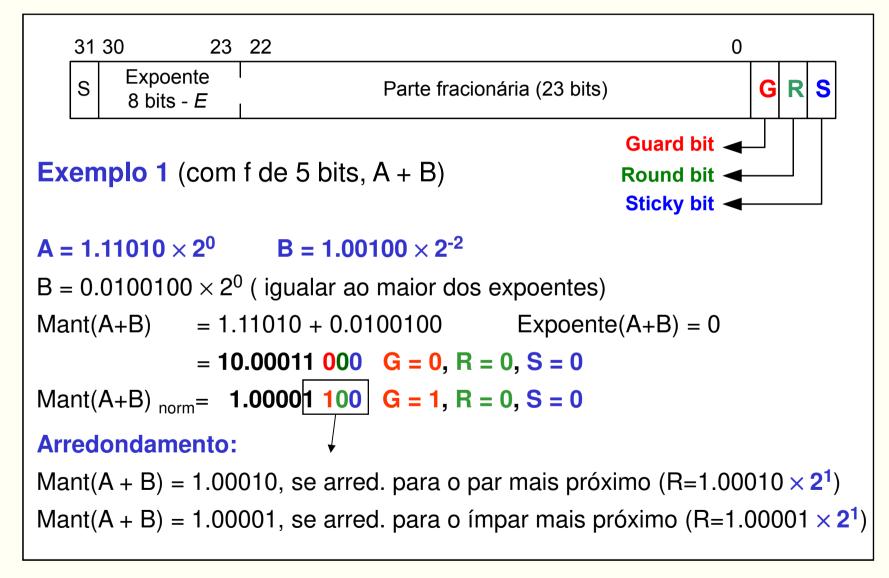
Norma IEEE 754 – arredondamentos

• Os valores resultantes de cada fase intermédia da execução de uma operação aritmética são armazenados com três bits adicionais, à direita do bit menos significativo da mantissa (i.e., para o caso de precisão simples, com pesos 2⁻²⁴, 2⁻²⁵ e 2⁻²⁶)

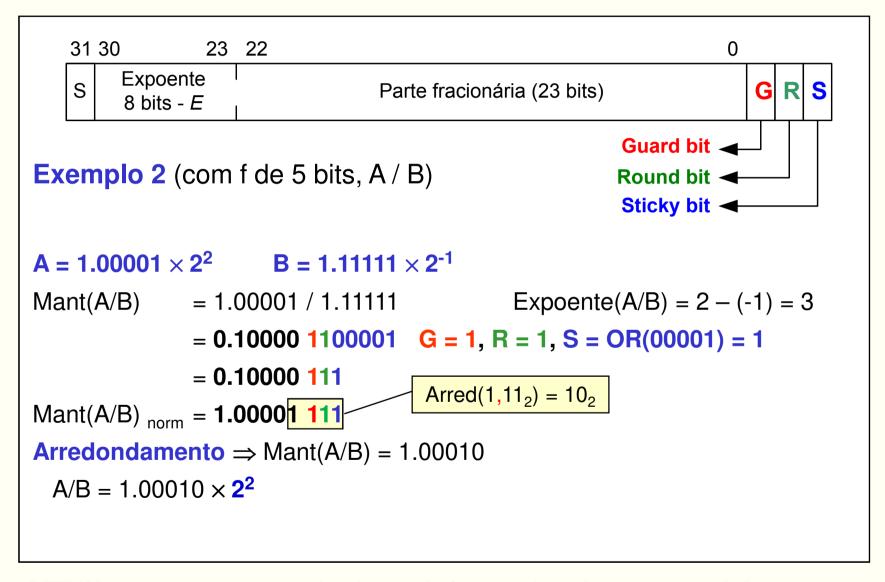
?.??????????????? GRS (f c/ 26 bits)

- Objetivos: 1) minimizar o erro introduzido pelo processo de arredondamento e 2) ter bits suplementares para a pósnormalização.
- G Guard Bit
- R Round bit
- S Sticky bit Bit que resulta da soma lógica de todos os bits à direita do bit R (i.e., se houver à direita de R pelo menos 1 bit a '1', então S='1')

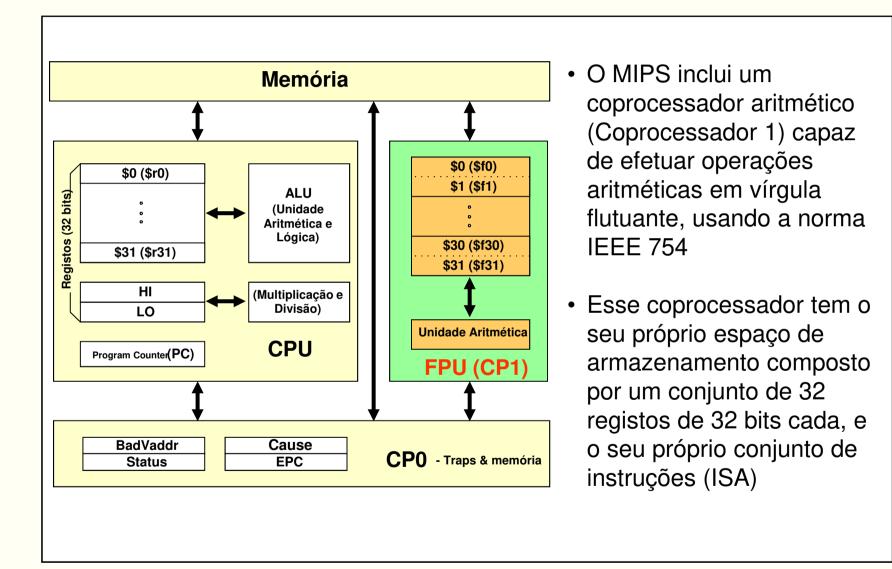
Norma IEEE 754 – arredondamentos



Norma IEEE 754 – arredondamentos



Cálculo em Vírgula Flutuante no MIPS



Vírgula Flutuante no MIPS – registos

- Os registos do coprocessador aritmético são designados, no Assembly do MIPS, pelas letras \$fn, em que o indíce n toma valores entre 0 e 31
- Cada par de registos consecutivos [\$fn,\$fn+1] (com n par) pode funcionar como um registo de 64 bits para armazenar valores em precisão dupla.
- Em *Assembly* a referência ao par de registos faz-se indicando como operando o registo par
- Apenas os registos de índice par podem ser usados no contexto das instruções

Vírgula Flutuante no MIPS – instruções aritméticas

```
# Absolute Value
abs.p
         FPdst, FPsrc
         FPdst, FPsrc
                                     # Negate
neg.p
                                     # Divide
div.p
         FPdst, FPsrc1, FPsrc2
mul.p
                                     # Multiply
         FPdst, FPsrc1, FPsrc2
                                     # Addition
add.p
         FPdst, FPsrc1, FPsrc2
sub . p
                                     # Subtract
          FPdst, FPsrc1, FPsrc2
               O sufixo .p representa a precisão com que é
                 efetuada a operação (simples ou dupla).
                Deverá, na instrução, ser substituído pelas
                    letras .s ou .d respetivamente.
```

Vírgula Flutuante no MIPS – conversão entre tipos

```
cvt.d.s FPdst,FPsrc
cvt.d.w FPdst,FPsrc
cvt.s.d FPdst,FPsrc
cvt.s.w FPdst, FPsrc
cvt.w.d FPdst,FPsrc
cvt ws FPdst, FPsrc
         Formato original
 Formato do
  resultado
```

```
# Convert Single to Double
# Convert Integer to Double
# Convert Double to Single
# Convert Integer to Single
# Convert Double to Integer
# Convert Single to Integer
```

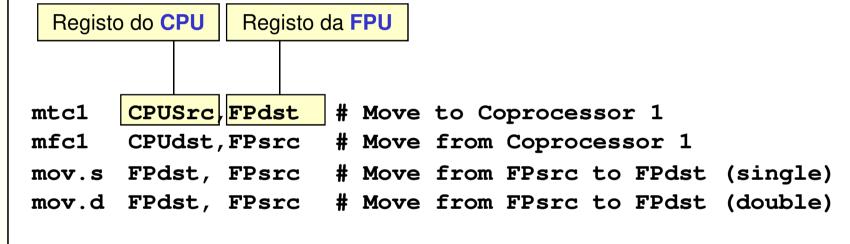
As conversões entre tipos de representação são efetuadas pela FPU pelo que apenas podem ter como operandos/destinos registos da FPU

Conversão entre tipos – exemplos

```
= -1.625 \times 2^2 = -6.5
cvt.d.s $f6,$f0
   Exp = (129-127) + 1023 = 1025 = 10000000001
   $f6=0x00000000 $f7=1 1000000001 1010000...0
   $f6=0x00000000 $f7=0xC01A0000
cvt.w.s $f8,$f0
   Exp = (129-127) = 2
   Val = -1.625 \times 2^2 = -6.5, (int)(-6.5) = -6
   $f8=0xFFFFFFA
```

Vírgula Flutuante no MIPS – instruções de transferência

 Transferência de informação entre registos do CPU e da FPU, e entre registos da FPU



Estas instruções copiam o conteúdo integral do registo fonte para o registo destino.

Não efetuam qualquer tipo de conversão entre tipos de informação.

Vírgula Flutuante no MIPS – instruções de transferência

• Transferência de informação entre registos da FPU e a memória

```
Registo da FPU
              Endereço de memória
lwc1
      FPdst, offset (CPUreg) # Load single from memory
      FPsrc, offset (CPUreq) # Store single into memory
swc1
ldc1 FPdst, offset(CPUreq) # Load double from memory
sdc1 FPsrc, offset(CPUreq) # Store double into memory
Instruções virtuais (apenas muda a mnemónica):
      FPdst, offset (CPUreg) # Load single from memory
1.s
s.s FPsrc, offset (CPUreq) # Store single into memory
1.d FPdst, offset (CPUreq) # Load double from memory
s.d FPsrc, offset (CPUreq) # Store double into memory
```

Vírgula Flutuante no MIPS – manipulação de constantes

 Nas instruções da FPU do MIPS os operandos têm que residir em registos internos, o que significa que não há suporte para a manipulação direta de constantes. Como lidar então com operandos que são constantes?

Método 1

- Determinar, em tempo de compilação, o valor que codifica a constante (32 bits para precisão simples ou 64 bits para precisão dupla)
- Carregar essa constante em 1 ou 2 registos do CPU e copiar o(s) seu(s) valor(es) para o(s) registo(s) da FPU

Método 2:

- Usar as diretivas ".float" ou ".double" para definir em memória o valor da constante: 32 bits (.float) ou 64 bits (.double)
- Ler o valor da constante da memória para um registo da FPU usando as instruções de acesso à memória vistas anteriormente (I.s ou I.d)

Vírgula Flutuante no MIPS – manipulação de constantes

 O MARS disponibiliza duas instruções virtuais que permitem usar o método 2 (i.e., definição da constante em memória) de forma simplificada. Essas instruções têm o seguinte formato:

```
1.s $FPdst,label
1.d $FPdst,label
```

em que "label" representa o endereço onde a constante está armazenada em memória.

 A decomposição em instruções nativas destas instruções é (admitindo, por exemplo, que a constante K1 está armazenada no endereço 0x1001000c):

```
lui $1,0x1001
lwc1 $f0,0x000C($1)
```

```
1.d $f0,k1
    lui $1,0x1001
    ldc1 $f0,0x000C($1)
```

Vírgula Flutuante no MIPS – instruções de decisão

- A tomada de decisões envolvendo quantidades em vírgula flutuante realiza-se de forma distinta da utilizada para o mesmo tipo de operação envolvendo quantidades inteiras
- Para quantidades em vírgula flutuante são necessárias duas instruções em sequência: uma comparação das duas quantidades, seguida da decisão (que usa a informação produzida pela comparação):
 - A instrução de comparação coloca a True ou False uma flag (1 bit), dependendo de a condição em comparação ser verdadeira ou falsa, respetivamente
 - Em função do estado dessa flag a instrução de decisão (instrução de salto) pode alterar a sequência de execução

Vírgula Flutuante no MIPS – instruções de decisão

```
float a, b;
if(a > b)
    a = a + b;
  else
     a = a - b;
```

```
# $f0 \leftarrow a
# $f2 ← b
if: c.le.s $f0, $f2 # if(a > b)
     bclt else  # {
add.s $f0, $f0, $f2 # a = a + b;
    bc1t else
                     # }
     j endif
                          # else
else: sub.s $f0, $f0, $f2 # a = a - b;
endif:...
```

Cálculo em Vírgula Flutuante no MIPS

Instruções de comparação:

```
c.x.s FPUreg1, FPUreg2 # compare single
c.x.d FPUreg1, FPUreg2 # compare double
```

Em que x pode ser uma das seguintes condições:

```
EQ - equal
LT - less than
```

LE - less or equal

Instruções de salto:

```
bc1t # branch if true
bc1f # branch if false
```

Convenções quanto à utilização de registos

- Registos para passar parâmetros para funções:
 - \$f12 (\$f13), \$f14 (\$f15)
- Registos para devolução de resultados das funções:
 - \$f0 (\$f1), \$f2 (\$f3)
- Registos que não podem ser alterados pelas funções:
 - \$f20 (\$f21) ... \$f30 (\$f31)
- Registos que podem ser alterados pelas funções:
 - \$f4 (\$f5) ... \$f10 (\$f11)
 - \$f16 (\$f17), \$f18 (\$f19)

Cálculo em Vírgula Flutuante no MIPS – Exemplo

```
float func(float, int);
void main(void)
 float res;
 res = func(12.5E-2, 2);
 printFloat( res ); // syscall 2
float func(float a, int k)
 float val;
 if(a >= -5.6)
      val = (float)k * (a - 32.0);
 else
      val = 0.0;
 return val;
```

Tradução C / Assembly

```
void main(void)
{
    float res;

res = func( 12.5E-2, 2 );
    printFloat( res ); // syscall 2
}
```

```
data
k1: .float 12.5E-2
k2: .float -5.6
k3: .float 32.0
k4:
     .float 0.0
      .text
      .globl main
main:
                        # void main(void) {
      . . .
      1.s $f12, k1
      li $a0, 2
      jal func
      mov.s $f12, $f0
                             res = func(12.5E-2, 2)
      li $v0, 2
      syscall
                             print_float(res)
      jr
            $ra
                        # }
```

Tradução C / Assembly

```
float func(float a, int k)
      float val:
      if( a >= -5.6)
             val = (float)k * (a - 32.0);
      else
             val = 0.0;
      return val;
```

```
# $f4 ← val
                             # float func(float, int) {
func: 1.s $f4, k2 # $f4 = -5.6
      c.lt.s $f12, $f4
                            # if( a \ge -5.6)
      bclt else
     mtc1 $a0, $f0 # $f0 = k

cvt.s.w $f0, $f0 # $f0 = (float)k

l.s $f4, k3 # val = 32.0
      sub.s $f4, $f12, $f4 # val = a - 32.0
      mul.s $f4, $f0, $f4 # val = (float)k * val
j endif # } else
else: 1.s $f4, k4 # val = 0.0
endif: mov.s $f0, $f4 # return val;
      jr $ra
```