

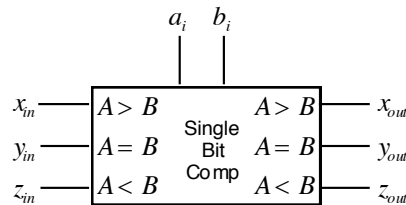
## CIRCUITOS ITERATIVOS. CIRCUITOS ARIMTÉTICOS

## Tópicos

- Comparadores.
- Somadores e multiplicadores

## Exercícios

- 1 Pretende-se projectar um circuito comparador para duas palavras  $A$  e  $B$  de  $n$  bits. A solução é do tipo iterativo e baseia-se em blocos elementares de comparação. Cada um destes blocos, para além das 2 entradas a comparar ( $a_i, b_i$ ) contempla ainda entradas para receber informação de blocos comparadores a montante e, naturalmente, saídas indicando o resultado da comparação (vide Figura 1). A comparação deve ser feita a partir dos bits menos significativos.



**Figura 1** Bloco elementar de comparação

- a) Comece por exercitar manualmente o processo de comparação. Exemplifique com vários casos de comparação para palavras de 8 bits.
- b) Para proceder à implementação complete as equações lógicas seguintes

$$y_{out} = (a_i \oplus b_i)' \cdot y_{in}$$

$$x_{out} = a_i \cdot b_i' + \dots$$

$$z_{out} = a_i' \cdot b_i + \dots$$

- c) Crie um projeto no Quartus Prime designado por “Cmp8bit”. Comece por implementar o bloco da figura e crie um símbolo apropriado.
- d) Com base no bloco anterior construa e simule um circuito comparador para palavras de 8 bits. Tenha em atenção a inicialização do primeiro bloco de comparação.
- e) Como modificaria as equações de b) se a comparação fosse feita partindo do bit mais significativo?
- 2 Pretende-se construir um circuito somador/subtractor a partir de somadores completos de 1 bit interligados em cascata. Admita uma representação em complemento para 2.
- a) Crie no Quartus Prime um projeto designado por “Adder4bit”. Comece por implementar o bloco de soma completa de 1 bit.
- b) Com base no bloco elementar desenvolvido em a), construa e teste um circuito somador/subtractor para palavras de 4 bits. Inclua lógica para deteção de *overflow*.