

Sistemas Digitais e Microprocessadores

Arquitetura RISC

Você sabia que seu material didático é interativo e multimídia? Isso significa que você pode interagir com o conteúdo de diversas formas, a qualquer hora e lugar. Na versão impressa, porém, alguns conteúdos interativos ficam desabilitados. Por essa razão, fique atento: sempre que possível, opte pela versão digital. Bons estudos!

As instruções de execução de um microcontrolador ou microprocessador digital são determinadas a partir do conjunto de instruções que ele possui. As duas principais arquiteturas que implementam diferentes conjuntos de instruções são a RISC (*Reduced Instruction Set Computer*), que possui um conjunto de instruções reduzido, e a CISC (*Complex Instruction Set Computer*), que possui um conjunto de instruções complexo. Nesta webaula, iremos caracterizar a arquitetura RISC.

RISC

Dentro da arquitetura RISC existem diversos elementos fundamentais, que formam a base da arquitetura, a qual:

Possui um **conjunto pequeno de instruções**, de tamanho fixo, o que gera um menor tamanho físico do chip, a utilização de um decodificador de instruções simples e uma redução na quantidade de bits para indicar o código de operação da instrução.

Tem uma **otimização na execução de chamadas de funções**, possuindo vários registradores dentro do processador, minimizando o acesso à memória externa.

Possui **poucos modos de endereçamento** para acesso à memória, minimizando a quantidade dos tipos de instrução para o acesso à memória.

Utiliza uma técnica de segmentação de instruções, dividindo-as em etapas que podem ser executadas em paralelo pelo processador, chamada de *pipelining*.

Realiza a **execução de uma instrução por ciclo de máquina**.

Um dos primeiros processadores desenvolvidos utilizando a arquitetura RISC como base foi o MIPS, criado por uma empresa de mesmo nome.

O processador MIPS apresentou diversos modelos, sendo o mais avançado o R4000. Esse processador possui todas as características fundamentais dentro da arquitetura RISC, em especial a execução de *pipelining* em larga escala.

Saiba mais

A técnica do *pipelining* utilizada no MIPS R4000 divide uma instrução em oito estágios que são executados a cada meio ciclo de *clock*. Essa divisão permite que haja oito instruções sendo executadas ao mesmo tempo, todas em paralelo, por cada um dos estágios do *pipeline*. Tal medida faz com que o processamento geral do processador seja mais rápido. Assim, devido às grandes vantagens que essa técnica traz, ela se tornou uma das características mais relevantes presentes na arquitetura RISC.

Para finalizar, enfatizamos que a arquitetura RISC tem por característica possuir unidades de controle mais simples, que podem ser integradas em um maior nível, de modo que é muito utilizada em dispositivos móveis e em aplicações de tempo real, ou seja, sistemas normalmente ditos embarcados, como uma calculadora ou um controle remoto, que são muito utilizados em nosso dia a dia. Sabendo da importância dessa arquitetura, busque mais conhecimentos sobre esse tema.

[Saiba Mais](#)