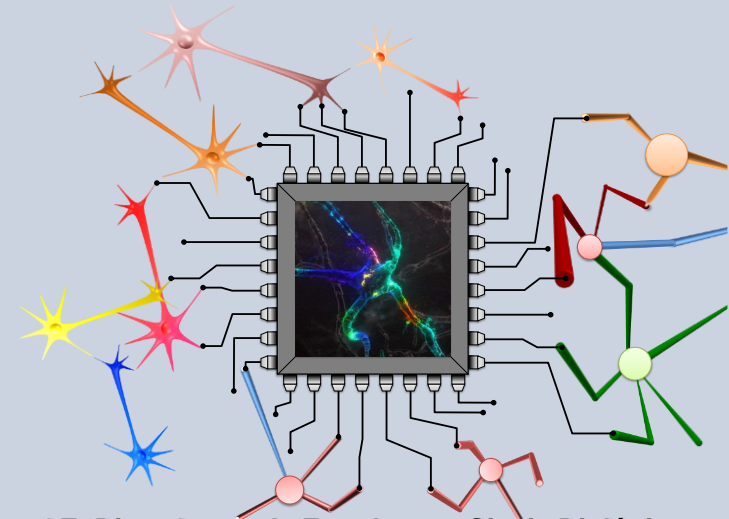


Universidade de São Paulo
Instituto de Ciências Matemáticas e de Computação
Departamento de Sistemas de Computação

SSC512
Elementos de Lógica Digital

Mux / Demux



GE4Bio – Grupo de Estudos em Sinais Biológicos

Prof.Dr. Danilo Spatti

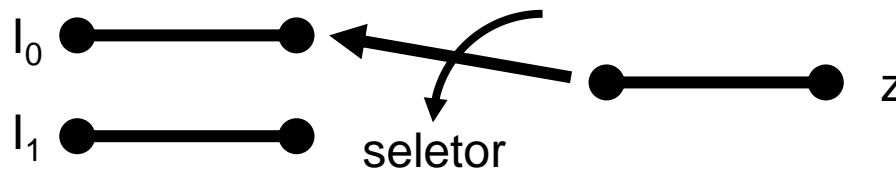
São Carlos - 2020



- Principais **circuitos** da escala **média** de integração (MSI).
- Tem por **finalidade** realizar a seleção de **múltiplas entradas** ou múltiplas **saídas**.
- Utilizados quando se possui **diversas** linhas de **dados** que devem ser **selecionadas individualmente**.



- Selecione um dos **sinais** de **entrada** e o direciona para a **saída** .

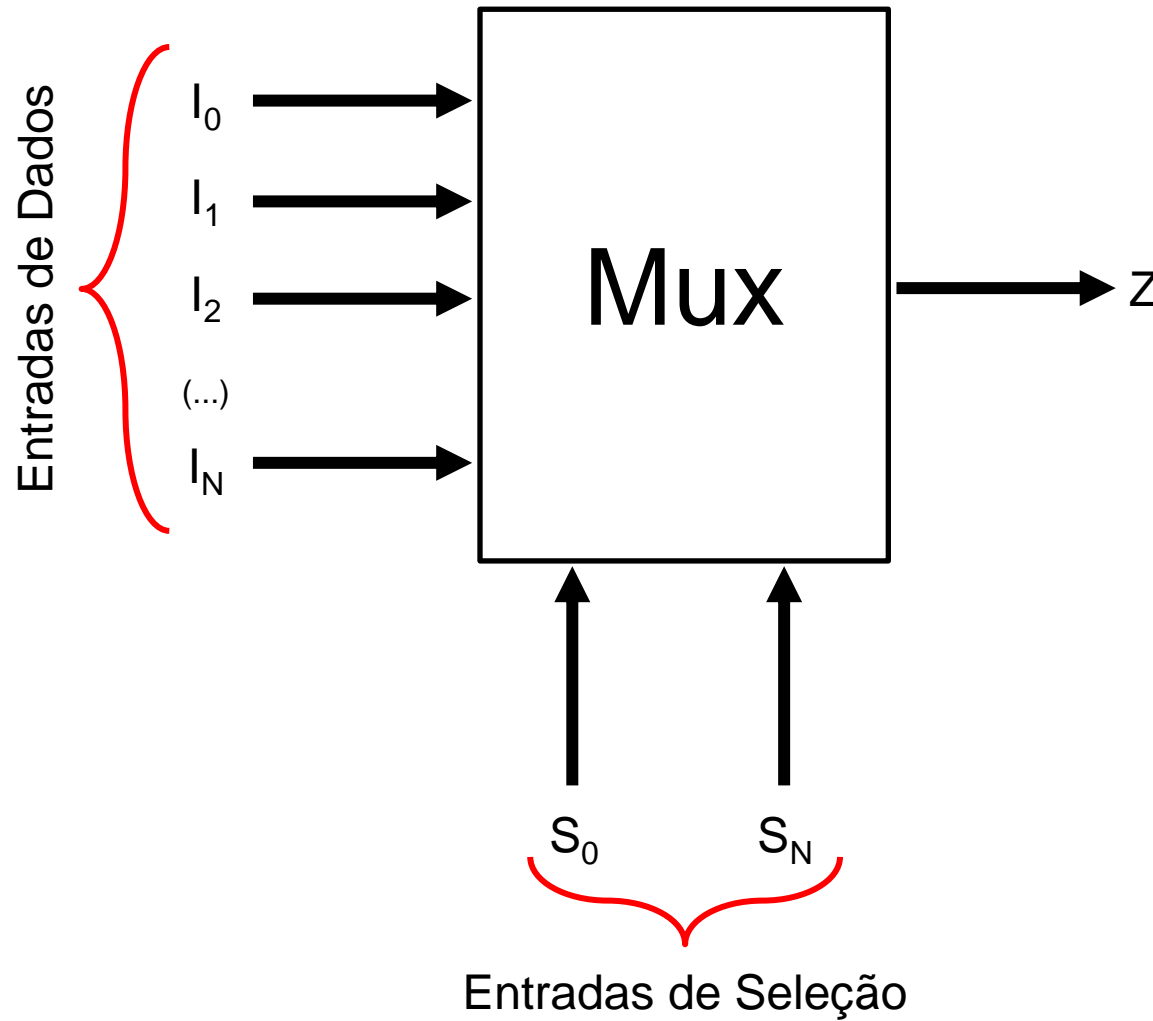


- Aceita **diversos** dados **digitais** de **entrada** e seleciona um deles, em um certo **instante** , para a **saída** .
- O **roteamento** do sinal de entrada desejado para a saída é **controlado** pelas **entradas de seleção** .

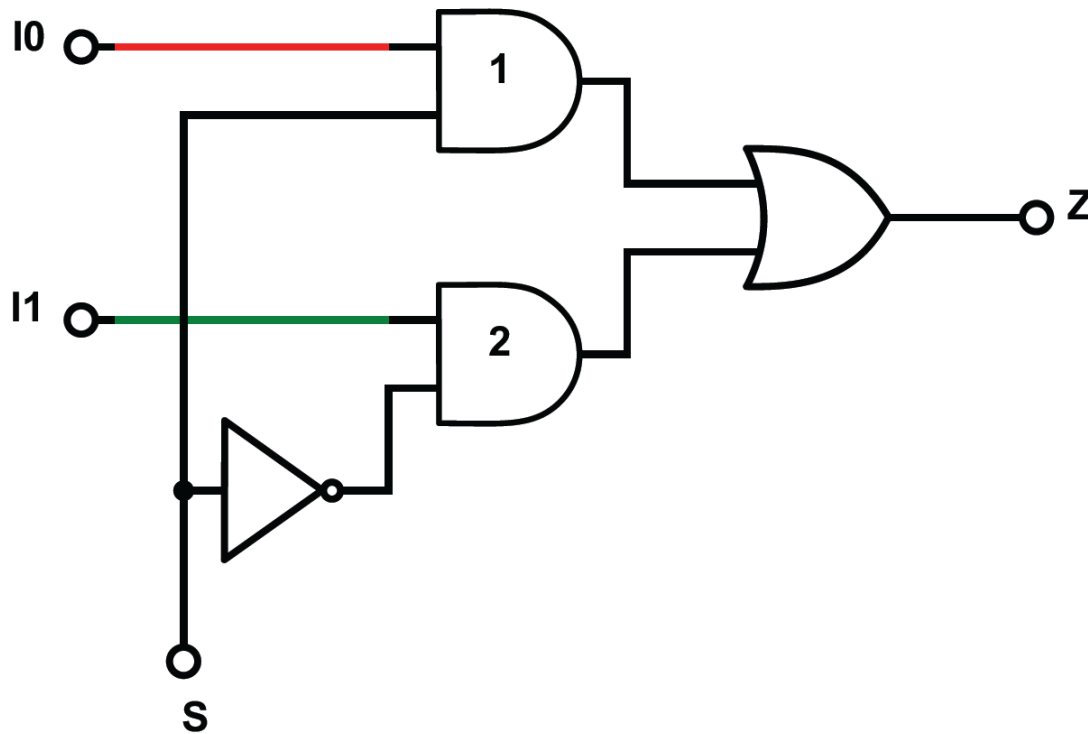


- O número de **informações** que as entradas de seleção podem **comutar** é 2^n , onde n é o número de **entradas de seleção**.
- Ex:
 - 2 entradas de dados - 1 entrada de seleção
 - 4 entradas de dados - 2 entradas de seleção
 - 16 entradas de dados - 4 entradas de seleção





- Implementação de um Mux de duas entradas e uma saída (2:1)



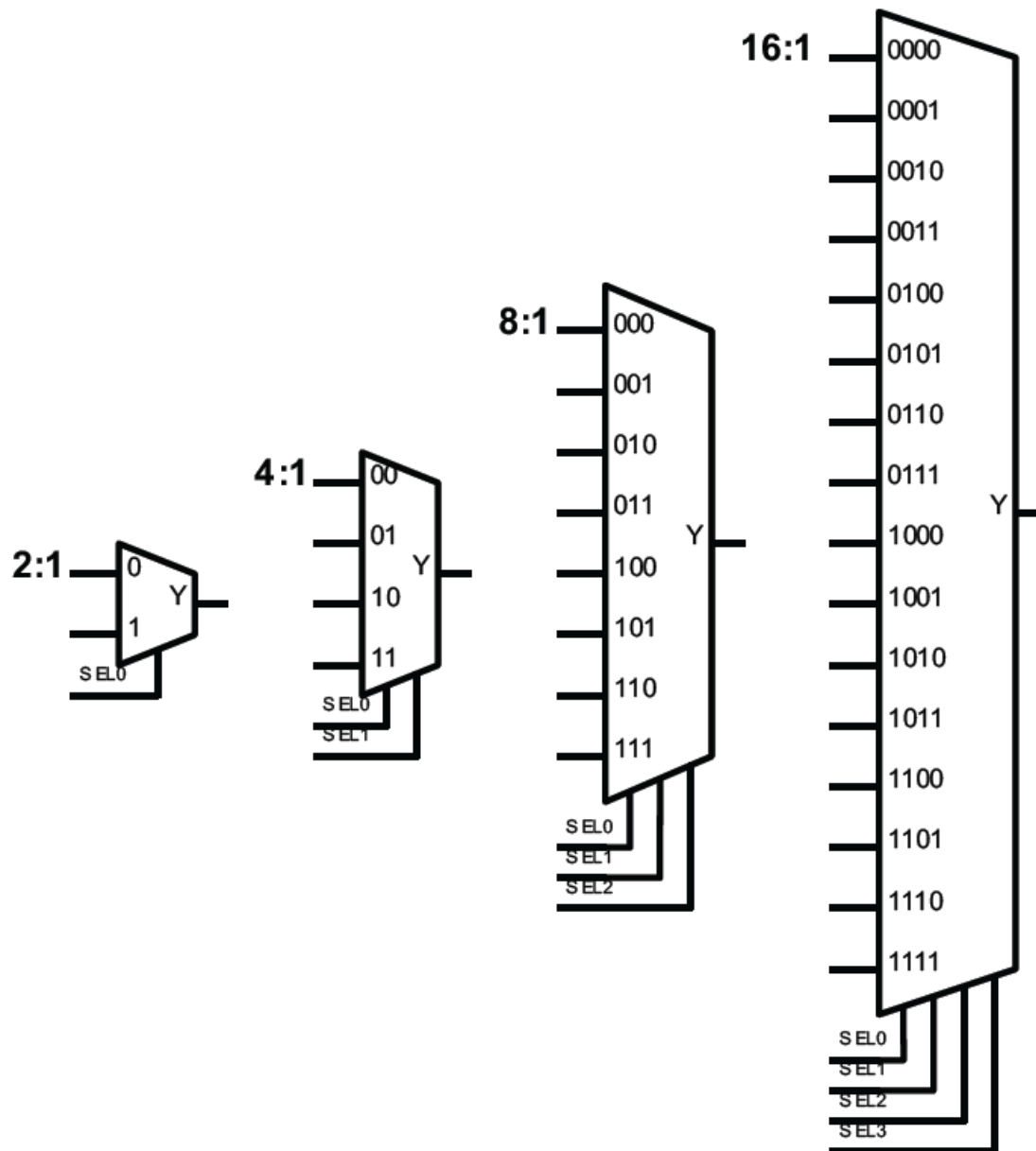
S	Z
0	$Z = I1$
1	$Z = I0$

- $Z = SI0 + \bar{S}I1$



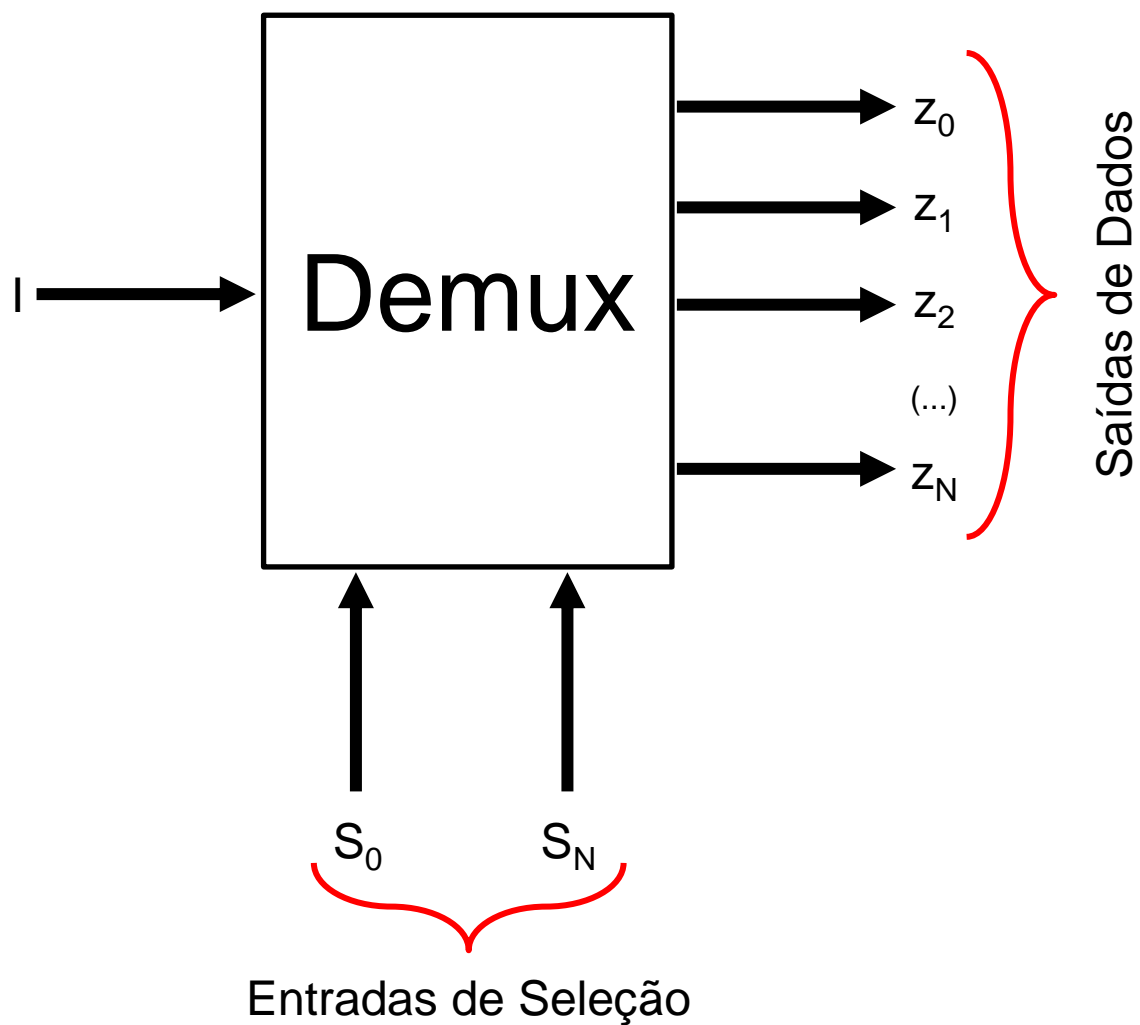
Seleção			Saída
S2	S1	S0	
0	0	0	I0
0	0	1	I1
0	1	0	I2
0	1	1	I3
1	0	0	I4
1	0	1	I5
1	1	0	I6
1	1	1	I7



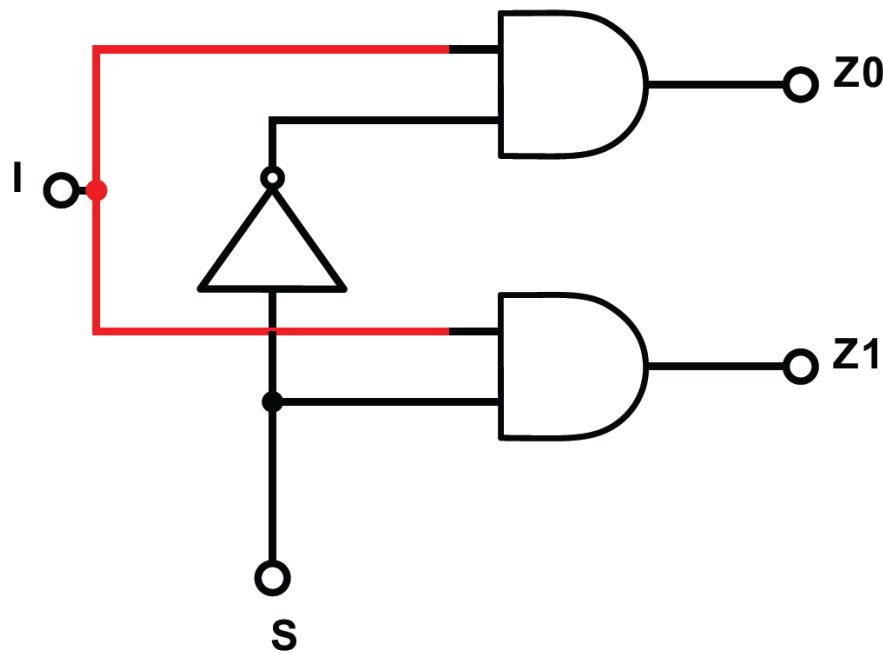


- Inverso do Mux: recebe uma **única entrada** e a **distribui** por várias **saídas**, conforme a entrada de **seleção**.
- Entrada de **dados** é transmitida apenas para **uma** das **saídas**, conforme **determinado** pelo código de seleção de **entrada**.
- O **roteamento** do sinal de saída desejado para a entrada é **controlado** pelas **entradas** de **seleção**.





- Implementação de um Demux de uma entrada e duas saídas (1:2)



S	Z
0	$Z0 = I$
1	$Z1 = I$

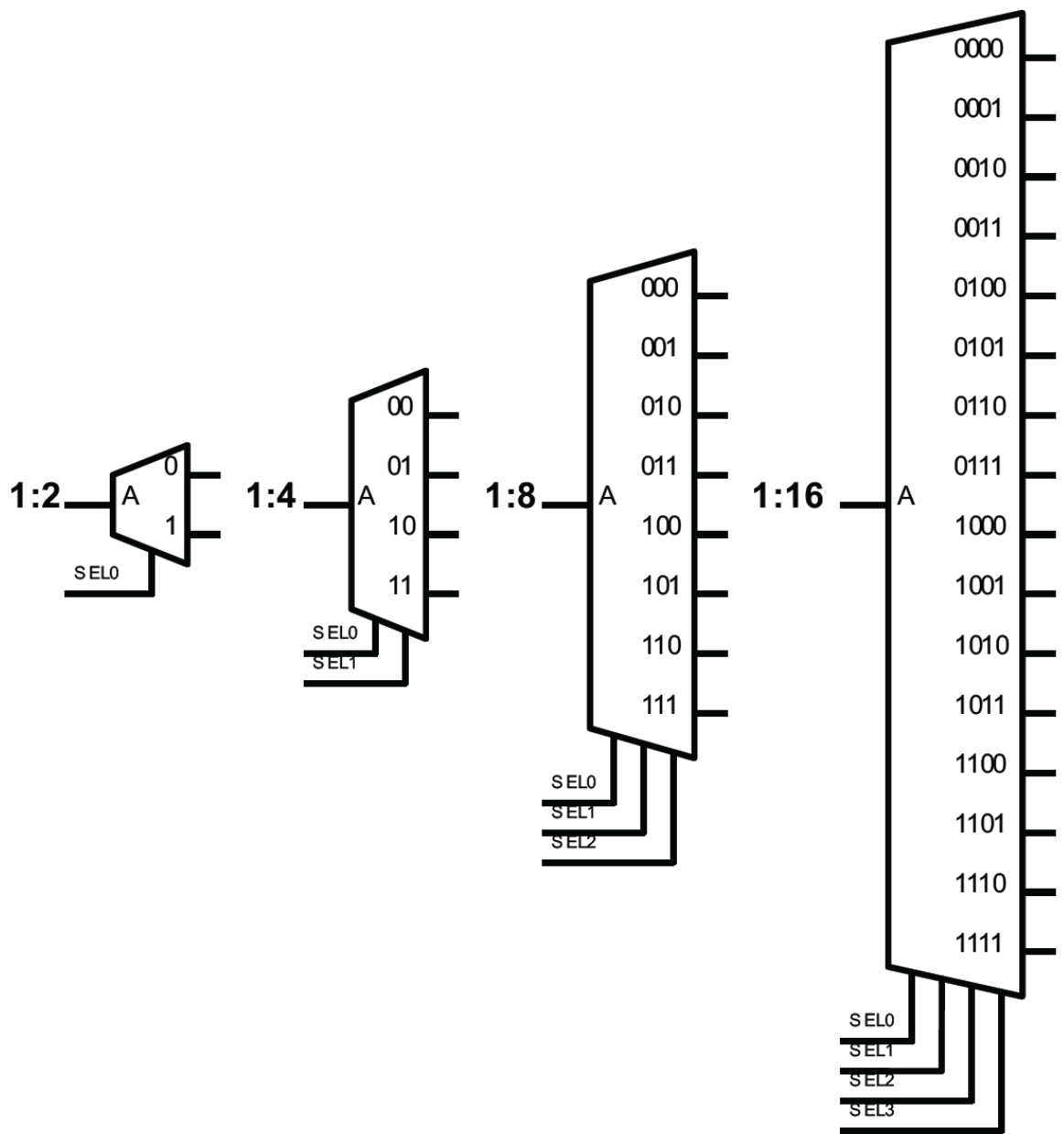
- $Z0 = \bar{S}I$
- $Z1 = SI$



Seleção			Saídas							
S2	S1	S0	Z7	Z6	Z5	Z4	Z3	Z2	Z1	Z0
0	0	0	0	0	0	0	0	0	0	I
0	0	1	0	0	0	0	0	0	I	0
0	1	0	0	0	0	0	0	I	0	0
0	1	1	0	0	0	0	I	0	0	0
1	0	0	0	0	0	I	0	0	0	0
1	0	1	0	0	I	0	0	0	0	0
1	1	0	0	I	0	0	0	0	0	0
1	1	1	I	0	0	0	0	0	0	0

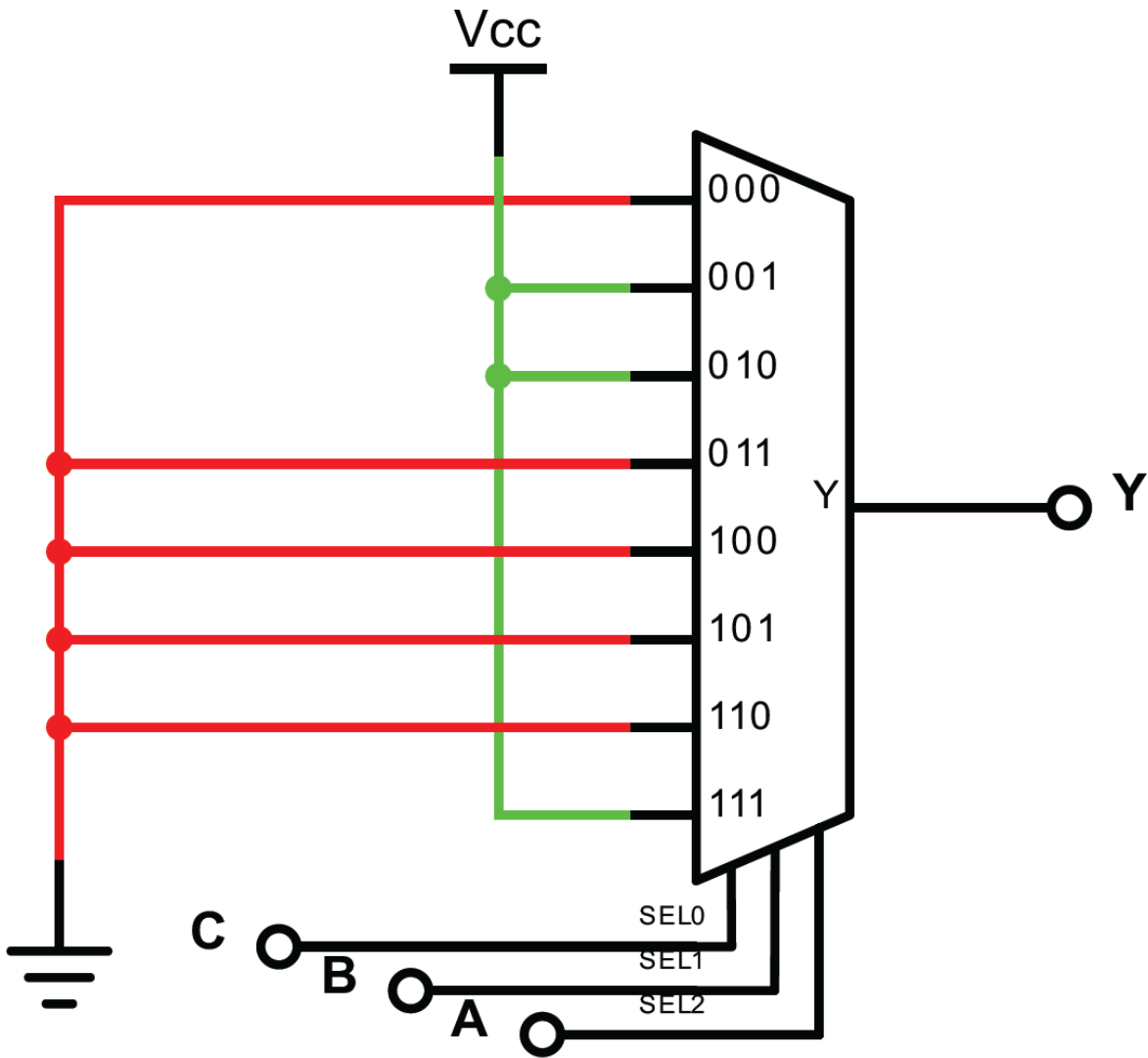
■ $Z0 = I(\overline{S0} \overline{S1} \overline{S2})$





- Além de **selecionar** sinais, o multiplexador pode ser usado para a **implementação** de funções lógicas.
- Utiliza-se as portas de **seleção** como entrada de dados.
- Diretamente implementado da Tabela Verdade (FPGA e CPLD).





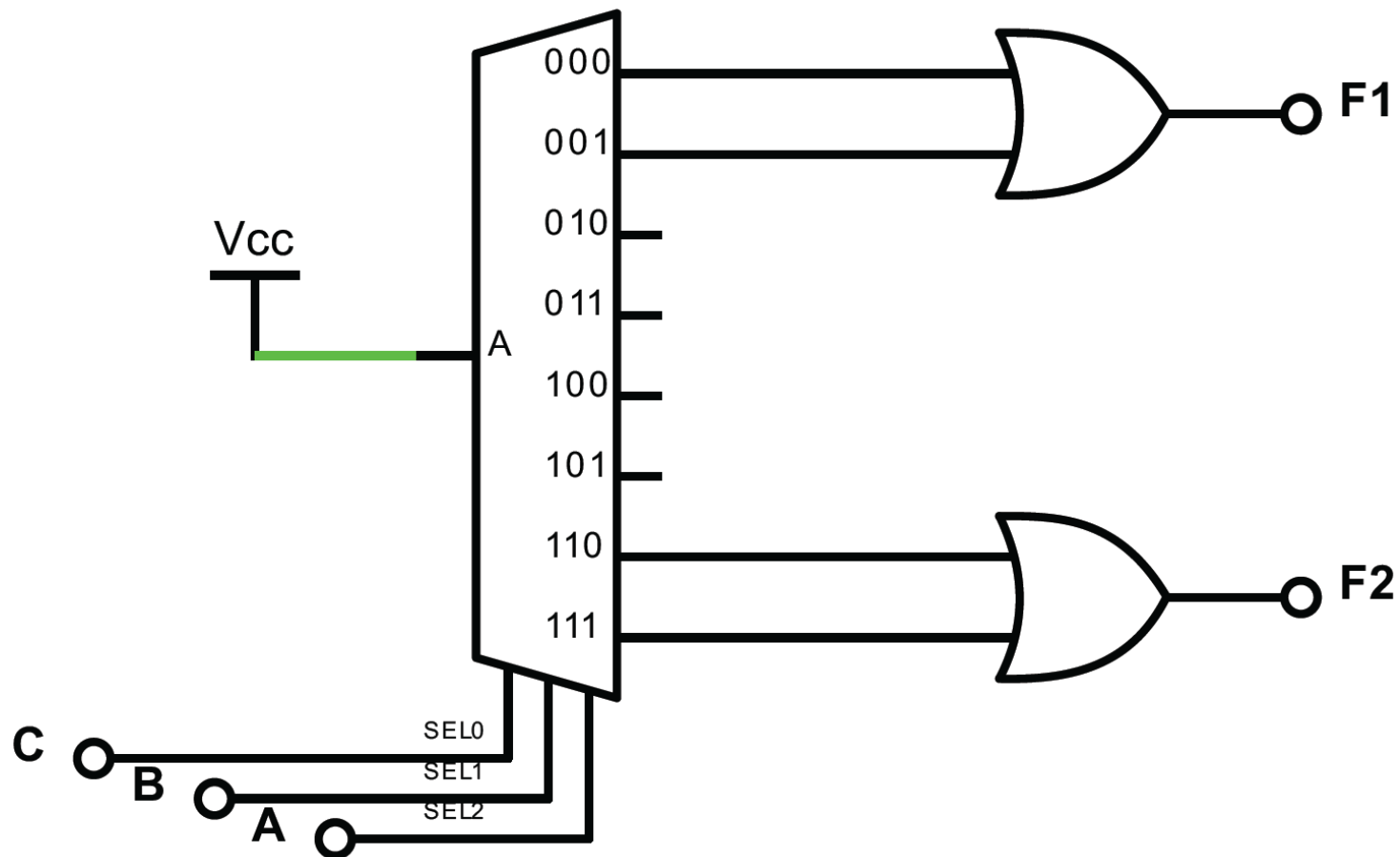
Seleção			Y
A	B	C	
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1



- Também é possível se utilizar **Demux** para a criação de funções **lógicas**.
- Por exemplo, as funções abaixo podem ser implementada por 1 Demux 1:8.
- $F1 = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C$
- $F2 = ABC + AB\bar{C}$

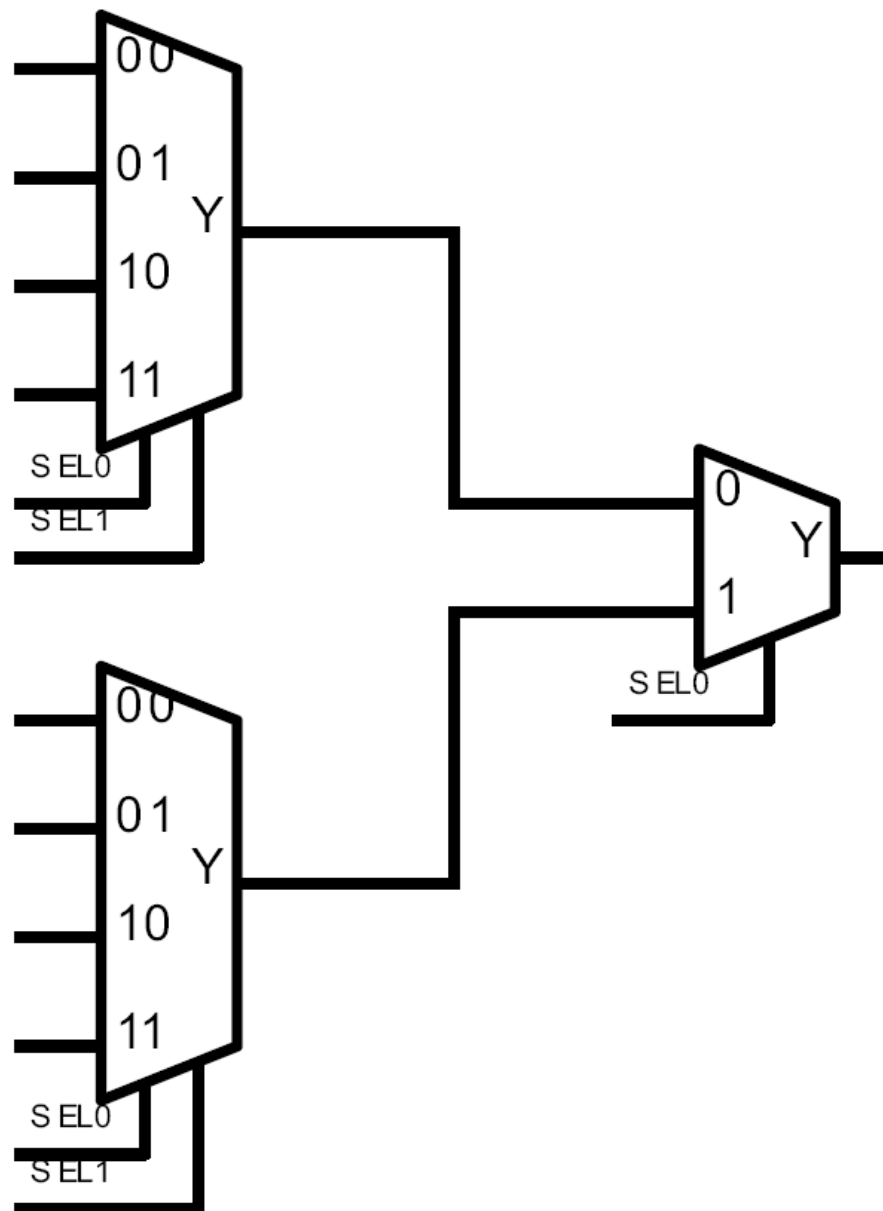


- $F1 = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C$
- $F2 = ABC + AB\bar{C}$



- Através de multiplexadores de **baixa capacidade**, pode-se formar **MUX** de maior capacidade.
- Ex: MUX de 8 entradas construído a partir de **dois** Mux de 4 entradas e um outro Mux de duas entradas.



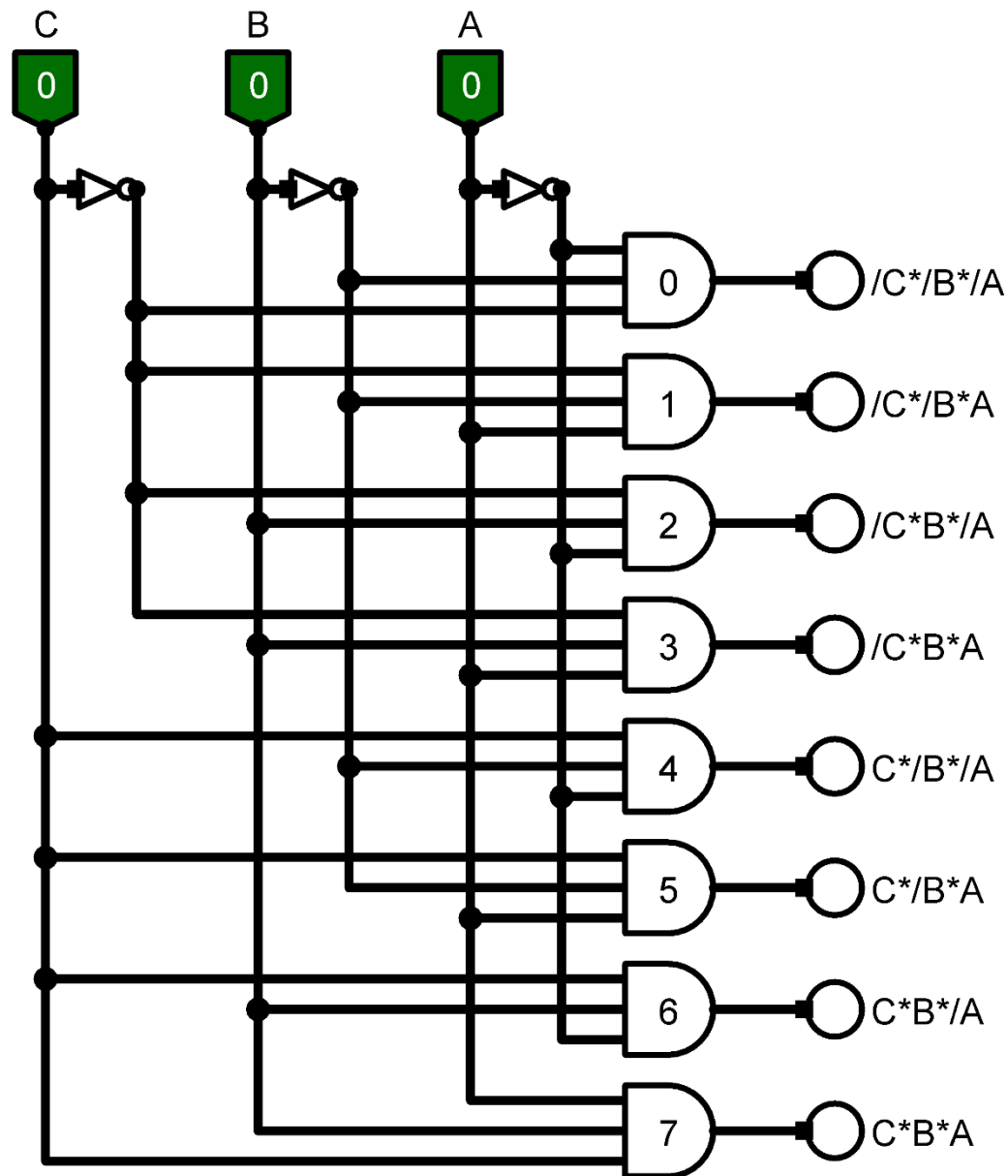


- Circuito que tem **apenas** uma **saída ativa** (alta ou baixa), de acordo com o **produto fundamental** correspondente colocado na **entrada**.
- Confeccionar um Decoder Binário / Octal de 3 bits.

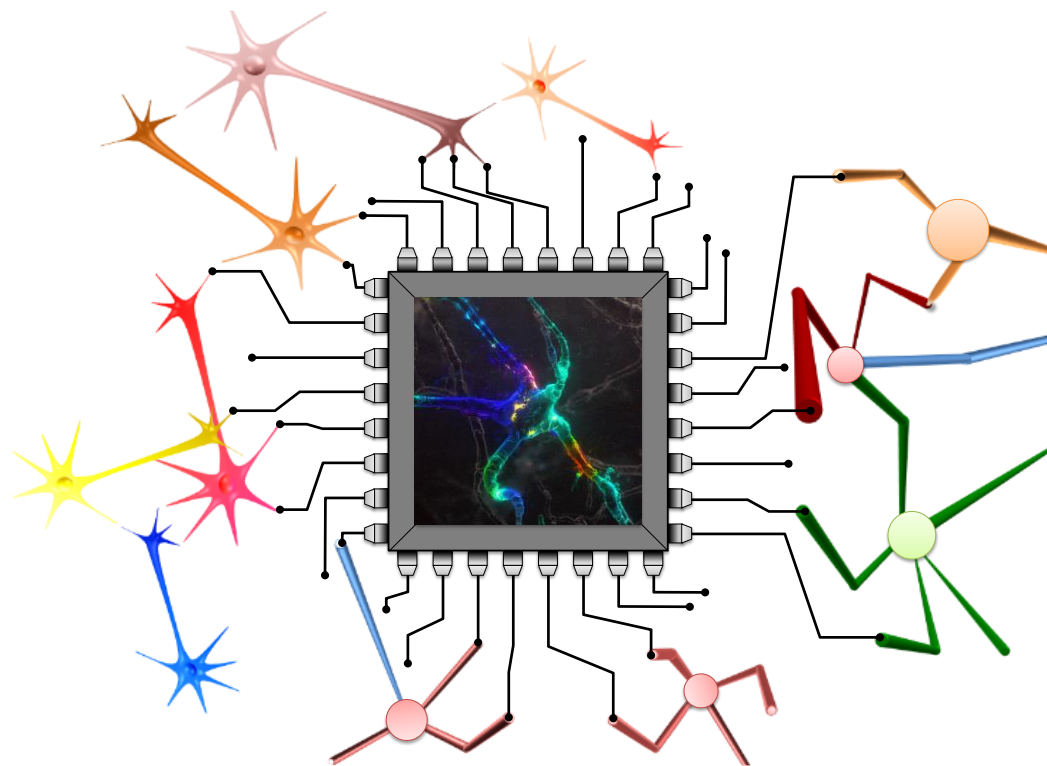


	C	B	A	7	6	5	4	3	2	1	0
→	0	0	0	0	0	0	0	0	0	0	1
→	0	0	1	0	0	0	0	0	0	1	0
	0	1	0	0	0	0	0	0	1	0	0
	0	1	1	0	0	0	0	1	0	0	0
	1	0	0	0	0	0	1	0	0	0	0
	1	0	1	0	0	1	0	0	0	0	0
	1	1	0	0	1	0	0	0	0	0	0
	1	1	1	1	0	0	0	0	0	0	0





spatti@icmc.usp.br



GE4Bio – Grupo de Estudos em Sinais Biológicos

