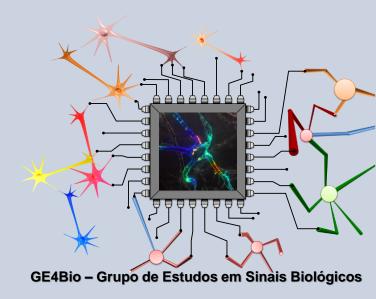


Universidade de São Paulo Instituto de Ciências Matemáticas e de Computação Departamento de Sistemas de Computação

SSC512 Elementos de Lógica Digital



Latch

Prof.Dr. Danilo Spatti

São Carlos - 2020

- Em circuitos combinacionais a saída em um dado instante depende apenas da combinação das entradas neste instante.
- Existem projetos que não podem ser resolvidos com circuitos combinacionais.
- Muitas vezes é necessário conhecer o estado anterior e a sequência anterior para se obter a saída.

- Observar uma fileira de 3 lâmpadas.
- As lâmpadas só acendem uma de cada vez.
- Se as lâmpadas acenderem na sequência
 1 2 3, deve-se soar um alarme.



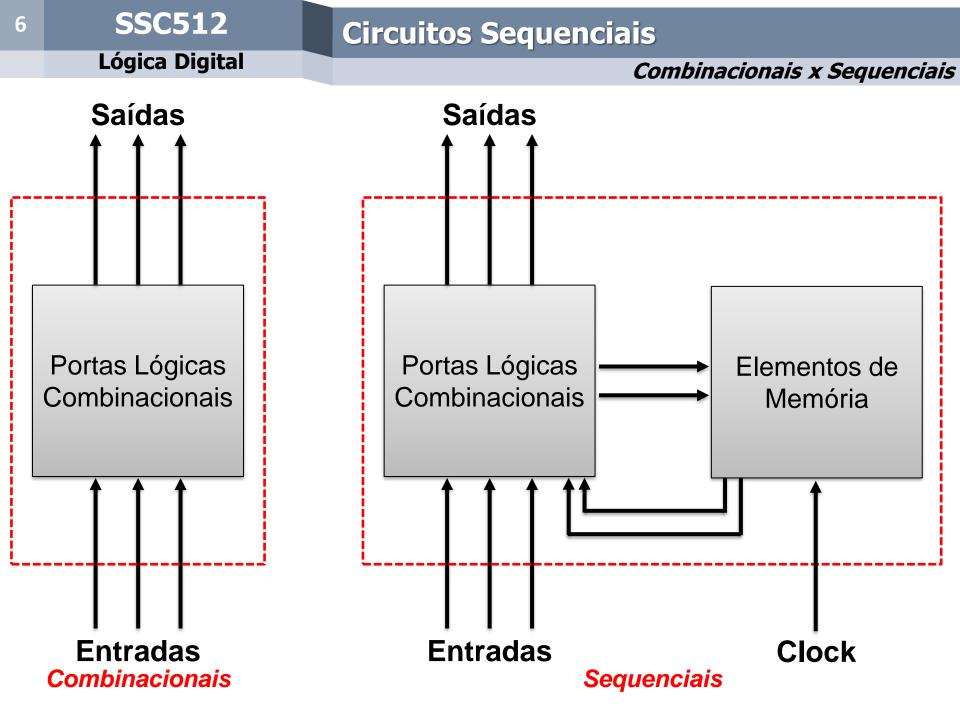




 Um modo de classificar os circuitos digitais seria subdividi-los em Circuitos
 Combinacionais e Circuitos Sequenciais.

 Combinacionais são aqueles em que as saídas dependem unicamente das entradas, seguem a lógica combinacional e utiliza a álgebra de Boole como ferramenta.

- Nos circuitos sequenciais, as saídas dependem das entradas presentes e também da história das entradas no passado.
- Saídas dependem da sequência de valores lógicos na entrada que conduzem até o presente.
- Apresenta memória e realimentação.



- Possuem suas saídas dependentes das variáveis de entrada e/ou de seus estados anteriores, que permanecem armazenados, sendo, geralmente, sistemas pulsados: operam sob o comando de uma sequência de pulsos denominada clock.
- O estado interno funciona como uma memória que armazena informações de eventos passados exigidos para o funcionamento apropriado do circuito.

- É cada Estágio para onde o circuito sequencial avança.
- Em cada Estado, o circuito armazena uma "recordação" de sua história passada, para saber o que fazer a seguir.
- Estados não relevantes não necessitam ser armazenados.

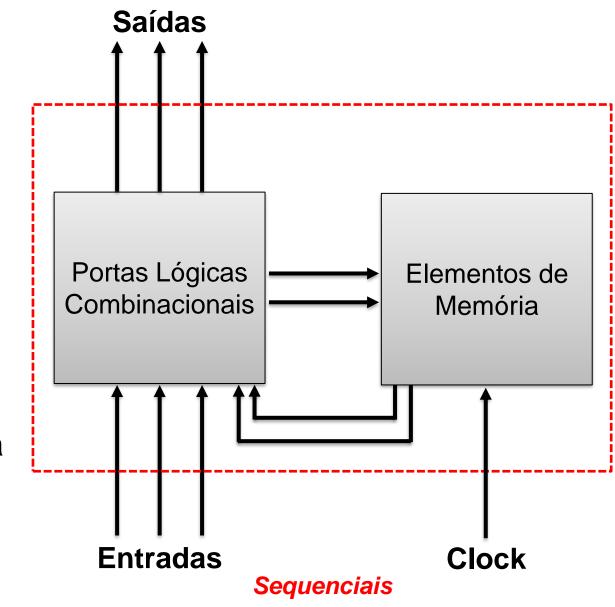
9

Lógica Digital

Constituição de um Sistema Sequencial

 Elementos de Memória: definem o Estado presente e tem como entrada o próximo Estado

Portas Lógicas
 Combinacionais:
 definem qual é o
 próximo Estado e a
 Saída e tem como
 entradas o Estado
 presente e as
 Entradas



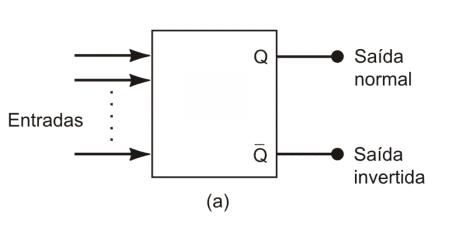
- Astáveis: circuitos sem estados estáveis, mudam constantemente de estado sem a necessidade de estímulos externos.
- Monoestáveis: circuitos com um estado estável, o repouso. Muda de estado com sinal externo, mas volta após algum tempo.
- Biestáveis: circuitos com dois estados estáveis: repouso e ativo, somente mudam de estado com sinal externo. Ex.: flip-flops.

- Latchs e Flip-Flops são elementos básicos na construção de memórias, pois armazenam informações.
- Latch: a saída pode mudar de estado em qualquer instante de tempo, independente de um sinal de clock, conforme mudanças nas entradas.
- Flip-flop: a saída somente muda de estado em instantes de tempo determinados por um sinal de clock.

Possui 2 estados de saída possíveis:

Latchs

$$Q = 1 e Q = 0.$$



Estados de saída

Q = 1, Q = 0: denominado estado ALTO ou 1; também chamado de estado SET

Q = 0, $\overline{Q} = 1$: denominado estado BAIXO ou 0; também chamado de estado CLEAR ou RESET

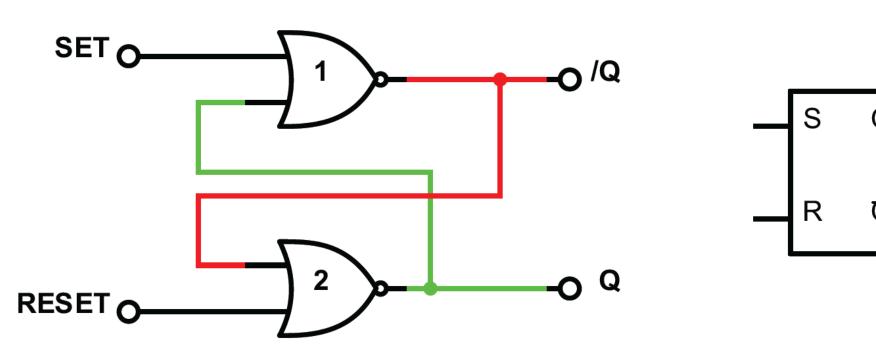
(b)

 Também chamados de circuitos Assincronos.

 As saídas podem mudar de estado a qualquer momento em que uma ou mais entradas mudarem de estado.

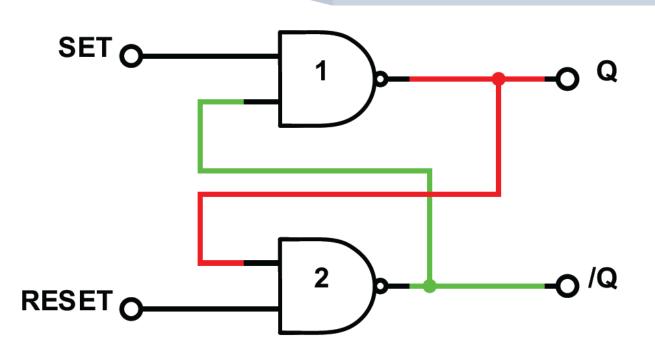
 Há um pequeno atraso entre a mudança na entrada e a alteração da saída

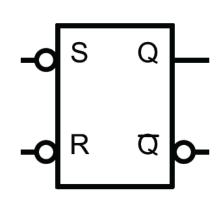
Latch RS Positivo



SET	RESET	SAÍDA
0	0	Não Muda
1	0	Q = 1
0	1	Q = 0
1	1	Inválida

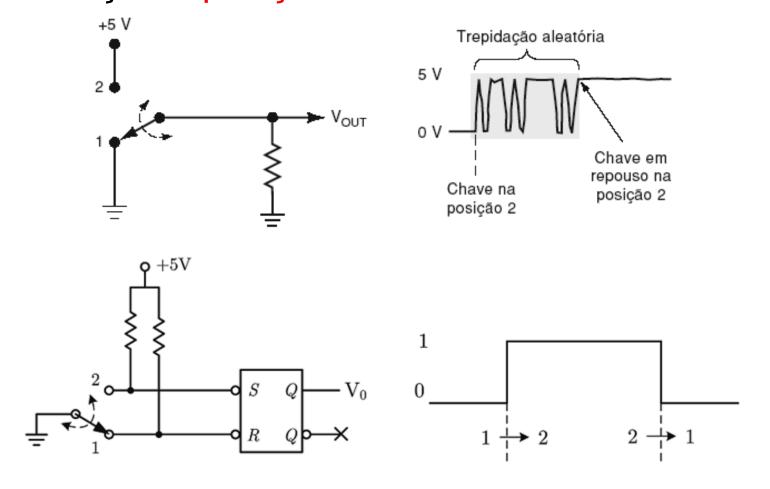
Latch RS Negativo





SET	RESET	SAÍDA
1	1	Não Muda
0	1	Q = 1
1	0	Q = 0
0	0	Inválida

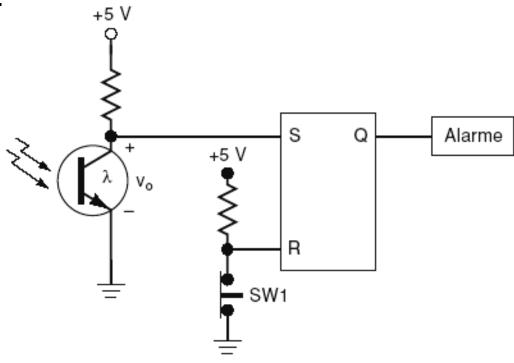
 Esse fenômeno consiste em variações indesejadas da tensão de saída durante a mudança da posição de uma chave mecânica.



SSC512

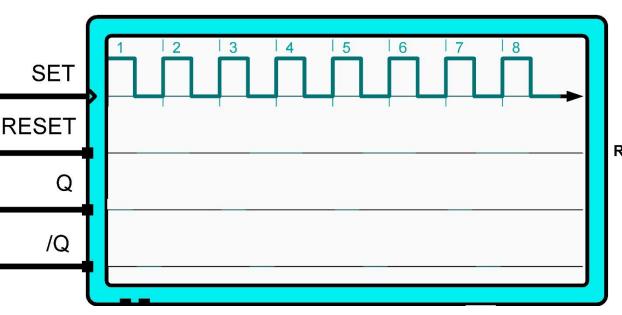
Exemplo: Alarme

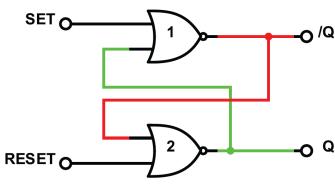
 Utiliza-se um fototransistor que é acionado por luz. Para inicialização do circuito, a chave SW1 deve ser pressionada para colocar o latch em RESET.



Se o feixe de luz for interrompido, o fototransistor pára de conduzir, o que leva o latch para o estado SET, acionando o alarme. Este somente é desligado pela chave SW1. **SSC512**

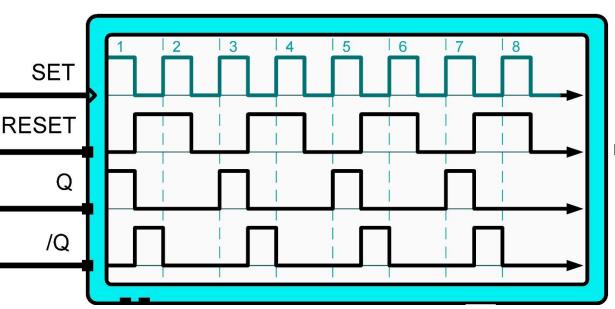
 Para a figura abaixo, desenhe as formas de onda nas saídas em função dos sinais aplicados.

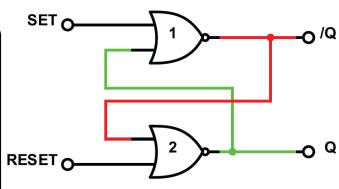




SET	RESET	SAÍDA
0	0	Não Muda
1	0	Q = 1
0	1	Q = 0
1	1	Inválida

 Para a figura abaixo, desenhe as formas de onda nas saídas em função dos sinais aplicados.





SET	RESET	SAÍDA
0	0	Não Muda
1	0	Q = 1
0	1	Q = 0
1	1	Inválida

Fim

Lógica Digital

spatti@icmc.usp.br

