

Experimento 2

INTRODUÇÃO À LINGUAGEM VHDL

OBJETIVOS

- Implementar circuitos combinacionais simples utilizando a linguagem VHDL.
- Desenvolver módulos básicos – somador completo e multiplexador – que podem ser usados futuramente para implementar circuitos mais complexos.
- Simulação no ModelSim.

ATIVIDADES

1. Descreva em VHDL e simule no ModelSim uma entidade com três bits de entrada (A , B e C_{in}) e dois bits de saída (S e C_{out}) que implemente um somador completo descrito pelas funções lógicas

$$S = A \oplus B \oplus C_{in},$$
$$C_{out} = AB + AC_{in} + BC_{in}.$$

2. Descreva em VHDL e simule no ModelSim uma entidade com dois vetores de entrada (S com 2 bits e D com 4 bits) e um bit de saída (Y) que implemente um multiplexador de 4 para 1 descrito pela função lógica $Y = D_0\bar{S}_1\bar{S}_0 + D_1\bar{S}_1S_0 + D_2S_1\bar{S}_0 + D_3S_1S_0$.

VALIDAÇÃO

Para fazer a validação, é necessário mostrar os códigos VHDL e simulações no ModelSim que comprovem o funcionamento dos códigos para **ambas as atividades durante a aula** em que as atividades foram passadas.

RELATÓRIO

O relatório deve permitir ao leitor entender as atividades desenvolvidas no experimento mesmo sem acesso ao roteiro. O relatório é **individual** e deve ser entregue dentro do prazo indicado na Tabela 1 para cada turma usando o link adequado. **Relatórios atrasados e/ou entregues pelo link errado não serão aceitos. Para este experimento, também é necessário enviar os códigos VHDL desenvolvidos em um arquivo ZIP.**

Tabela 1 - Prazos e links para entrega do relatório e dos códigos

TURMA	PRAZO PARA ENTREGA	LINK PARA ENTREGA
T08	06/11/2024 às 8h	https://forms.gle/LghDhcbuku7mLA8u6
T09	08/11/2024 às 16h	
T10	08/11/2024 às 14h	

Para a correção, serão valorizadas, também, a clareza, a formatação e a linguagem do relatório. Lembre-se de incluir legendas nas figuras e tabelas, explicar seu raciocínio para desenvolver as soluções de forma clara, passo a passo, e, quando necessário, referenciar figuras, tabelas e equações.

O relatório deve conter, minimamente:

- número do experimento e identificação do aluno (nome completo, matrícula e turma);
- explicações dos códigos desenvolvidos;
- as tabelas-verdade das funções lógicas implementadas;
- gráficos de simulações no ModelSim que confirmem que o código desenvolvido implementa a tabela-verdade desejada (estas simulações devem estar claramente comentadas, com descrições que permitam entender facilmente quais são os sinais mostrados, quais intervalos de tempo do gráfico ilustram quais linhas da tabela-verdade).