



Plano de Ensino

1. Metodologia de ensino

O curso é composto de aulas práticas. As aulas serão ministradas nos horários indicados na Tabela 1.

Tabela 1 - Horário e local das aulas

TURMA	HORÁRIO DAS AULAS	LOCAL DAS AULAS
T08	quarta-feira das 8h às 9h50	ULEG FT - Lab. de Técnicas Digitais
T09	sexta-feira das 16h às 17h50	ULEG FT - Lab. de Técnicas Digitais
T10	sexta-feira das 14h às 15h50	ULEG FT - Lab. de Técnicas Digitais

2. Ementa

- Circuitos lógicos combinacionais.
- A linguagem de descrição de hardware VHDL.
- Programação em VHDL.
- Circuitos lógicos sequenciais.

3. Avaliação

Serão realizados oito experimentos. Para cada um deles, o aluno deverá apresentar um relatório e, se for o caso, os códigos VHDL escritos para o experimento. Os relatórios são individuais e devem ser entregues dentro do prazo especificado pelo professor para cada experimento. Cada roteiro especificará o que o respectivo relatório deve conter. **Não serão aceitos relatórios entregues fora do prazo.**

Além do relatório, o aluno deverá apresentar simulações dos seus códigos para o professor durante a aula para comprovar que desenvolveu o que foi pedido no roteiro do experimento. Caso essa validação não seja feita, o aluno ficará com zero na nota do respectivo experimento.

Em cada experimento, o aluno receberá uma nota de zero a dez. Considerando E_n a nota referente ao experimento n , a nota final (NF) será computada a partir da fórmula

$$NF = \frac{7,5 \times E_1 + 7,5 \times E_2 + 10 \times E_3 + 10 \times E_4 + 15 \times E_5 + 15 \times E_6 + 15 \times E_7 + 20 \times E_8}{100}$$

A menção final será atribuída a partir de NF seguindo as normas da UnB. Alunos que faltarem a mais do que 25% das aulas serão reprovados com menção SR.