## Laboratório de Circuitos Digitais Atividade 1 – Introdução a VHDL e QUARTUS II

## 1. Iniciando um novo projeto

- Verifique se as licenças do Quartus II estão ativas. Abra o Quarto II e veja se ele pede licenças. Se pedir passe para o passo seguinte senão salte-o.
- No Windows especifique as variáveis de ambiente para que o Quartus II receba as informações de licença do servidor:
  - Pressione *Windows* + *Pause*
  - O Na janela que se abre vá em *Avançado > Variáveis de ambiente*
  - o Em Variável de usuário para Administrador crie a variável LM LICENSE FILE.
  - o Atribua o valor 1800@10.28.2.20
- No menu selecione *File > New...> Design Files > VHDL File* Isto vai abrir, no lado direito da tela, uma janela de edição.
- Clique nesta janela e no menu "Edit" escolha a opção "Insert template..." Esta opção vai abri uma janela com os "Language templates". Expanda o item "VHDL" (clicando no + à esquerda), depois expanda "Constructs" > "Design Units" e escolha "Library Clause".
- Insira o template "Library Clause" clicando em "Inserte" na parte de baixo da janela.
- Feche a janela de "templates" clicando em "close"
  - Na janela de edição a direita vai ser incluído o código "library library\_name>;"
  - Substitua < library\_name; > por ieee;. Com isto você estará declarando o uso da biblioteca IEEE. Dê um enter depois do ";".
- Vá novamente no menu "Edit", escolha a opção "Insert template...", "VHDL", "Constructs", "Design Units", e insira a clausula "Use Clause".
  - Na janela de edição a direita apague tudo que vier depois de "use library name>.<package name>.all;"
  - o Substitua < library name > por ieee.
  - o Substitua < package name > por std logic 1164.
  - o A clausula ficará assim USE ieee.std logic 1164.all
  - o Dê um entre depois do ";"
- Insira agora a clausula "Entity" em "Edit", "Insert template...", "VHDL", "Constructs", "Design Units"
  - Dê um enter no final da clausula "Entity", depois do ";" da linha <end <entity\_name>;"
- Insira agora a clausula "Architecture" em "Edit", "Insert template...", "VHDL", "Constructs", "Design Units"
- Você terá:

```
-- does not create the library; it simply forward declares
-- it.
library ieee;
-- Use clauses import declarations into the current scope.
-- If more than one use clause imports the same name into the
-- the same scope, none of the names are imported.
-- Import all the declarations in a package
use ieee.std logic 1164.all;
entity <entity name> is
        generic
                               : <type> :=
                                                <default_value>;
                <name>
                <name>
                               : <type> :=
                                                <default value>
        );
        port
               -- Input ports
                <name>
                                : in <type>;
                                : in <type> := <default value>;
                <name>
                -- Inout ports
                <name>
                                : inout <type>;
                -- Output ports
                <name>
                               : out <type>;
                                : out <type> := <default value>
                <name>
end <entity name>;
-- Library Clause(s) (optional)
-- Use Clause(s) (optional)
architecture <arch name> of <entity name> is
        -- Declarations (optional)
begin
        -- Process Statement (optional)
        -- Concurrent Procedure Call (optional)
        -- Concurrent Signal Assignment (optional)
        -- Conditional Signal Assignment (optional)
        -- Selected Signal Assignment (optional)
        -- Component Instantiation Statement (optional)
        -- Generate Statement (optional)
end <arch name>;
```

-- A library clause declares a name as a library. It