

UNIVERSIDADE FEDERAL DO PIAUÍ – UFPI
CENTRO DE CIÊNCIAS DA NATUREZA – CCN
DEPARTAMENTO DE COMPUTAÇÃO – DC
CURSO: CIÊNCIA DA COMPUTAÇÃO
DISCIPLINA: CIRCUITOS DIGITAIS

DEMULTIPLEXADOR EM VHDL
UTILIZANDO WHEN - ELSE E WITH - SELECT

Alunos: Pedro Marques da Silva Junior
Carlos Meneses Guimarães Sousa
Professor: Dr. Kelson Rômulo Teixeira Aires

Teresina
Abril de 2018

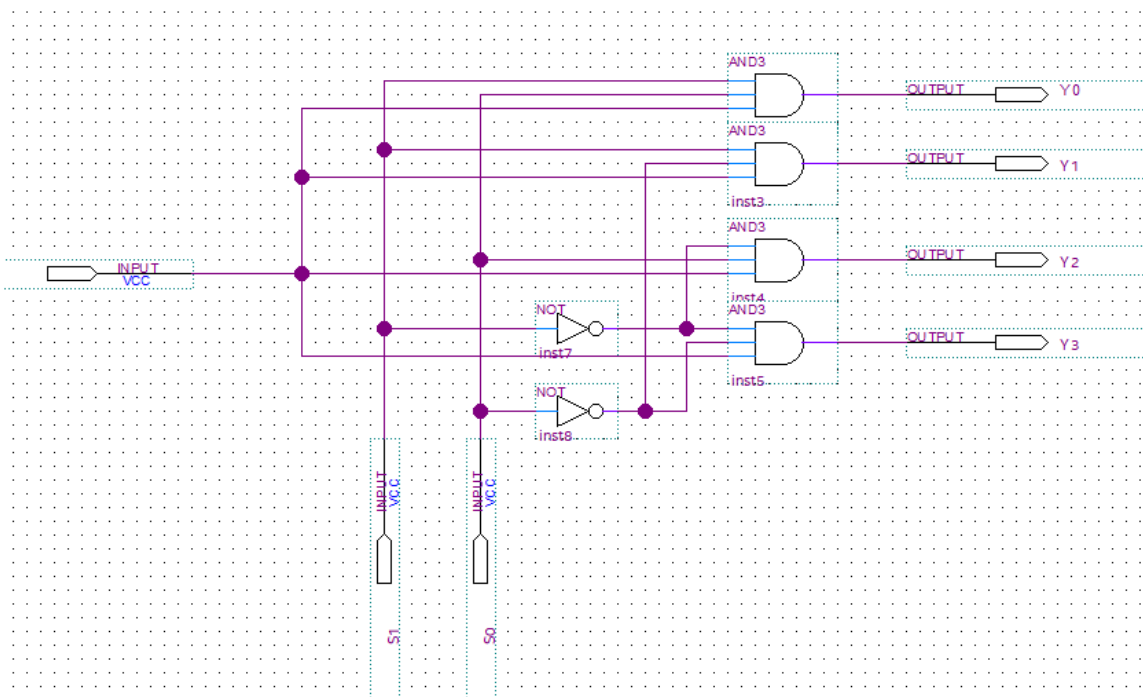
PEDRO MARQUES DA SILVA JUNIOR
CARLOS MENESES GUIMARÃES SOUSA

DEMULPLEXADOR EM VHDL
UTILIZANDO WHEN - ELSE E WITH - SELECT

Trabalho realizado para aprovação na disciplina
de Circuitos Digitais.

OBJETIVOS

- 1 Descrever um demultiplexador 1x4 como representado na figura abaixo utilizando os comandos **WITH – SELECT** e **WHEN – ELSE**:
 - 1.1 Apresentar a tabela-verdade
 - 1.2 Apresentar a equação do circuito
 - 1.3 Implementar tal equação usando VHDL
 - 1.4 Apresentar a modelagem no *software* ModelSim.



1. Circuito original

TABELA-VERDADE

i	S1	S0	Y3	Y2	Y1	Y0
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0
0	X	X	0	0	0	0

2. Tabela-verdade do circuito

EQUAÇÃO DO CIRCUITO

$$Y3 = i \cdot \overline{S1} \cdot \overline{S0}$$

$$Y2 = i \cdot \overline{S1} \cdot S0$$

$$Y1 = i \cdot S1 \cdot \overline{S0}$$

$$Y0 = i \cdot S1 \cdot S0$$

IMPLEMENTAÇÃO DO CÓDIGO

Através do *software* Quartus a equação foi implementada de duas formas.

1 Utilizando WHEN – ELSE:

```
1  LIBRARY ieee;
2  USE ieee.std_logic_1164.all;
3
4  ENTITY demux1 IS
5  PORT (
6      s: IN STD_LOGIC_VECTOR(1 downto 0);
7      i: IN STD_LOGIC;
8      y: OUT STD_LOGIC_VECTOR(3 downto 0)
9  );
10 END demux1;
11
12 ARCHITECTURE behavior OF demux1 IS
13 BEGIN
14     y <= "0001" WHEN s="00" and i='1' else
15         "0010" WHEN s="01" and i='1' else
16         "0100" WHEN s="10" and i='1' else
17         "1000" WHEN s="11" and i='1' else
18         "0000";
19 END behavior;
```

3. Código do demultiplexador utilizando o comando WHEN – ELSE

2 Utilizando WITH – SELECT:

```
1  LIBRARY ieee;
2  USE ieee.std_logic_1164.all;
3
4  ENTITY demux2 IS
5  PORT (
6      s: IN STD_LOGIC_VECTOR(1 downto 0);
7      i: IN STD_LOGIC;
8      y: OUT STD_LOGIC_VECTOR(3 downto 0)
9  );
10 END demux2;
11
12 ARCHITECTURE behavior OF demux2 IS
13 BEGIN
14     WITH s&i SELECT
15         y <= "0001" WHEN "001",
16             "0010" WHEN "011",
17             "0100" WHEN "101",
18             "1000" WHEN "111",
19             "0000" WHEN OTHERS;
20
21
22
23 END behavior;
```

4. Código do demultiplexador utilizando o comando WITH – SELECT

MODELAGEM DO CÓDIGO

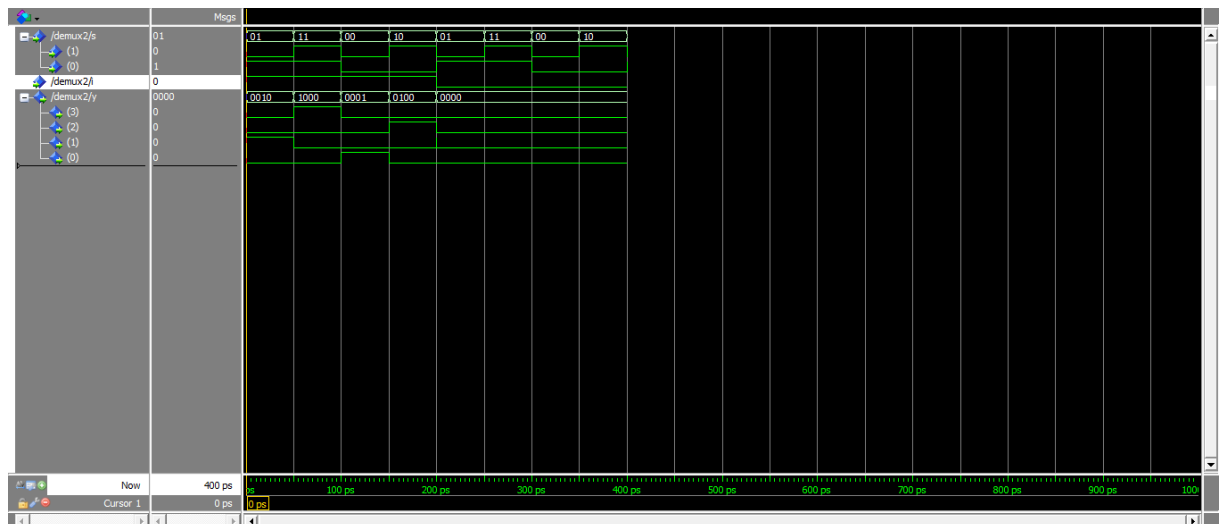
Utilizando o *software* ModelSim foi possível obter o mapa de pulsos do código para cada situação das variáveis seletoras S1 e S0 e utilizando as duas situações da implementação:

1 WHEN – ELSE:



5. Mapa de pulsos do código utilizando WHEN – ELSE

2 WITH – SELECT:



6. Mapa de pulsos do código utilizando WITH – SELECT

CONCLUSÃO

Foi possível concluir que a partir de um circuito combinacional podemos extrair um demultiplexador e, ainda, podemos implementar tal demultiplexador de duas formas diferentes utilizando a linguagem VHDL.

REFERENCIAS

TOCCI, Ronald. *Sistemas Digitais: Princípios e Aplicações*. Ed. 11. Pearson.

DE LA VEGA, Alexandre Santos: *Apostila de Teoria para Circuitos Digitais*. Niterói: UFF, 2015.