Universidade de Aveiro

DEPARTAMENTO DE ELECTRÓNICA, TELECOMUNICAÇÕES E INFORMÁTICA

Introdução à Arquitetura de Computadores (2016/2017)

Teste 1 – 06 de Abril de 2017 – Duração: 1h50m

Notas Importantes:

Justifique todas as suas respostas.

	O exame é individual e sem consulta.
	Não é permitida a utilização de calculadora.
	Nome: No Mec
	Grupo I
1. Co	nsidere o número 23 escrito na base 10.
a.	Represente-o na base 2, na base 8 e na base 16.
	Determine a management of a de 22 and simple of duly area 0 lite
b.	Determine a representação de -23 em sinal e módulo com 8 bits.
C.	Determine a representação de -23 em complemento para 2 com 8 bits.
d.	Determine a representação de 23.0 no formato IEEE 754 precisão simples.
2. Consi	derando os números seguintes representados em complemento para 2 com 8 bits efetue a soma e indique se
	overflow.
ocorrea	
	110100102+101101012=

1a	1b	1c	1d	2	3	4a	4b	4c	5	6	7	8	9a	9b	9c	9d	10	11	12	13
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0.5	0.5	1	1

Grupo II

2	Heando os	teoremas da	Álgabra de	Roole	simplifique a	avnraccão	cogninto.
3.	usando os	teoremas da	Algebra de	e Booie,	. simplifique a	expressao	seguinte:

$$Y = ABC + \bar{A}B + AB\bar{C}$$

4. Considere a tabela de verdade seguinte	onde as funções lógicas F e G são expr	essas em função das entradas A, B e
_		

Α	В	С	F	G
0	0	0	1	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	0
1	0	0	0	0
1	0	1	1	0
1	1	0	0	1
1	1	1	0	1

a)	Represente as funções	F e G na primeira	forma canónica, isto é.	como uma soma de mintermos.
ω,	riepresente as rangoes	i e e na primiena	iorina cariornea, isco e,	como ama soma de minicermos.

b)	Usando um mapa de Karnaugh,	determine uma expressão	simplificada para	a função F e outra para G.
----	-----------------------------	-------------------------	-------------------	----------------------------

c)	Desenhe os circu	itos lógicos que	implement	tam as expressões	obtidas na a	línea anterio	or.
----	------------------	------------------	-----------	-------------------	--------------	---------------	-----

5. Usando um descodificador 3:8 e uma porta lógica adicional projete um circuito que implemente a função F	
definida na questão 4.	

1a	1b	1c	1d	2	3	4a	4b	4c	5	6	7	8	9a	9b	9c	9d	10	11	12	13
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0.5	0.5	1	1

6. Implemente a função F, definida na questão 4, usando um multiplexer 8:1.
7. É possível implementar a função G usando um multiplexer 4:1? Se sim esboce esta solução.
8. O que se entende num circuito combinatório por tempo de propagação? Qual a sua importância no circuito?
Grupo III
Grupo III
9. Pretende projetar-se uma máquina de estados que implemente um contador crescente/decrescente módulo 4. A
máquina tem uma entrada A que quando a 1 define uma sequência ascendente e quando a 0 define uma sequência descendente.
a) Desenhe o diagrama de estados e transições da máquina.
a) Deserme o diagrama de estados e transições da maquina.
b) Obtenha a tabela de estados e transições em função do estado atual e da entrada.

1a	1b	1c	1d	2	3	4a	4b	4c	5	6	7	8	9a	9b	9c	9d	10	11	12	13
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0.5	0.5	1	1

Grupo IV

11. Explique em que consiste uma instrução e indique que informação ela deve conter?
12. Esboce o modelo computacional de Von Neuman, descreva resumidamente os seus componentes e explique a principal vantagem introduzida por ele.
13. Os processadores MIPS seguem uma arquitetura RISC. Comente a afirmação anterior e identifique pelo menos uma vantagem e uma desvantagem deste tipo de arquiteturas.

1a	1b	1c	1d	2	3	4a	4b	4c	5	6	7	8	9a	9b	9c	9d	10	11	12	13
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0.5	0.5	1	1

Nome:	Nº Mec
	Grupo III (continuação)
9 c) Escreva as equações do e	stado seguinte em função do estado atual e das entradas e simplifique-as.
9 d) Esboce o circuito que imp	olementa a máquina.
10. Adicione na máquina anterior for par e I=1 quando for impar?	as alterações necessárias para termos uma saída I = 0 quando o valor do contador

1a	1b	1c	1d	2	3	4a	4b	4c	5	6	7	8	9a	9b	9с	9d	10	11	12	13
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0.5	0.5	1	1