



Centro Federal de Educação Tecnológica de Minas Gerais

Departamento de Computação
Curso de Graduação em Engenharia da Computação
Laboratório de Arquitetura e Organização de Computadores II
Profa. Poliana Aparecida Corrêa de Oliveira (poliana@cefetmg.br)

Dicas para Prática I

1. Leia toda a prática com atenção, inclusive o arquivo complementar em inglês
2. Use os softwares Quartus 13.0.SP1 (64 bits) + ModelSim 10.1.d
3. Para usar um módulo da biblioteca LPM:
 - a. No Quartus acesse: *Tools -> MegaWizard Plug-In Manager -> Create a new custom megafunction variation*
 - b. Selecione *Memory Compiler -> RAM: 1-PORT*
 - c. Escolha o *Device Family = Cyclone II*
 - d. Escolha o tipo de output = *Verilog HDL*
 - e. Defina o nome do output file, por exemplo, memoram
 - f. Clique em *Next*
 - g. Configure os parâmetros da sua memória
 - h. Escolha o tipo de bloco de memória *M4K*
 - i. Clique em *Finish*

alt -> sincRAM -> ver
4. Para simular um módulo pré-existente é necessário importar a biblioteca apropriada.
 - a. No Quartus, ir em *Tools -> Run Simulation Tool -> RTL Simulation*
 - b.** No ModelSim ir em *Simulate -> Start simulate*
 - c. Será aberta uma janela, selecionar a aba *Libraries -> add -> altera_mf_ver*
 - d. Para selecionar a biblioteca adequada, abra o arquivo em Verilog gerado automaticamente ao criar o módulo e no cabeçalho encontre o nome da biblioteca, ao adicionar no ModelSim é necessário encontrar o arquivo de *_ver* para que seja interpretado em Verilog HDL (caso contrário, estará em VHDL).

5. Na parte II, para criar um novo arquivo .mif

- a. No Quartus ir em *File -> new -> Memory Initialization File*
- b. O arquivo MIF é um arquivo que facilita a inicialização de uma memória

6. Outras observações

- a. Placa -> Para gravação coloque o cabo USB na entrada perto da fonte
- b. A leitura e escrita no display deve ser em decimal
- c. Pode usar uma chave (SW) ou um botão (KEY) da placa para simular a entrada de clock