

Centro Federal de Educação Tecnológica de Minas Gerais

Departamento de Computação Curso de Graduação em Engenharia da Computação Laboratório de Arquitetura e Organização de Computadores II Profa. Poliana Aparecida Corrêa de Oliveira (poliana@cefetmg.br)

Prática 4 – Protocolo MESI

Data de Entrega – Parte I: 17/11/2023 e Parte II: 24/11/2023 Valor: 25 pontos

O objetivo dessa atividade prática é usar a linguagem Verilog para implementar e exercitar os conceitos relacionados a técnica de coerência de cache Snooping, especialmente ao protocolo MESI.

Parte I (10 pontos)

Implementar as máquinas de estados do protocolo **MESI Snooping**. Esta parte deve ser simulada e apresentada na placa.

Uma otimização do protocolo **MSI** elimina a necessidade de se fazer a atualização dos blocos que são lidos e mais tarde escritos por um único processador. Essa otimização inclui um estado **Exclusivo (E)** ao protocolo, indicando que nenhum outro nó tem uma cópia do bloco e que este bloco ainda não foi modificado. Ou seja, um bloco da cache entra no estado Exclusivo quando uma falha de leitura é atendida pela memória e nenhum outro nó tem uma cópia válida. Exclusivo difere de modificado, porque o nó pode substituir silenciosamente os blocos Exclusivos, enquanto os blocos Modificados precisam ser escritos de volta à memória.

Parte II (15 pontos)

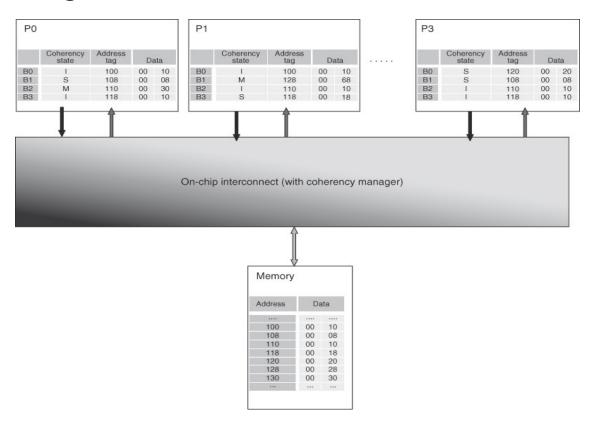
Considerando o protocolo **MESI** de coerência de cache, implemente um projeto com os seguintes módulos:

- Três CPU, que basicamente realizam operações de leitura e escrita nas caches.
- Três Caches: Uma cache L1 para cada CPU.
- Uma memória compartilhada pelas CPUs.

A dupla pode considerar outros módulos e interconexões que forem necessários.

O resultado deve comprovar o correto funcionamento do protocolo Snooping, ou seja, TODAS as transições das máquinas de estado devem ser simuladas. Para esta parte, somente será cobrada a simulação.

Código de Testes



a) P0: read 100

Read miss (no sharers) P0. B0 (E, 100 0010)

b) P1: read 100

Read miss (other shared block) P0.B0 (S,100,0010) P1.B0 (S,100,0010)

c) P1: write 100 <-30

Write hit, invalidate P0.B0 (I,100,0010) P1.B0 (M,100,0030)

d) P0: write 100 <-40

Write miss, aborta o acesso à memória, Write Back

P0.B0 (M ,100, 00 40) P1.B0 (I, 100, 0030) M(100, 00 30)

e) P1: read 100

Read miss, write back block

P0.B0 (S,100,0040) P1.B0 (S,100,0040) M(100,0040)

f) P1: read 110

Read miss, write back 110 M(110, 0030) P0.B2 (S, 110, 0030) P1.B2(S, 110,00 30)

g) P3: write 110 <- 60

Write miss P0.B2 (I, 110, 0030) P1.B2 (I, 110, 0030) P3.B2 (M, 110 0030)

h) P1: read 130

Read miss, no sharers P1. B2(E, 130 0030)

i) P1: write 130 <-40

P1.B2(M, 130, 0040)

Mapeamento:

B0: tag 120 B1: tag 108

B2: tag 110, tag 130

Apresentação em sala

Cada grupo deverá apresentar a estrutura do código e mostrar os testes realizados que comprovem o correto funcionamento da solução proposta. Para a Parte I é necessário apresentar o funcionamento na placa (até o dia 17/11/2023). Já para a Parte II, **NÃO** é necessário apresentar na placa, mas o grupo deve explicar o código e as simulações que mostrem a execução do código de testes comprovando o correto funcionamento do protocolo implementado (até o dia 24/11/2023).

Submissão

Crie um pacote contendo TODOS os códigos fontes, formas de onda e o relatório do projeto. Cada grupo deverá submeter apenas um pacote no Moodle chamado "pratica4 nomealuno1 nomealuno2.zip".

O relatório deverá incluir os seguintes componentes:

- 1. Uma **introdução** em alto nível da sua solução (não é para copiar a descrição do livro texto).
- 2. O **projeto** do seu sistema, incluindo detalhes necessários dos módulos criados (para ambas as partes I e II).
- 3. Faça uma figura mostrando os blocos básicos e interconexões do seu projeto.
- 4. O código de **teste** utilizado (sequência de instruções) e as **formas de onda** das simulações com indicações nas imagens e uma explicação que mostre o correto funcionamento do protocolo implementado.
- 5. Conclusões: Dificuldades encontradas e sugestões de melhorias da prática.

Distribuição de pontos

- Código: 30%
- Testes (simulações com explicações no relatório, Parte I e II): 20%
- Apresentação na placa da Parte 1: 20%
- Apresentação das simulações da Parte 2: 20%
- Qualidade do relatório (Parte 1 e Parte 2): 10%
- Pontos Extras: Apresentação na placa da Parte II 5 pontos.