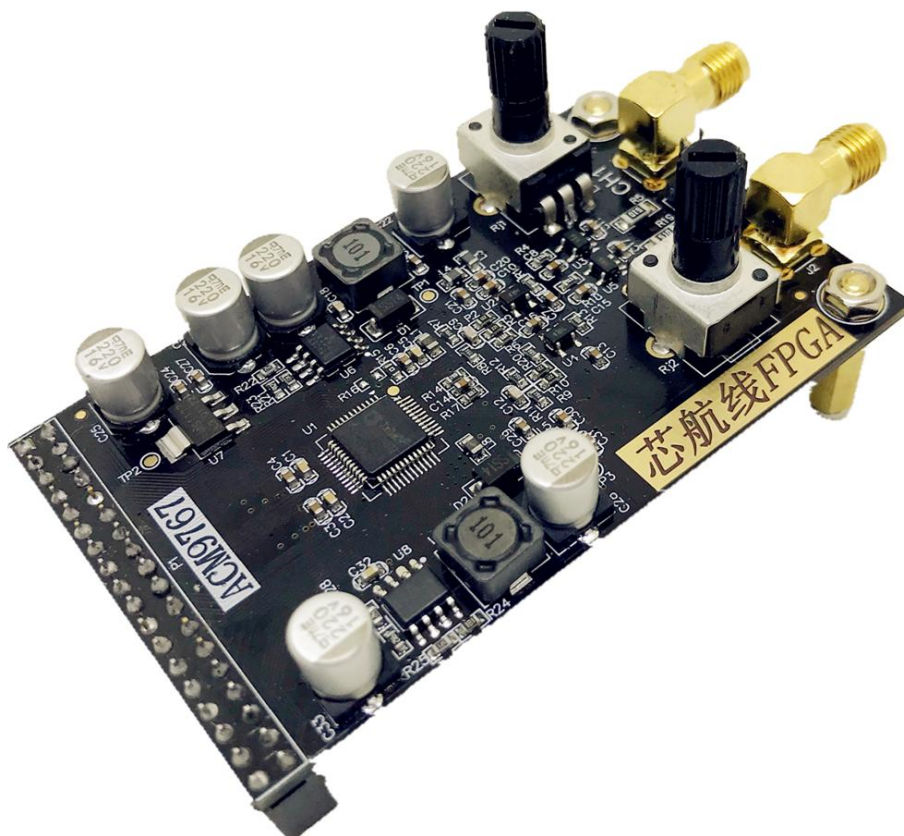
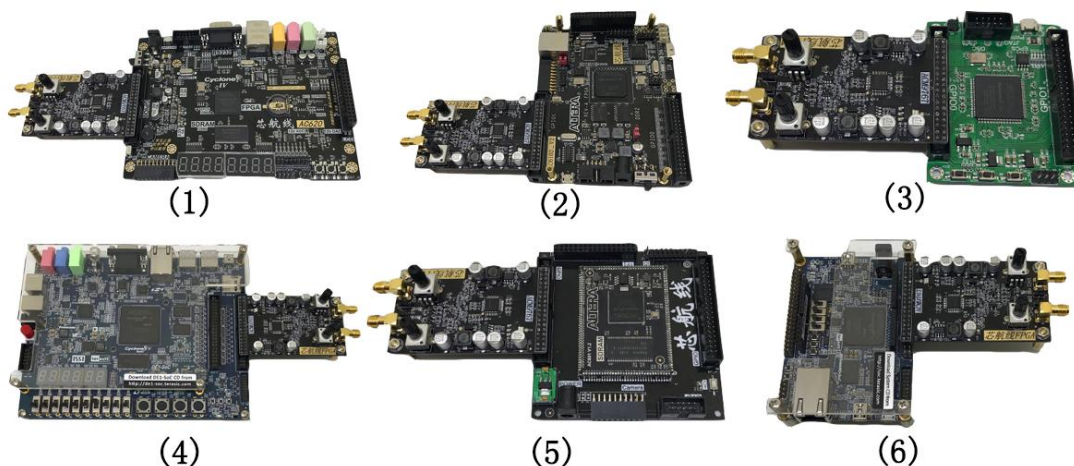
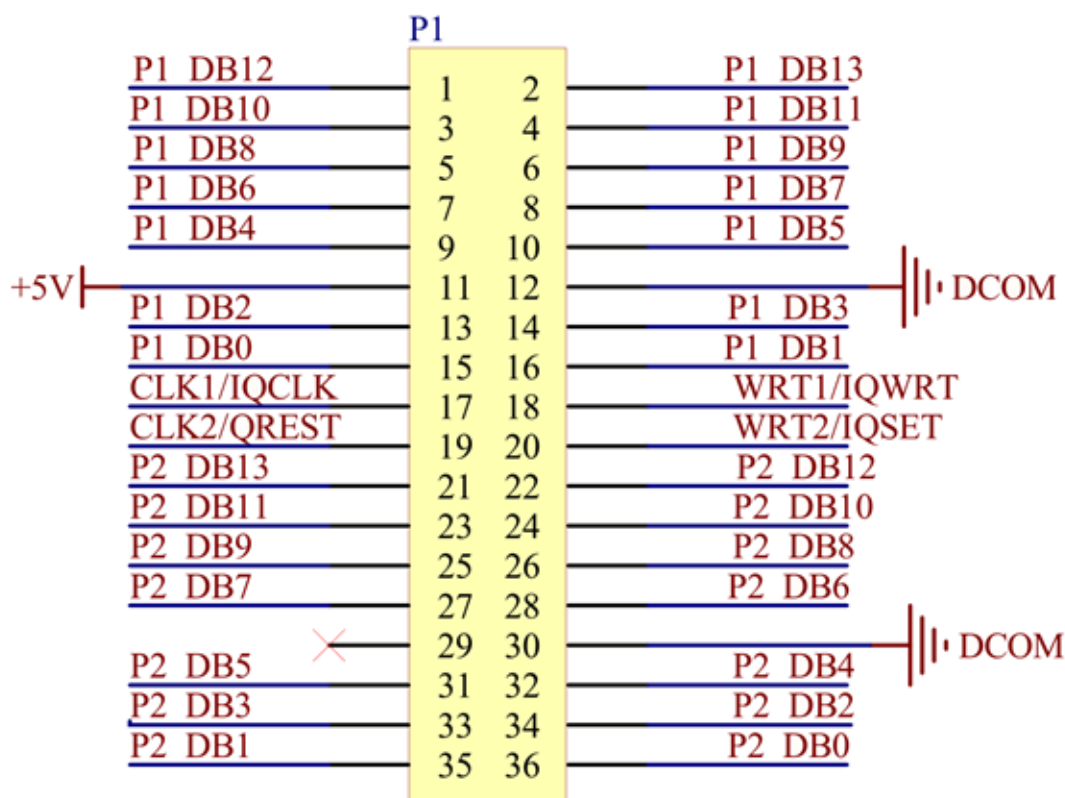


ACM9767 高速双通道 DAC 模块用户手册

ACM9767 模块是武汉芯路恒科技针对高校和企业项目应用，推出的一款高性能高速双通道 DAC 模块。模块具有单电源 5V 供电输入，双通道数字转模拟信号输出，每个通道数据分辨率为 14 位，输出电压范围为 $\pm 5V$ ，且转换速率高达 125Msps，非常适合信号发生器、数字调制通信等应用。



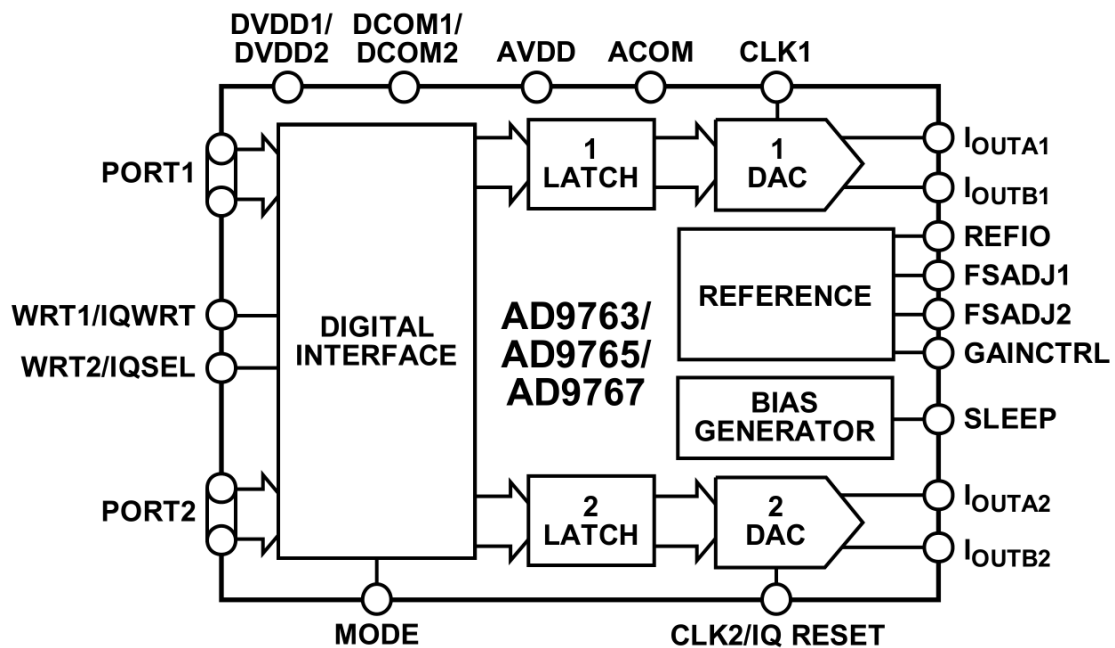
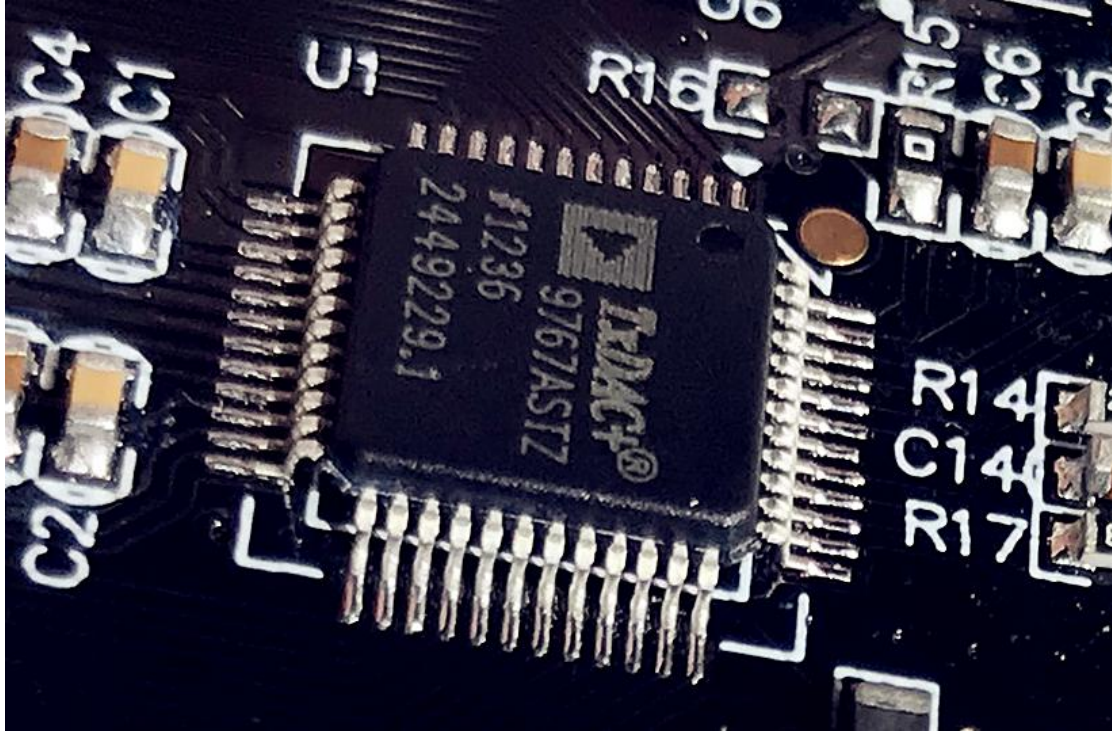
模块对用户提供一个 36 针的排母接口，可直接插接到市面上各种常见的 FPGA 开发板（Terasic 公司 DE2、DE1、DE0，芯路恒科技（小梅哥 FPGA）所有的 FPGA 开发板，包含 AC620、AC6102、AC601 等）上进行使用，而无需使用任何转接线转接。



- (1) AC620 连接 ACM9767 模块 (2) AC6102 连接 ACM9767 模块
 (3) AC606 连接 ACM9767 模块 (4) DE1-SoC 连接 ACM9767 模块
 (5) AC601 连接 ACM9767 模块 (6) DE0-Nano-SoC 连接 ACM9767 模块

特别提示：用户在连接 ACM9767 模块和开发板时，请务必注意插接时候的对齐问题，ACM9767 模块的 1 脚需要和开发板的 1 脚对其，错位或者插反，将有可能损坏开发板或者 ACM9767 模块。在电路板中，一般以方形焊盘来表示接插件的 1 脚。

ACM9767 模块使用在模拟半导体领域享有盛誉的 ADI 公司 AD9767 型 DAC 芯片，该芯片为双通道，14 位、125Msps 转换速率的高性能 DAC 芯片，支持 I、Q 输出模式（该模式常用于数字通信领域）。输出形式为差分电流输出，输出电流满量程范围为可设置为 2~20mA。芯片本身自带 1.2V 的参考电压，无需外部提供参考源。



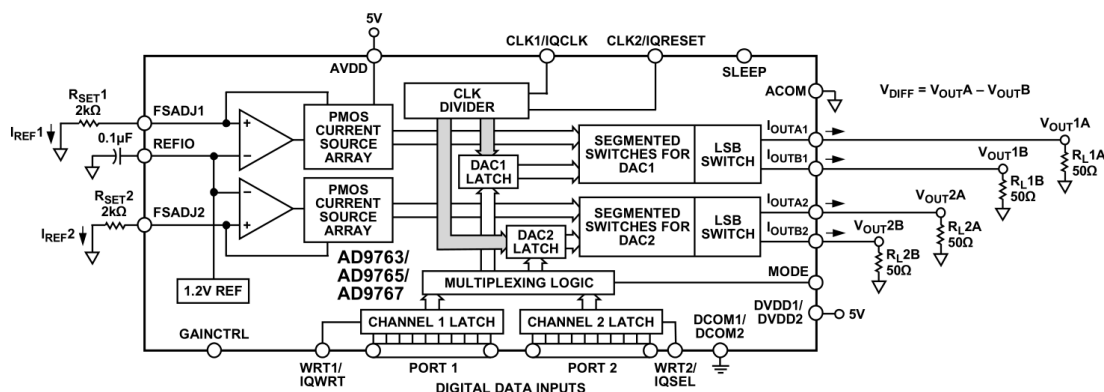
需要说明的是，AD9767 的两个通道的满量程输出电流 I_{OUTFS} 是输出电流参考电流 I_{REF} 的 32 倍，即 $I_{OUTFS} = I_{REF} \times 32$ 。而输出电流参考电流 I_{REF} 是通过设置电阻来设置的，如下图所示， R_{SET} 为 DAC 的输出参考电流设置电阻， I_{REF} 与 R_{SET} 的值关系为 $I_{REF} = V_{REF}/R_{SET}$ ，其中， $V_{REF} = 1.2V$ 。

如果希望设置 I_{OUTFS} 值为 20mA，则

$$I_{REF} = I_{OUTFS}/32 = 20/32 = 0.625mA$$

$$R_{SET} = V_{REF}/I_{REF} = 1.2/(0.625/1000) = 1.92K$$

即选择 R_{SET} 的值为 1.92K



由于 AD9767 芯片的输出为电流型，输出范围为 2~20mA，而用户在实际使用时一般使用电压信号，因此需要将 AD9767 芯片的输出电流转换为电压。

ACM9767 模块上，对每一路输出都使用了两级运算放大电路，其中第一级完成电流到电压的转换，并执行了一定的放大，将 DAC 输出电流转换并放大为 -1V~+1V 的电压，第二级为放大电路，将 -1V~+1V 的电压信号放大到高达 -5V~+5V 范围内。具体信号放大的倍数可通过滑动变阻器调节。

AD9767 有 2 个通道，每个通道有 2 路输出， I_{OUTA} 和 I_{OUTB} ，每个通道的输出电流值通过 14 位并行接口来设置，实时输出电流大小与并行端口输入的数字编码值 DAC CODE 以及输出满幅电流 I_{OUTFS} 关系为

$$I_{OUTA} = (DAC\ CODE/16384) \times I_{OUTFS}$$

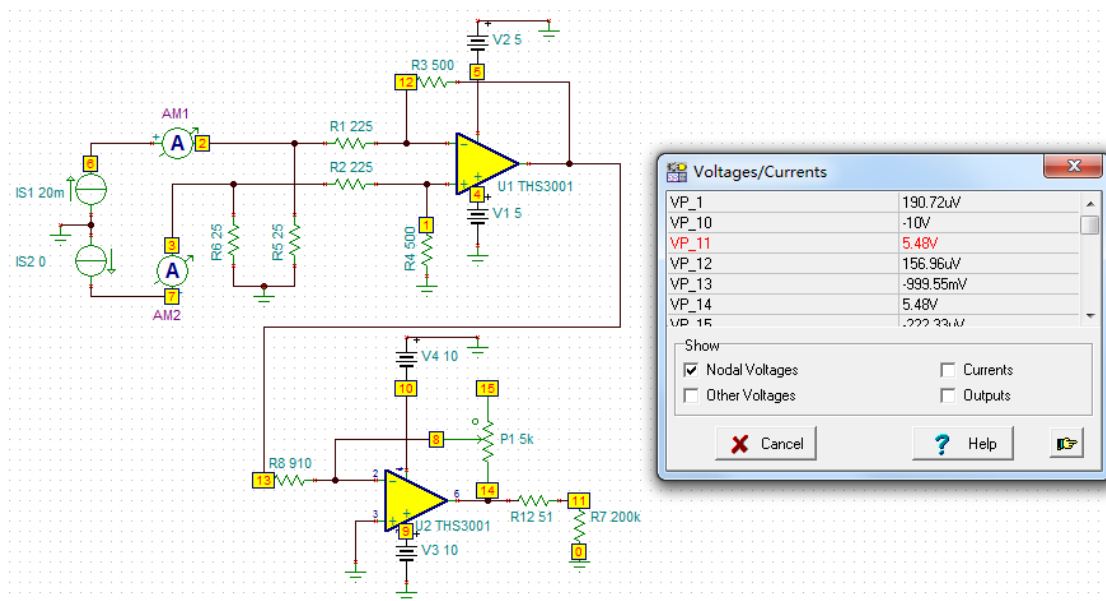
$$I_{OUTB} = ((16383 - DAC\ CODE)/16384) \times I_{OUTFS}$$

由此可知， I_{OUTA} 和 I_{OUTB} 的差值绝对值恒定为 I_{OUTFS} ，当 $I_{OUTA}=20mA$ 时， $I_{OUTB} = 0mA$ ，当 $I_{OUTA} = 10mA$ 时， $I_{OUTB} = 10mA$ ，当 $I_{OUTA} = 5mA$ 时， $I_{OUTB} = 15mA$ ，当 $I_{OUTA} = 0mA$ 时， $I_{OUTB} = 20mA$ 。

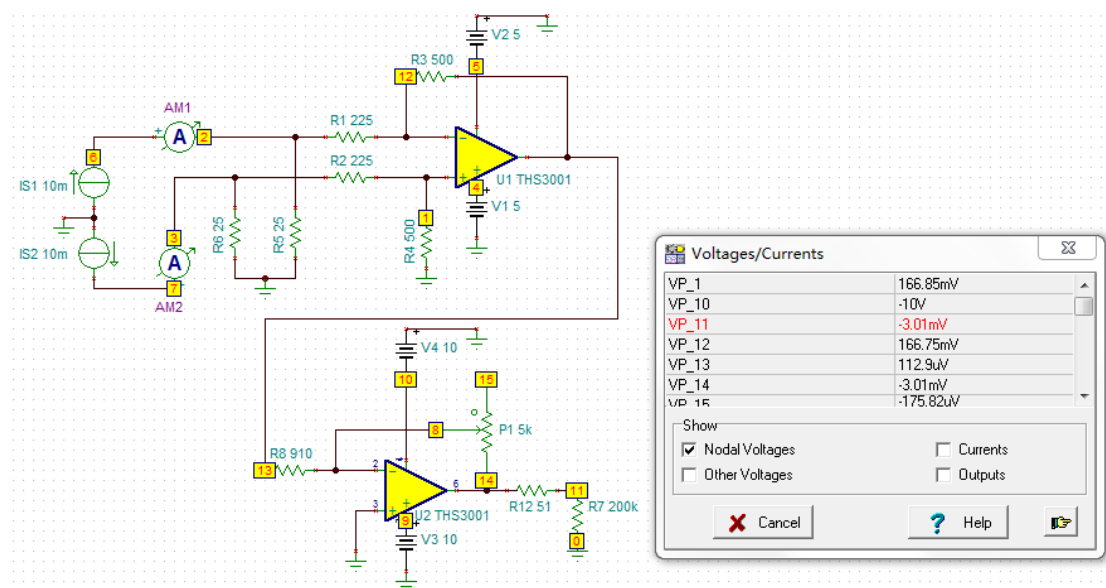
下面三张图分别为一路 DAC 通道的两个输出端电流值和两级运算放大的输出端电压值的关系，即 $I_{OUTA}=20mA, I_{OUTB}=0$ ； $I_{OUTA}=10mA, I_{OUTB}=10mA$ ； $I_{OUTA}=0, I_{OUTB}=20mA$ 时电路中各节点的测试数据，其中滑动变阻器 P1 的阻值为 5K，仿真时滑动抽

头靠近上端，即接入电阻为 5K。则第二级放大电路的放大倍数为 5.49 倍 (5000R/910R) 通过仿真结果可以看到：

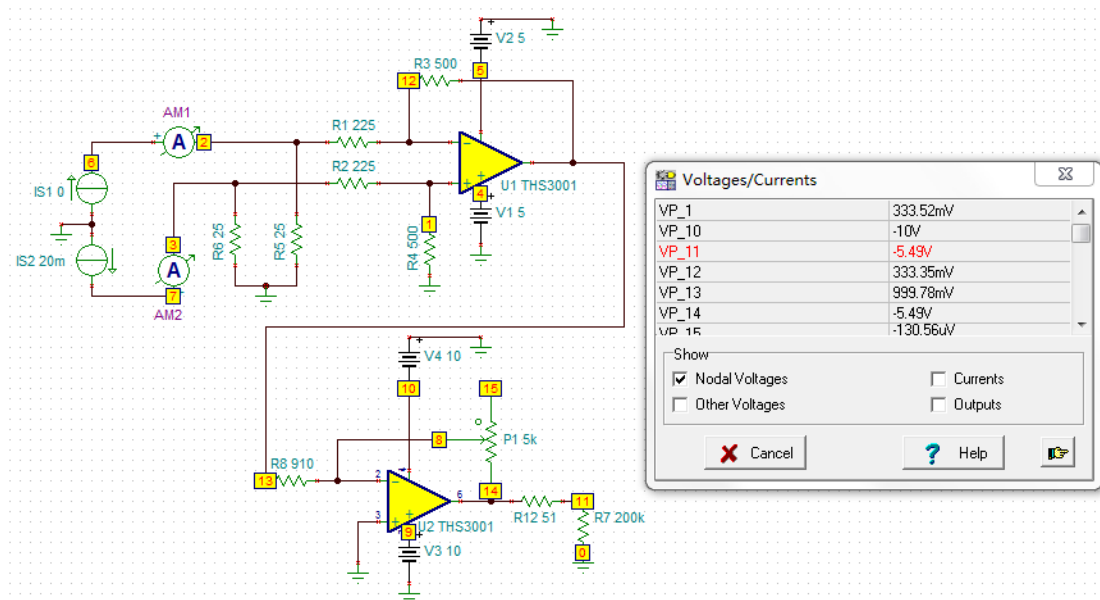
1. 当 $I_{OUTA}=20\text{mA}$, $I_{OUTB}=0$ 时，第一级运算放大器的输出 VP_13 的电压值为 -999.55mV，非常接近 -1V，第二级运算放大器的输出 VP_11 的电压值为 5.48V，约为第一级放大电路输出值的 5.49 倍。



2. 当 $I_{OUTA}=10\text{mA}$, $I_{OUTB}=10\text{mA}$ 时，第一级运算放大器的输出 VP_13 的电压值为 112.9uV，非常接近 0V，第二级运算放大器的输出 VP_11 的电压值为 -3.01mV，非常接近 0V。

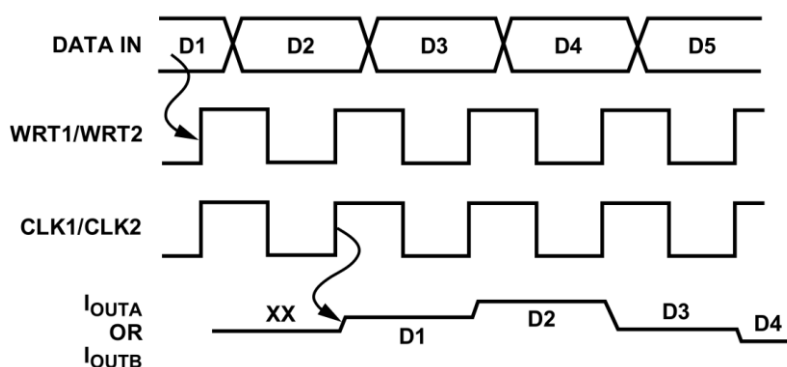


3. 当 $I_{OUTA}=0\text{mA}$, $I_{OUTB}=20\text{mA}$ 时, 第一级运算放大器的输出 VP_13 的电压值为 999.78mV, 非常接近 1V, 第二级运算放大器的输出 VP_11 的电压值为 -5.49V, 约为第一级放大电路输出值的 5.49 倍。



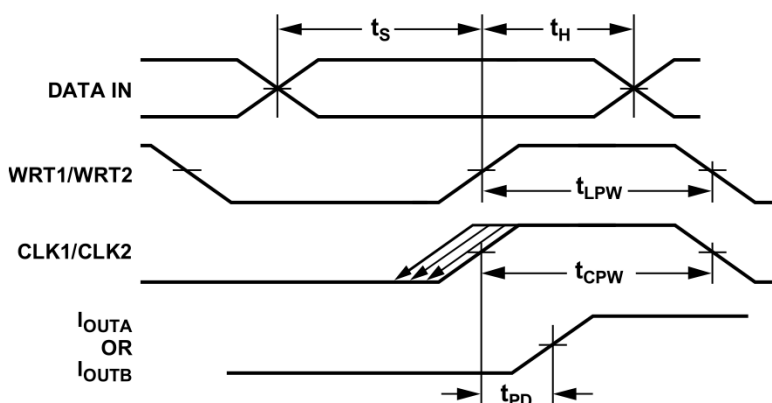
仿真使用 TI 公司的 Tina-TI 软件进行, 该软件为免费软件, 本电路的仿真源文件已经在 ACM9767 模块的资料包中有提供, 文件名为 “ACM9767 第一二级电流电压转换放大电路.TSC”, 安装好软件后可直接打开并运行仿真。仿真参数并不理想化是因为该软件对每个器件都加入了实际的各种参数, 包括失调电压, 增益带宽积等, 因此仿真结果更加接近实际电路的运行结果。

AD9767 芯片的数字接口可以通过芯片的模式管脚 (MODE) 来配置成双端口模式 (Dual) 或者交叉 (Interleaved) 模式。双端口模式一般用于信号发生器或高速控制系统中, 而交叉模式则常用于数字通信系统中, 如 0 中频解调等, 但当用于数字通信系统中时, 一般使用变压器交流耦合方式, 无需采用直流耦合方式, 本模块设计采用直流耦合方式, 以实现对信号发生器等应用的支持, 因此模块在设计时, 也默认选择为双端口模式。即双通道的 DA 数字输入接口是独立分开的。每个通道的输出电流值均由对应的并行端口设置。双端口模式 (Dual) 的数据时序图如下图所示:



由图可知，该芯片的时序接口非常的简单，WRT 信号和同步时钟信号 CLK 信号的上升沿，数据会被从并行端口读入芯片内部，并转换为模拟电流信号，并在下一个时钟周期的上升沿输出到模拟输出端口。

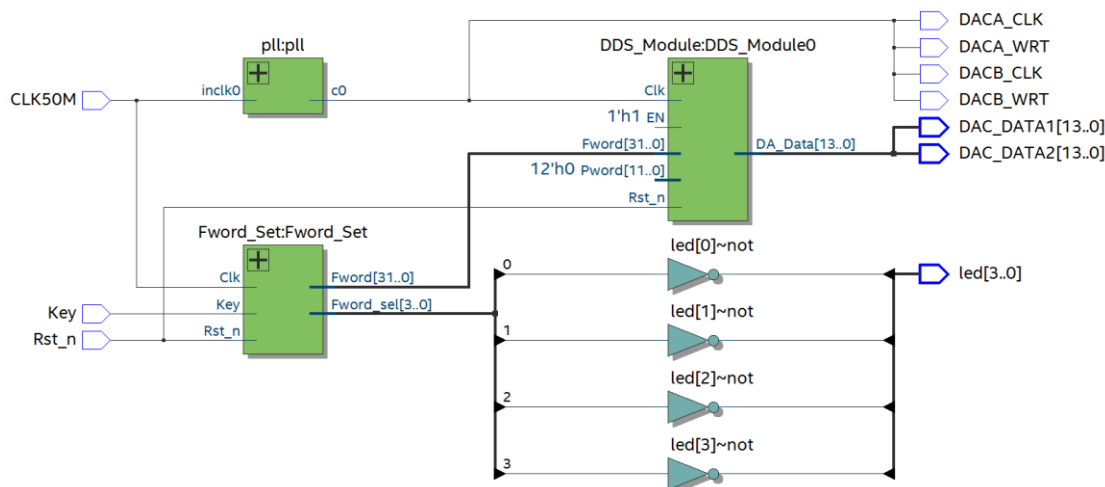
需要注意的是，根据芯片手册描述，CLK 信号的上升沿必须提前或恰好和 WRT 信号的上升沿一起出现，如果 CLK 信号的上升沿在 WRT 信号的上升沿之后出现，则必须保证 WRT 信号的上升沿到 CLK 信号的上升沿直接的延迟最低达到 2ns，如下图所示：



基于 ACM9767 模块的直接数字频率合成实验

小梅哥为 ACM9767 模块提供了一个基于直接数字频率合成（DDS）技术的信号发生器设计实例。文件名为“ACM9767_DDS”，并提供了 AC601、AC606、AC620、AC6102 开发板的适配版本，文件可在 ACM9767 模块资料包中找到。关于 DDS 技术的详细实现原理，本文不再讲到。如需了解，请参看小梅哥 FPGA 团队出版的《FPGA 自学笔记——设计与验证》一书第六章第 6.2 节——“双通道幅频相可调 DDS 信号发生器”一节的内容。

下图为 ACM9767_DDS 工程的结构图：



PLL 为锁相环 IP，实现对输入的 50M 时钟进行倍频以得到 125M 的时钟，作为 DDS 单元的工作时钟和 AD9767 芯片的时钟 CLK 信号和 WRT 信号。

DDS_Module 为 DDS 模块，该模块可以产生 14 位分辨率的正弦数据，与 AD9767 模块的 14 位分辨率匹配。可以看到，DDS 模块输出的 14 位数据被同时连接到了 AD9767 芯片的通道 1 和通道 2 的数字并行端口，即两路输出完全同频同相。如果需要两路模块输出不同相位和频率的信号，需要再例化一个 DDS 模块，用来给另一个通道提供独立的数据。

Fword_Set 模块为输出频率设置模块，可以通过独立按键切换输出频率控制字，从而改变 DDS 模块的输出信号频率，Fword_Set 模块能设置 16 种频率控制字，Fword_sel 的值指示了当前选择的输出频率控制字，实际应用时，Fword_sel 被按位取反后连接到了开发板的 4 个 LED 灯上，方便用户通过查看 LED 灯的值来获知当前选择的输出频率是多少。频率控制字选择信号 Fword_sel、频率控制字 Fword、输出频率 Fout 间的关系如下表所示。

Fword_sel	Fword	Fout	Fword_sel	Fword	Fout
0	344	10Hz	8	3435974	100KHz
1	1718	50Hz	9	17179869	500KHz
2	3436	100Hz	10	34359738	1MHz
3	17180	500Hz	11	68719477	2MHz
4	34360	1KHz	12	103079215	3MHz
5	171799	5KHz	13	137438953	4MHz
6	343597	10KHz	14	171798692	5MHz
7	1717987	50KHz	15	343597384	10MHz

上电时，Fword_sel 的值为 0，每按下一次按键 Fword_sel 的值会循环加 1，使用示波器观察 ACM9767 模块的输出信号频率和 Fword_sel 的值，可以发现两者一一对应。

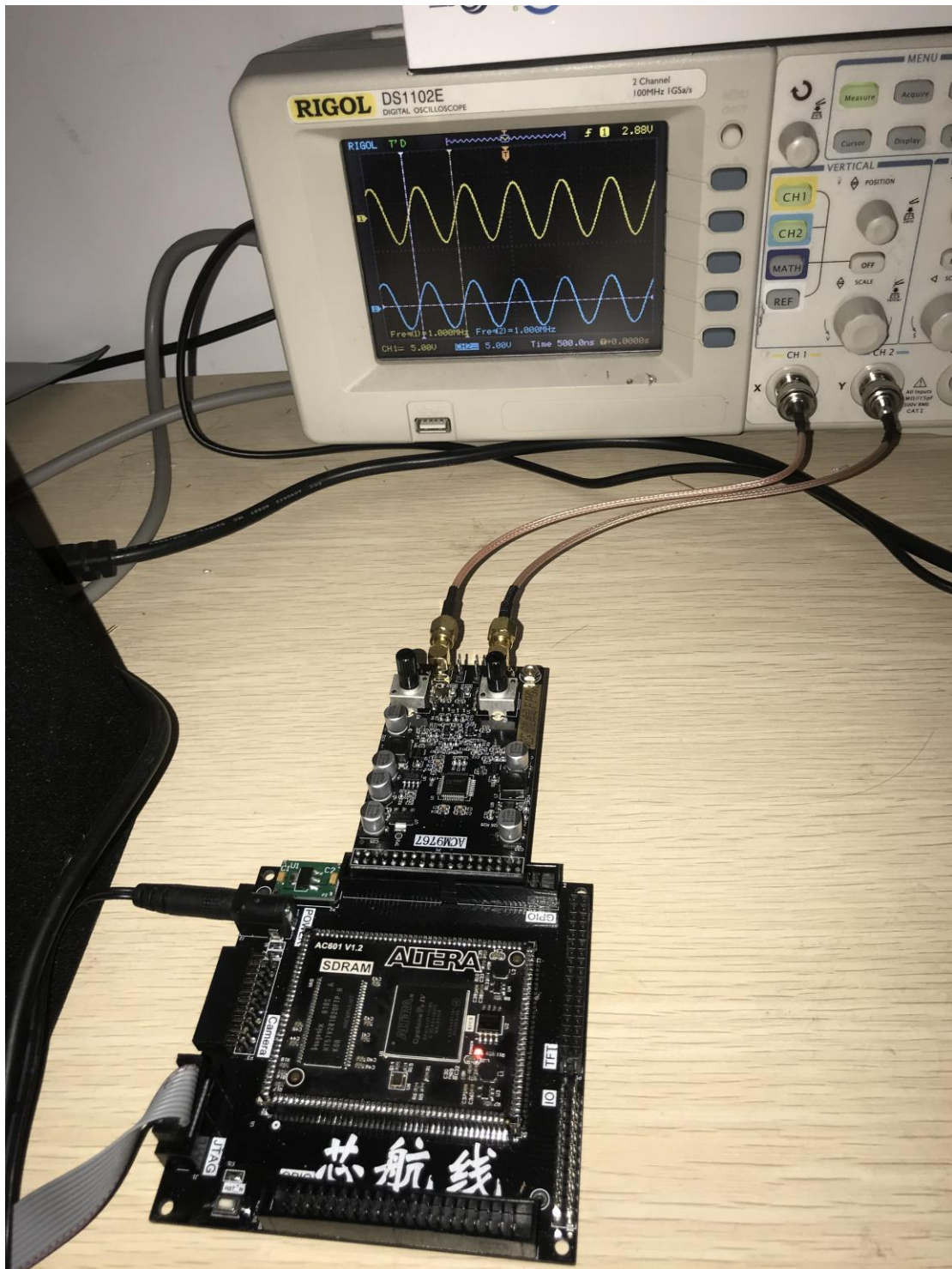
用户也可以通过其他方式设置 Fword 的值，来设置指定的输出信号频率。

需要说明的是，本工程中，为了最大程度体现 ACM9767 模块的性能，查找表的数据采样率也设置为了 2^{14} ，即 16384，所以单个 DDS 模块的 RAM 使用量达到了 $16384 \times 14\text{bit}$ ，这已经接近 EP4CE10 芯片的最大 RAM 容量，用户自己在使用时，可以根据实际需求降低采样率，降低采样率需要重新生成 ROM 的初始化 mif 文件，ACM9767 模块资料中提供了一个使用 Matlab 软件生成 mif 文件的教程文档，默认就是生成 $16384 \times 14\text{bit}$ 的波形数据，用户可以根据文档的指导，简单的修改参数，就可以生成自己想要的波形数据的 mif 文件了。

下图为使用 ACM9767 模块和 AC606、AC601 核心板连接时示波器测量结果。如果用户在进行实验时没有观察到信号波形，可旋动电位器，调整信号幅度。

武汉芯路恒科技 小梅哥 FPGA 团队

专注于培养您的 FPGA 独立开发能力 开发板 培训 项目研发三位一体



输出 1MHz 信号正弦波

店铺: <https://xiaomeige.taobao.com>

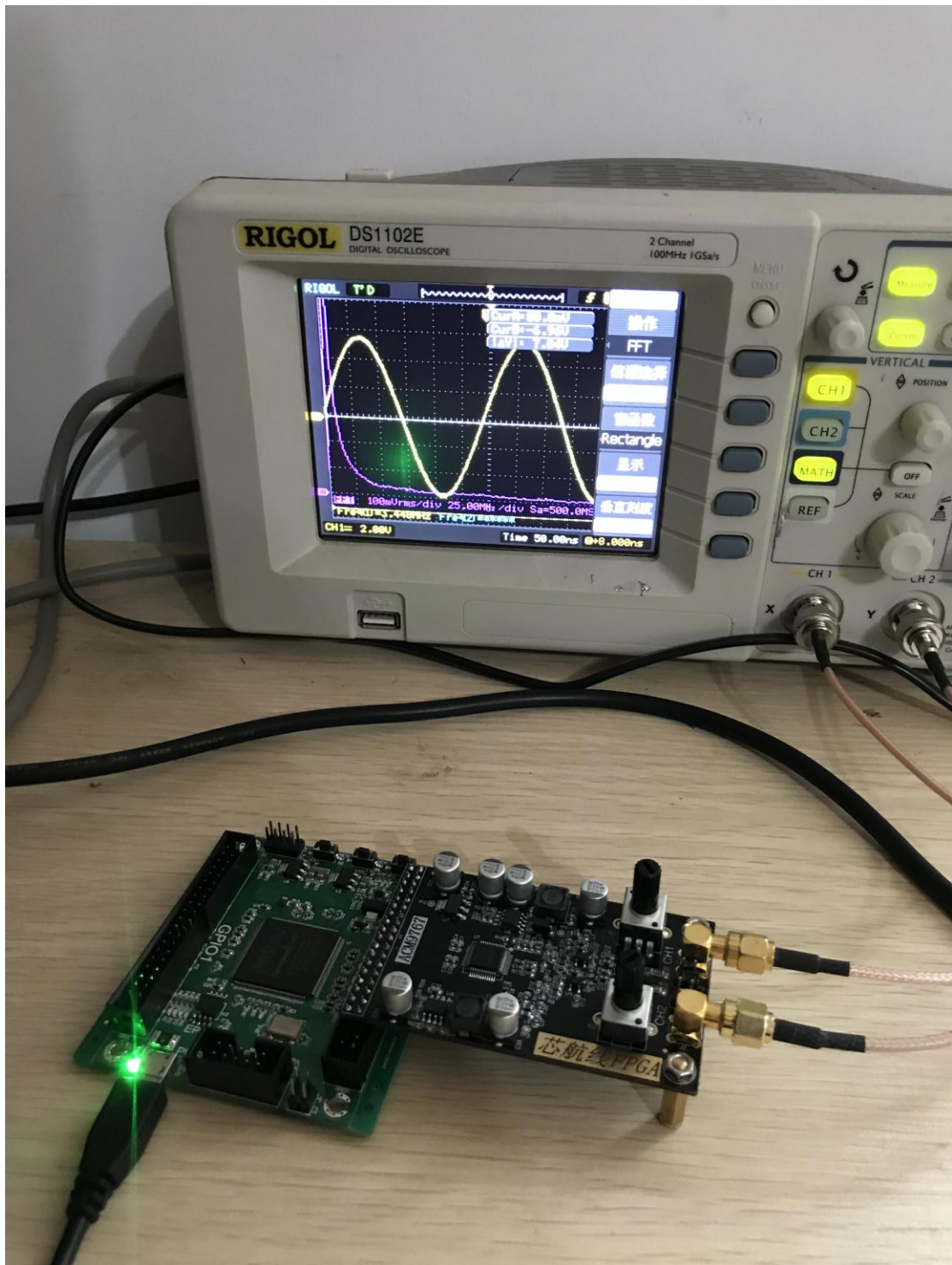
技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站: www.corecourse.cn

技术群组: 615381411

武汉芯路恒科技 小梅哥 FPGA 团队

专注于培养您的 FPGA 独立开发能力 开发板 培训 项目研发三位一体



输出 3.44MHz 正弦波并进行 FFT 分析

店铺: <https://xiaomeige.taobao.com>

技术博客: <http://www.cnblogs.com/xiaomeige/>

官方网站: www.corecourse.cn

技术群组: 615381411