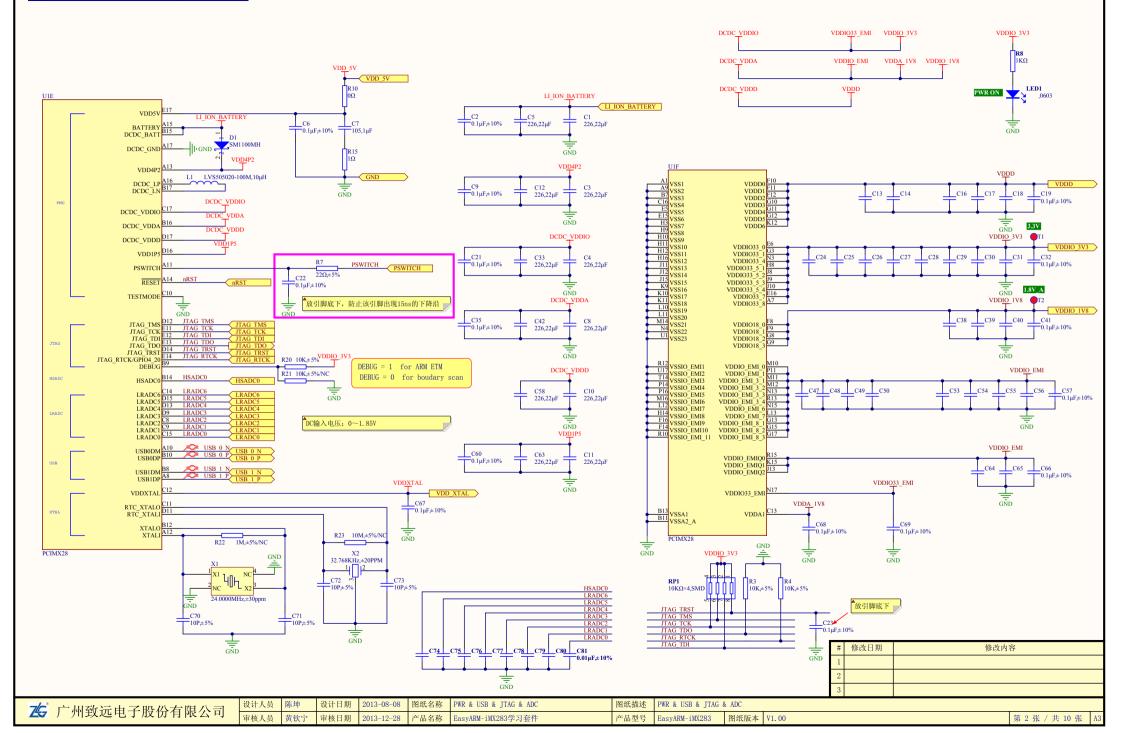
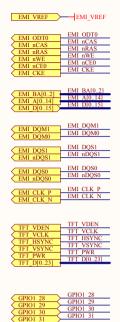


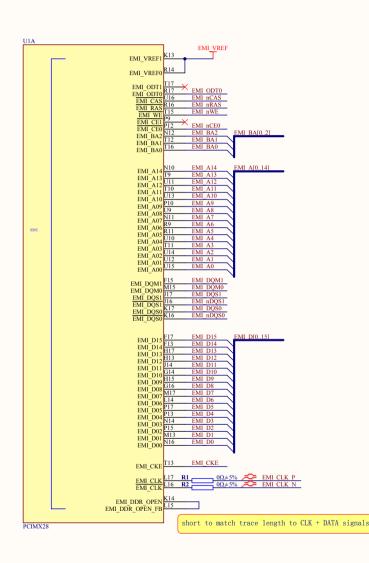
(2) CPU Power & USB & JTAG & ADC

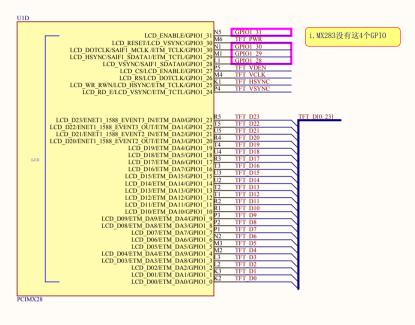


3. EMI & LCD

(3) CPU EMI和LCD接口

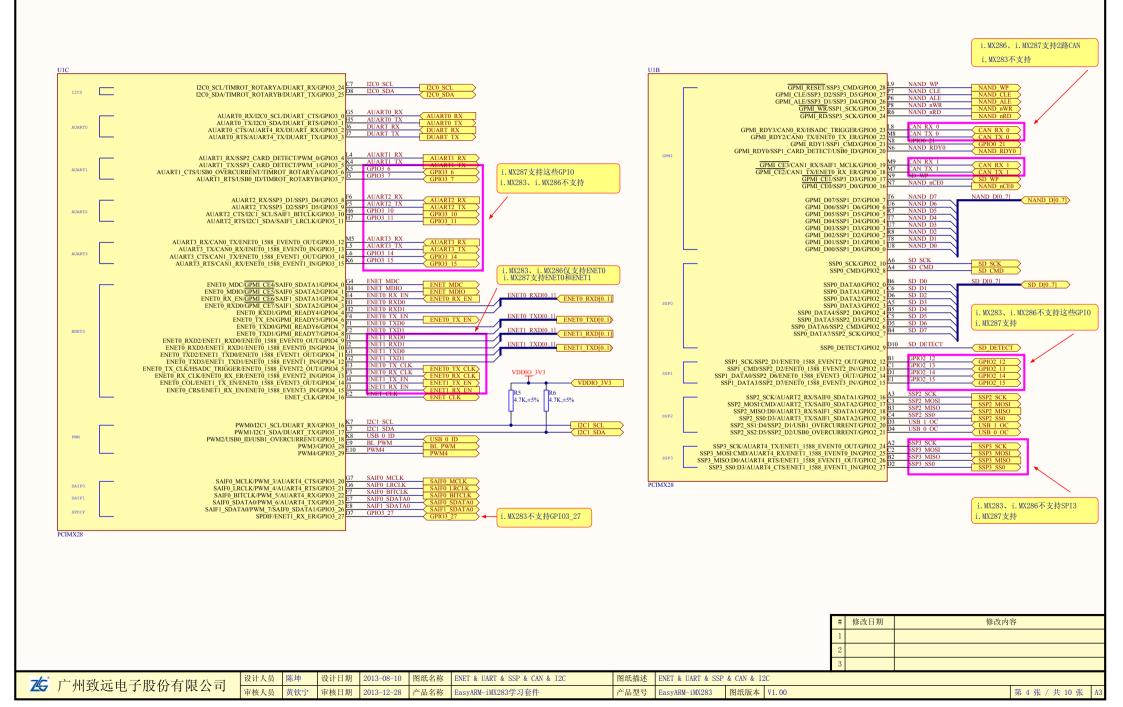






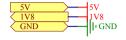
#	修改日期	修改内容
1		
2		
3		

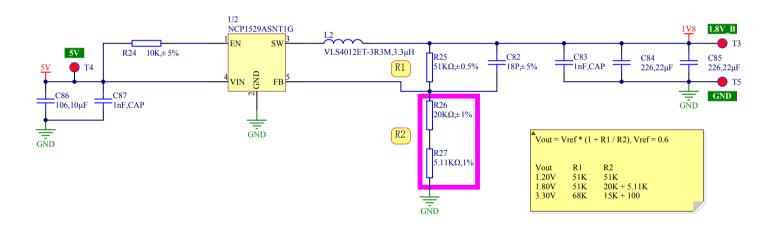
(4) ENET & UART & PWM & SAIF



5. POWER

(5) 电源电路





#	修改日期	修改内容
1		
2		
3		

8

设计人员

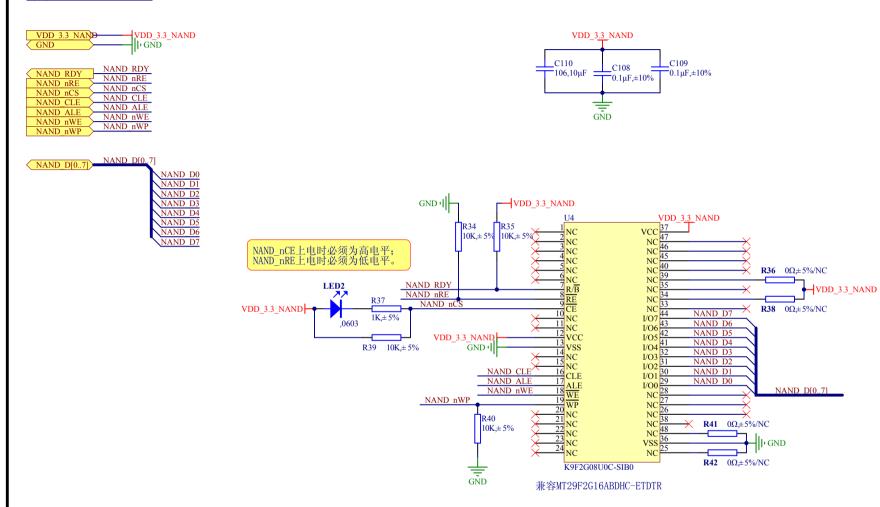
审核人员

产品型号

6. DDR2 IS43DR16640B (6) DDR2 IS43DR16640B IS43DR16640B DDR 1V8 DDR2 nCS All VDD El VDD M9 VDD R1 VDD A9 VDD C3 VDDQ C7 VDDQ G3 VDDQ G9 VDDQ G9 VDDQ G7 VDDQ G7 VDDQ G7 VDDQ G9 VDDQ G9 VDDQ G9 VDDQ G9 VDDQ G9 VDDQ CS# DDR2 nWE WE# DDR2 VREF DDR2 VREF DDR2 nCAS DDR 1V8 CAS# • GND DDR2 nRAS GND R28 150Ω,5% RAS# DDR2 CLK N CK# DDR2 CLK P C90 C91 C92 CK DDR2 A[0 13] 226,22µF 1μF,±10% 0.01µF,±10% 0.01μF,± 10% 0.01μF,± 10% DDR2_A[0..13] DDR2 A0 DDR2 A[0..13 A1 END DDR2 A2 DDR2_UDM DDR2 A3 DDR2 UDM A3 DDR2 A4 A4 A5 N3 DDR2 nRAS DDR2 A5 DDR_1V8 DDR2 nRAS DDR2_nCAS DDR2 A6 DDR2 nCAS A6 DDR2 A7 DDR2 nWE DDR2 A8 C93 C95 J1 VDDI DDR2 nWF A8 -0.01μF,±10% −0.01μF,±10% −0.01μF,± 10% 0.01μF,±10% DDR2 CKE DDR2 A9 -0.01μF,±10% -0.01μF,±10% DDR2 CKE DDR2 CLK N DDR2 VREF A10 M2 DDR2 A10 J2 VREF DDR2 CLK N DDR2 CLK P DDR2 A11 A11 DDR2 CLK P <u></u> GND DDR2 BA[0..2] DDR2 A12 A2 E2 DDR2 ODT A12 DDR2 A13 NC2 DDR2 ODT K9 DDR2_BA0 BAO DDR2 LDQS N DDR2 BA1 DDR_1V8 DDR2 LDQS N DDR2 UDQS P DDR2 BA2 DDR2 UDQS P BA2 DDR2 UDQS N C99 C100 C101 C102 C103 C104 R3 R7 R8 RFU.2 RFU.3 DDR2 CKE CKE -0.01μF,±10% =0.01μF,± 10% =0.01μF,±10% =0.01μF,±10% 0.01μF,± 10% ____0.01μF.± 10% DDR2 A13 DDR2 LDQS P LDOS DDR2 UDQS P UDQS 를 GND DDR2 LDM LDM DDR2 D[0..15] DDR2 UDM 兼容256M的SDRAM DDR_1V8 UDM DQ0 DDR2 D1 R29 DQ1 DDR2 D2 1K±1% C105 DQ2 DDR2 D3 VSSDL -0.1μF,±10% DQ3 DDR2 D4 DQ4 H9 DDR2 VREF DDR2 D5 D2 VSSQ D8 VSSQ E7 VSSQ F2 VSSQ F8 VSSQ H2 VSSQ H8 VSSQ B2 VSSQ B8 VSSQ N1 VSS P9 VSS E3 VSS /SSO DQ5 DDR2 D6 R31 DQ6 DDR2 D7 1K±1% C107 DQ7 DDR2 D8 DO8 0.1µF,±10% $1\mu F_{+}\pm 10\%$ DDR2 D9 DQ9 DDR2 D10 DQ10 D3 DDR2 D11 ₩ GND DQ11 DDR2 D12 DQ12 D9 DDR2 D13 DQ13 DDR2 D14 DQ14 DDR2 D15 DQ1: DDR2 LDQS N DDR2 ODT VSS LDQS#/NU DDR2 UDQS N J3 VSS UDQS#/NU A3 VSS 0Ω±5%/NC 修改日期 修改内容 如果连接处理器的 O D T, 此电阻不焊 IS43DR16640B-3DBLI 2 兼容IS43DR16640A、IS43DR16128 陈坤 设计人员 设计日期 2013-08-08 图纸名称 DDR2_IS43DR16640B 图纸描述 DDR2_IS43DR16640B 广州致远电子股份有限公司 审核人员 黄钦宁 审核日期 2013-12-28 产品名称 产品型号 图纸版本 V1.00 第 6 张 / 共 10 张 EasyARM-iMX283学习套件 EasyARM-iMX283

7. NAND Flash

(7) Nand Flash

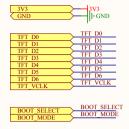


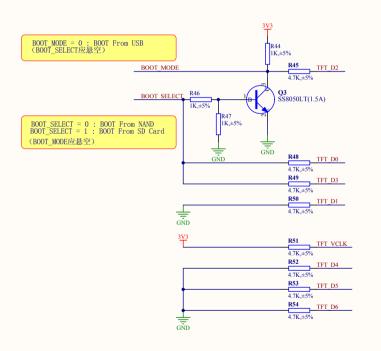
#	修改日期	修改内容
1		
2		
3		
15-17	of LHO IS ATTACK	, word and the second

送 广州致远电子股份有限公司	设计人员	陈坤	设计日期	2013-08-08	图纸名称	NAND Flash	图纸描述	NAND_K9F2G08U0C				
广州致远电子股份有限公司	审核人员	黄钦宁	审核日期	2013-12-28	产品名称	EasyARM-iMX283学习套件	产品型号	EasyARM-iMX283	图纸版本	V1. 00	第7张/共10张	A4

8.BOOT Config

(8) BOOT Config





	BOO	Γ Config	uration		
	D3	D2	D1	D0	
USB0	0	0	0	0	
NAND	0	1	0	0	
SD0	1	0	0	1	
LCD_RS	S needs t	o be pull	ed HIGH	I to enab	le Resistor Boot Mode.
LCD_DO Low = 3 High = 1	3.3V .8V	Ü			
LCD_DO Low = E High = F	TM disa	bled	Bit:		
LCD_D	06 for tes	st mode			

	Table	2-1 Boot Mode Sele	ct	
В3	B2	B1	В0	Boot Mode
0	0	0	0	USB0
0	0	0	1	1200
0	0	1	0	SPI2
0	0	1	1	SPI3(Flash)
0	1	0	0	GPMI(NAND)
0	1	0	1	Reserve
0	1	1	0	JTAG
0	1	1	1	Reserve
1	0	0	0	SPI3(EEPROM)
1	0	0	1	SSP0(SD0)
1	0	1	0	SSP1(SD1)
1	0	1	1	Reserve
1	1	0	0	Reserve
1	1	0	1	Reserve
1	1	1	0	Reserve
1	1	1	1	Test mode

#	修改日期	修改内容
1		
2		
3		

7/5	广州致远电子股份有限公司

|--|

设计人员

审核人员

BOOT Config 审核日期 2013-12-28 产品名称 EasyARM-iMX283学习套件

图纸描述 启动配置

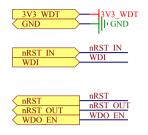
产品型号 EasyARM-iMX283

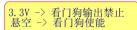
图纸版本 V1.00

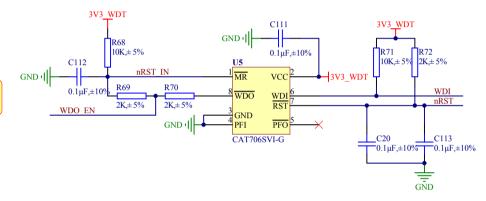
第8张/共10张 A3

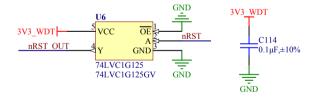
9. RST WDT

(9) 看门狗复位









做核心板的时候,往底板输出复位信号, 如果不需要,可以删除该部分

#	修改日期	修改内容
1		
2		
3		

7//
157

设计人员

审核人员

图纸描述

产品型号

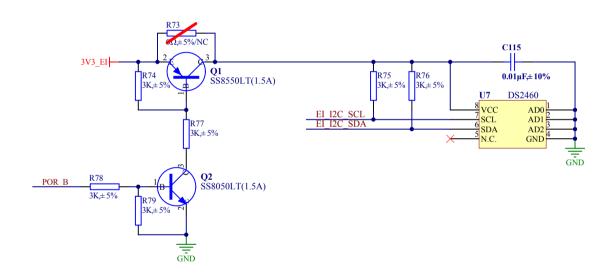
EasyARM-iMX283

10. Encrypt

(10)加密电路







#	修改日期	修改内容
1		
2		
3		

1 .	
7//	

设计人员

审核人员

产品名称

EasyARM-iMX283学习套件

产品型号