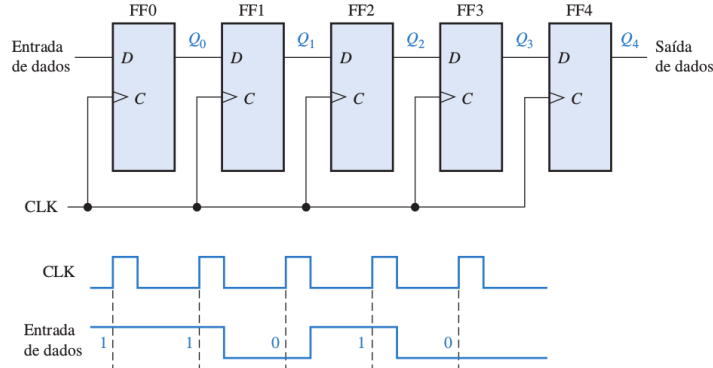


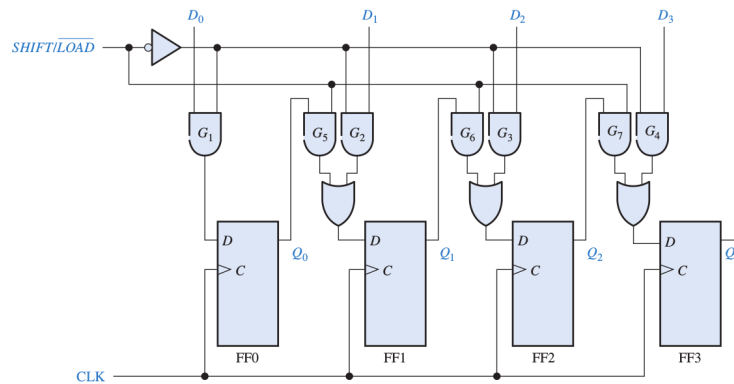
Lista de exercícios 4

Esta lista cobre tópicos relacionados a registradores, contadores, memória, um pouco de CO

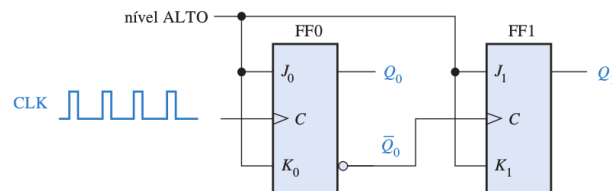
1. O circuito a seguir é um registrador com entrada/saída serial. Considere que inicialmente o registrador está no estado 00000. Complete o diagrama temporal com os estados Q_0 a Q_4 . Qual é o estado do registrador após os cinco pulsos do *clock*?



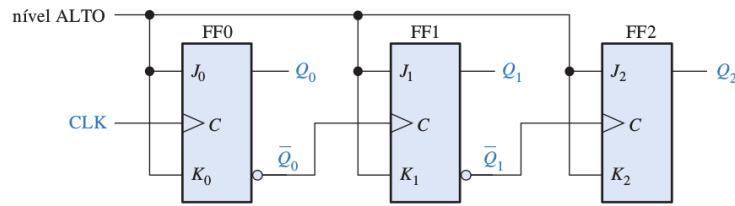
2. Como alterar o registrador do exercício anterior para que ele tenha também uma saída paralela?
3. No registrador a seguir há uma entrada indicada por $SHIFT/\overline{LOAD}$. Suponha a configuração exatamente como a mostrada, i.e., estado $Q_3Q_2Q_1Q_0$ e entrada $D_3D_2D_1D_0$. Mostre qual é o valor de $Q_3^*Q_2^*Q_1^*Q_0^*$, i.e., o estado após um pulso de *clock*, quando a entrada $SHIFT/\overline{LOAD} = 1$ e quando $SHIFT/\overline{LOAD} = 0$.



4. Como poderia ser implementado um registrador com entrada/saída paralela (não é necessário que o registrador tenha capacidade de fazer *shifts* / deslocamentos).
5. Simule o circuito a seguir por um período de 5 pulsos de *clock*. O que é esse circuito (o que ele faz)?



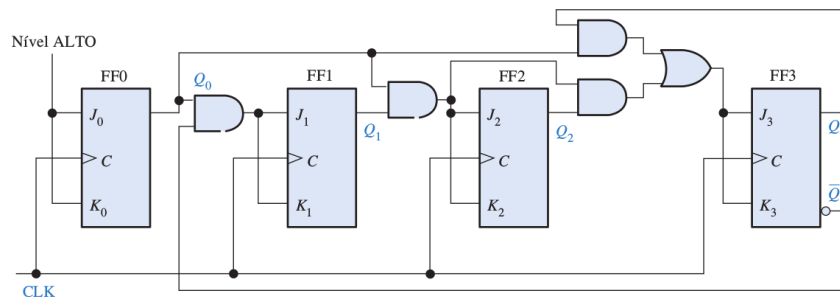
6. Seja o circuito a seguir.



Os *flip-flops* desse circuito são todos disparados na subida do sinal que alimenta a entrada C (que no caso do primeiro *flip-flop* é o sinal de *clock*). Vamos supor que em todos os *flip-flops* há um pequeníssimo atraso (intervalo de tempo) entre o momento da subida do sinal que alimenta C e a estabilização do estado Q . Considerando essa condição, e que o atraso é de apenas uma fração do pulso do *clock*, desenhe o diagrama temporal da simulação do circuito por 8 períodos do *clock*. Suponha que todos os *flip-flops* estão em zero inicialmente.

7. O circuito do exercício anterior é o de um contador assíncrono. Confira as saídas $Q_2 Q_1 Q_0$ e certifique-se de que realmente é um contador incremental. Note, porém, que devido aos atrasos mencionados no exercício anterior, formam-se brevíssimos estados $Q_2 Q_1 Q_0$ transitórios. Escreva a sequência dos estados do circuito acima, indicando quais deles são os transitórios.

8. Um circuito contador de décadas é tal que os estados variam de 0000 a 1001. Após o estado 1001, em vez de passar para o estado 1010, ele passa para 0000. Desenhe o diagrama temporal do circuito abaixo para cinco pulsos de *clock*. Suponha que o estado inicial é 0110.



9. Qual é a relação entre o número de *bits* utilizado para representar um endereço e a memória RAM?

10. Duas operações são frequentemente executadas com relação à memória RAM de um computador: dados (ou instruções) são lidos ou escritos em posições específicas. Considerando a RAM como um componente “caixa-preta”:

- Como indicamos a operação a ser executada (escrita ou leitura)?
- O que são esperados nas portas de dados e de endereço no caso de uma operação de leitura?
- Idem, no caso de uma operação de escrita?

11. Quais componentes estão envolvidos no passo de *Fetch* (busca de instrução) de um ciclo de execução? Como eles estão conectados e como eles devem estar preparados antes do sinal do *clock*?