

計算機設計論 レポート課題:MIPS プロセッサの回路設計

1295149 森岡悠人

2025 年 8 月 16 日

1 モジュール仕様書

Quartus の RTL Viewer を用いて出力した, DE10-lite に書き込んだモジュールのブロック図を図 1 に示す.

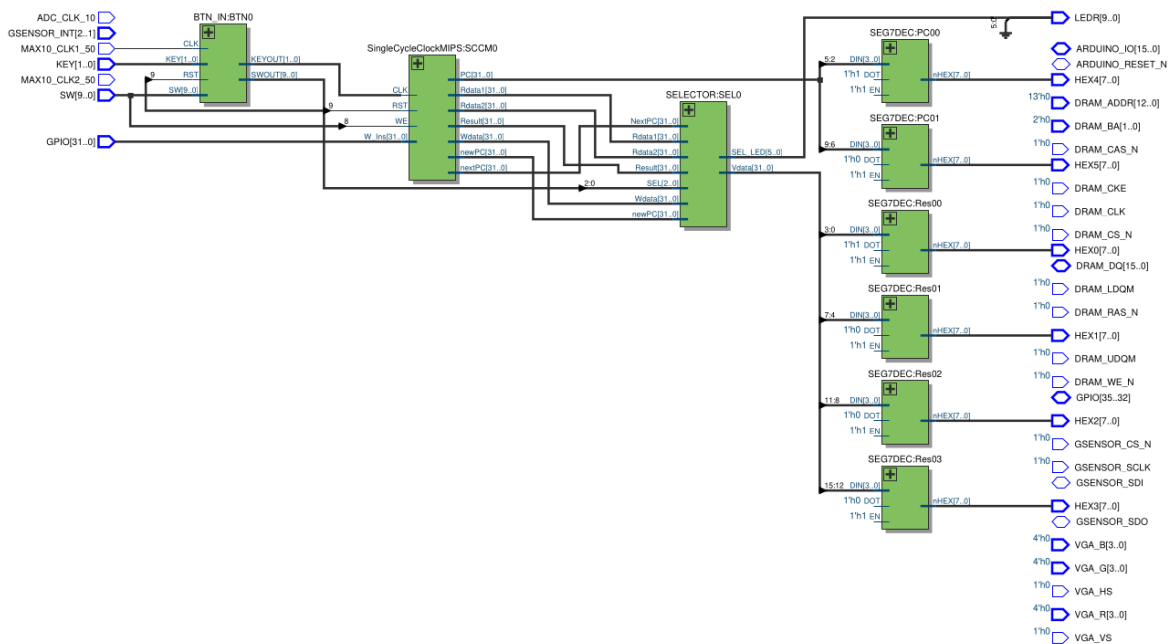


図 1 作成した MIPS 回路のブロック図

2 動作検証

作成した verilog コードが MIPS の命令セットを実行できるかどうかの検証を行った. 教科書 [1] に掲載されているアセンブラプログラム (load_store, arithmetic, array, if_then_else, while, function, recursion, hanoi) を IMem.txt に書き込んでおき, IM に読み込ませ, modelsim を用いて動作のシミュレーションを行った. シミュレーション結果は, display 命令を用いて, PC, Instruction, ALU_result レジスタの内容を表

示することで確認した。シミュレーションには、modelsim 20.1 を使用した。シミュレーションの様子を図 2 に示す。

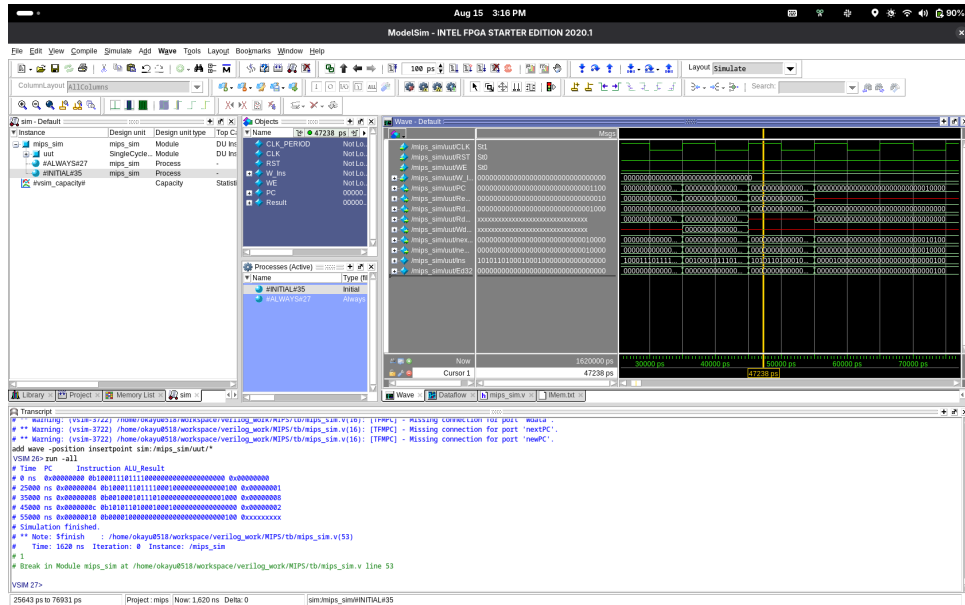


図 2 modelsim によるシミュレーションの様子

2.1 test: load_store

2.1.1 load_store のテスト結果

```

# Time PC Instruction ALU_Result
# 0 ns 0x00000000 0b10001110111100000000000000000000 0x00000000
# 25000 ns 0x00000004 0b10001110111100010000000000000100 0x00000001
# 35000 ns 0x00000008 0b00100010111010000000000000001000 0x00000008
# 45000 ns 0x0000000c 0b10101101000100010000000000000000 0x00000002
# 55000 ns 0x00000010 0b00001000000000000000000000000100 0xxxxxxxxx
# Simulation finished.

```

- 2.2 test: arithmetic
- 2.3 test: array
- 2.4 test: if_then_else
- 2.5 test: while
- 2.6 test: function
- 2.7 test: recursion
- 2.8 test: hanoi

3 考察

4 感想

参考文献

- [1] 成瀬正. コンピュータアーキテクチャ. 森北出版, 第 1 版, 2016.