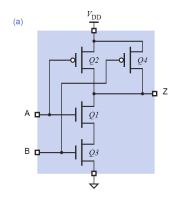
数字电路与数字系统 第三章作业

姓名:

学号:

邮箱:

一个 2 输入的与非门共使用 4 个晶体管,分别是两个并联的 nMOS 和两个串联的 pMOS



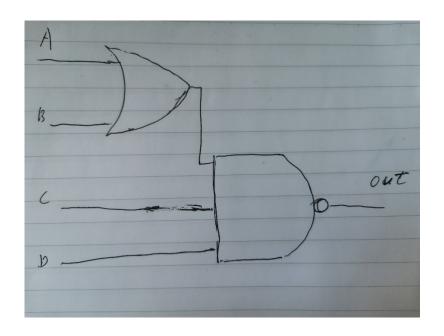
10.

扇入: 在特定逻辑系列中,门电路所具有的输入端的数目

扇出:是指逻辑门电路在不超出其最坏情况负载规格的条件下,能够驱动输入端个数 **扇出是必须要计算的**。扇出不仅依赖于输出端的特性,还依赖于输入端的特性。扇出的计算 必须考虑高态和低态两种可能状态。

11.

			•					•	•	•	•	
A	В	С	D	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q8	Z
L	L	L	L	off	on	off	on	off	on	off	on	Н
L	L	L	Н	off	on	off	on	on	on	off	off	L
L	L	Н	L	off	on	off	on	off	off	on	on	L
L	Н	L	L	off	on	on	off	off	on	off	on	Н
Н	L	L	L	on	off	off	on	off	on	off	on	Н
L	L	Н	Н	off	on	off	on	on	off	on	off	L
L	Н	L	Н	off	on	on	off	on	on	off	off	L
Н	L	L	Н	on	off	off	on	on	on	off	off	L
L	Н	Н	L	off	on	on	off	off	off	on	on	L
Н	L	Н	L	on	off	off	on	off	off	on	on	L
Н	Н	L	L	on	off	on	off	off	on	off	on	L
L	Н	Н	Н	on	off	on	off	on	off	on	off	L
Н	L	Н	Н	on	off	off	on	on	off	on	off	L
Н	Н	L	Н	off	on	off	on	off	off	on	on	L
Н	Н	Н	L	off	on	off	on	on	on	off	off	L
Н	Н	Н	Н	on	off	on	off	on	off	on	off	L



低态直流噪声容限: 1.35-0.33=1.02V 高态直流噪声容限: 3.84-3.15=0.69V 假设:

低态: V_{IN}=V_{IH}, I_{OL}=4mA, 高态: V_{IN}=V_{IL}, I_{OH}=-4mA

22.

V_{OHmin} CMOS 负载: 4.4V,TTL 负载: 3.84V,假设: Vcc=Min, V_{IN}=V_{IL}, I_{OH}为 max, V_{IHmin}=3.15V V_{OLmax} CMOS 负载: 0.1V,TTL 负载: 0.33V,假设: Vcc=Min, V_{IN}=V_{IH}, I_{OL}为 max, V_{ILmax}=1.35V I_{OLmax} CMOS 负载: 20uA TTL 负载: 4mA I_{OHmax} CMOS 负载: -20uA TTL 负载: -4mA I_{Imax}=1uA 假设: Vcc=Max, V_I=0(此时-1uA)或 Vcc(此时 1uA)

31.

把 CMOS 器件交给别人的时候…

32.

分别是转换时间和传播延迟, 转换时间受负载电容影响更大

CMOS 输出结构的部分短路:

$$P_T = C_{PD} \times V_{CC}^2 \times f$$

对负载电容 CL 充放电导致的功耗:

$$P_L = C_L \times V_{CC}^2 \times f$$

所以,总动态功耗是

$$P_D = P_T + P_L$$

= $(C_{PD} + C_L) \times V_{CC}^2 \times f$

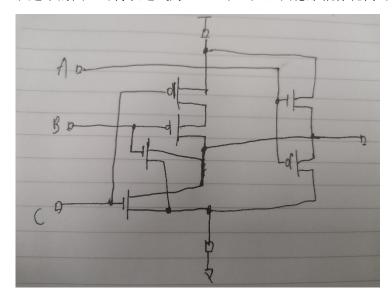
所以是 1/4

37.

正向输入变化的阈值电压为 V_{T+} ,负向输入变化的阈值电压为 V_{T-} 滞后= V_{T+} – V_{T-} =1. 7–1. 2=0. 5V

60.

从题中的图上可得表达式为~(~A(B+C)),由德摩根律化简可得 A+~B~C,然后画图



? ? ?

79.

最低有效位转换频率: 16MHz/2=8MHz 因为每上升一位,频率都是前一位的 1/2, 所以最高有效位转换频率为: 8MHz/2⁷=1/128MHz 平均: 8MHz*(2-1/2⁷)/8=1.99MHz