

面包板实验一 组合电路实验

一、实验目的

- 1. 掌握利用基本门电路实现组合逻辑电路的方法
- 2. 掌握使用组合器件实现组合逻辑电路的方法
- 3. 掌握组合器件的级联扩展的方法。

二、实验设备和环境

- 1. 数字电路实验箱 1 个
- 2. 数字万用表 1 个
- 3. 集成电路
 - 74HC00 四路 2 输入与非门 4 片
 - 74HC02 四路 2 输入或非门 2 片
 - 74HC04 六路反向器 1 片
 - 74HC10 三路 3 输入与非门 1 片
 - 74HC86 四路 2 输入端异或门 1 片
 - 74HC20 2 路 4 输入与非门 1 片
 - 74HC04 反相器 1 片
 - 74HC139 2-4 译码器 1 片
 - 74HC153 双四选一数据选择器 1 片

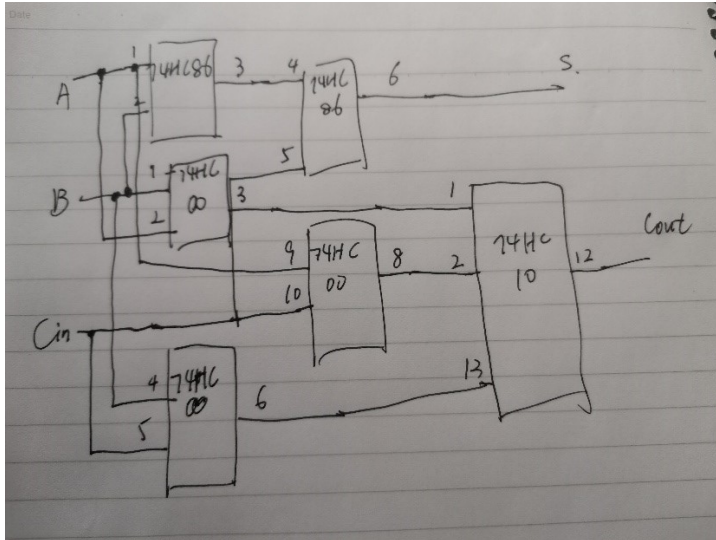
三、实验内容和步骤

- 1. 利用基本逻辑门电路器件实现 1 位二进制数的全加器
 - (1)、列出真值表，化简后分别写出求和位和进位的逻辑表达式。
 - (2)、画出电路原理图，要求标注器件编号、引脚号、输入输出信号名称等。
 - (3)、在 logisim 软件中，实现该电路原理图，验证电路功能，保存设计文件并导出电路图，并插入到实验报告中。
 - (4)、在面包板实验箱上实现该电路，填写真值表。

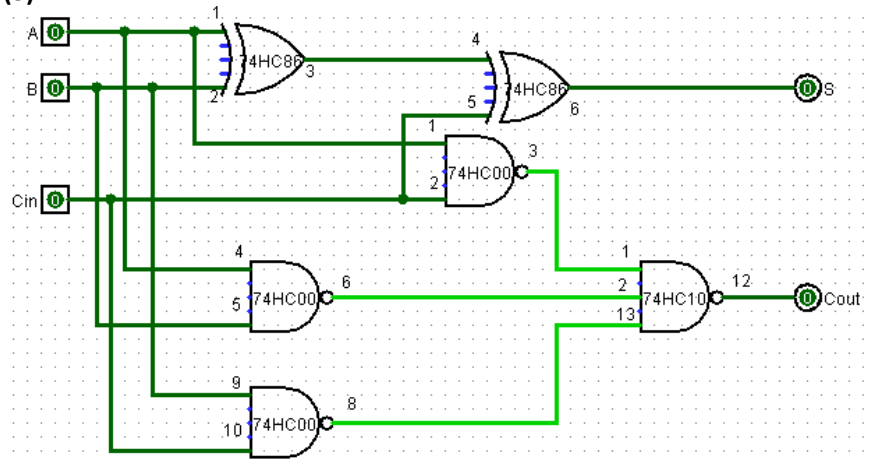
输入			输出	
A	B	C _{in}	S	C _{out}
0	0	0	0	0
1	0	0	1	0
0	1	0	1	0
1	1	0	0	1
0	0	1	1	0
1	0	1	0	1
0	1	1	0	1
1	1	1	1	1

(1) $S=A \text{ xor } B \text{ xor } C_{in}, C_{out} = A*B+B*C_{in}+A*C_{in} = A \cdot B + B \cdot C + A \cdot C = AB + B \cdot C + A \cdot C$

(2)



(3)

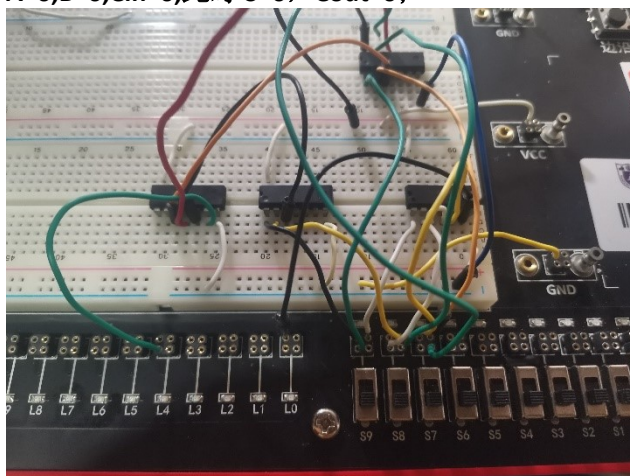


补验收:

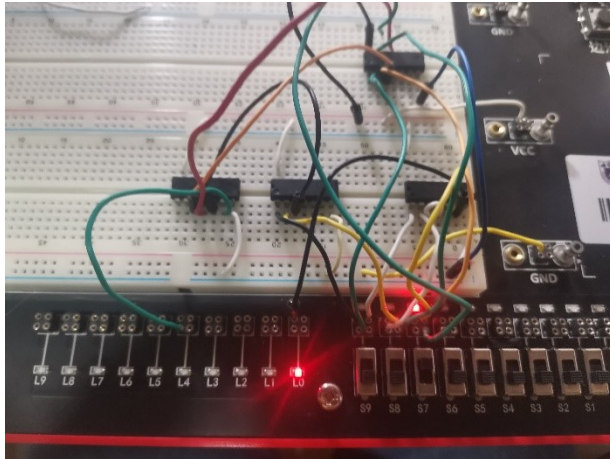
第一题做的时候只拍了照片, 忘拍视频了, 只好用照片来验收...

S7、8、9 分别是 Cin, A, B; L0 是 S, L4 是 Cout

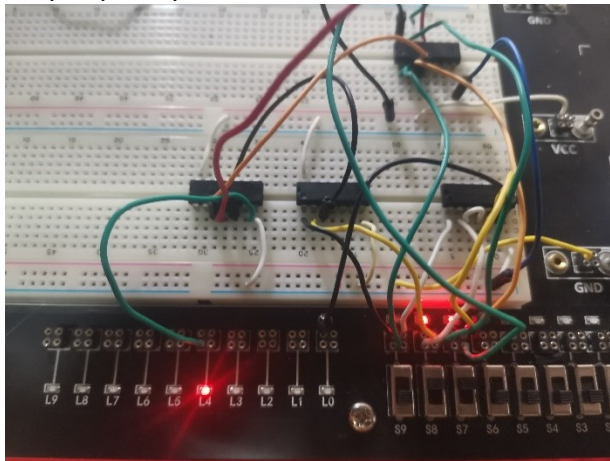
A=0,B=0,Cin=0,此时 S=0, Cout=0;



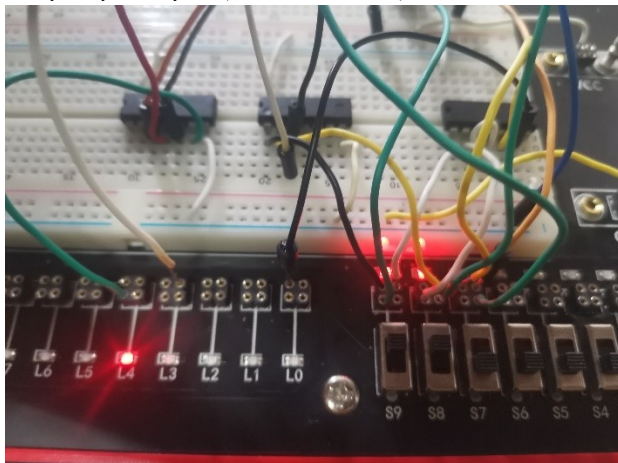
A=0,B=0,Cin=1,此时 S=1, Cout=0;



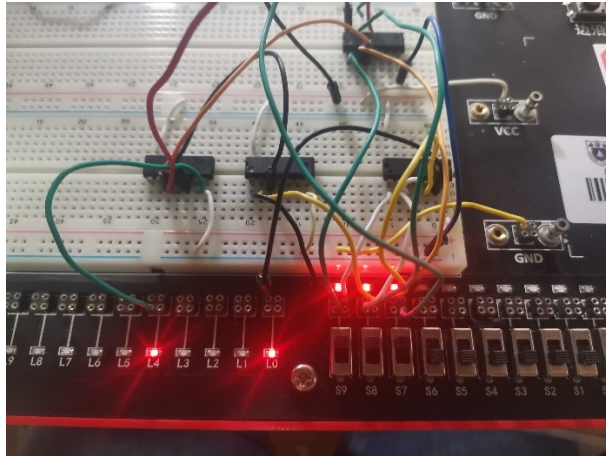
A=0,B=1,Cin=1,此时 S=0, Cout=1;



A=1,B=1,Cin=0,此时 S=0, Cout=1;



A=1,B=1,Cin=1,此时 S=1, Cout=1;

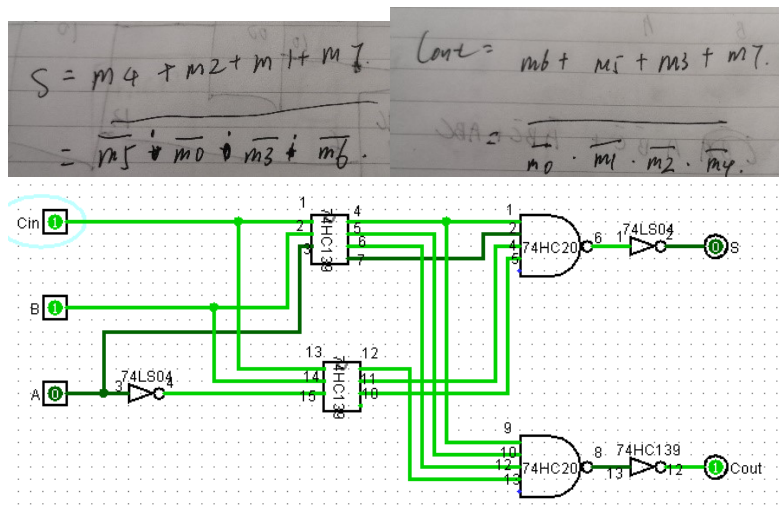


2、分别以 1 片 2-4 译码器 74HC139 和 1 片 4 选 1 多路选择器 74HC153 为主加上尽可能少的逻辑门电路实现一位二进制数全加器。

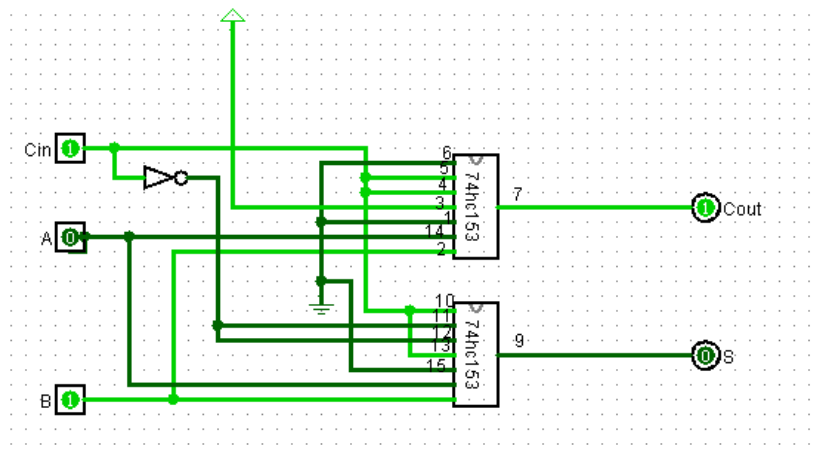
- (1)、画出电路原理图，要求标注器件编号、引脚号、输入输出信号名称等。
- (2)、在面包板实验箱上实现该电路，填写真值表。

输入			输出	
A	B	C _{in}	S	C _{out}
0	0	0	0	0
1	0	0	1	0
0	1	0	1	0
1	1	0	0	1
0	0	1	1	0
1	0	1	0	1
0	1	1	0	1
1	1	1	1	1

74HC139:



74HC153:



验收:

两个视频在验收文件夹里

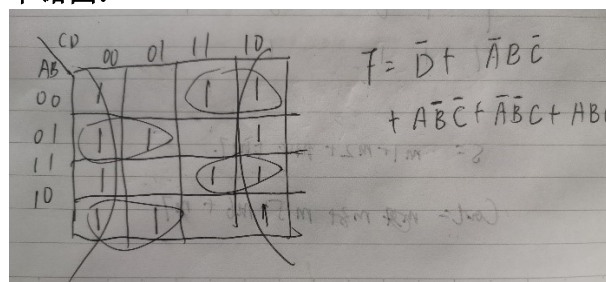
3、利用基本逻辑门电路设计一个 4 位二进制数的检测电路，当输入无符号二进制数为 2、3、5 的倍数时，输出 1。将输入、输出端分别接入到 1 只 7 段数码显示管上，当输出为 1 时，数码管显示 1，输出为 0 时，数码管显示 0。

要求：设计出最简的逻辑电路图。并在 Logisim 中实现，保存电路设计文件、导出电路图，并粘贴到实验报告中；在面包板实验箱中实现该电路，列出真值表，验证设计电路的逻辑功能（提示可以使用 4 输入与非门 74X20）。

真值表:

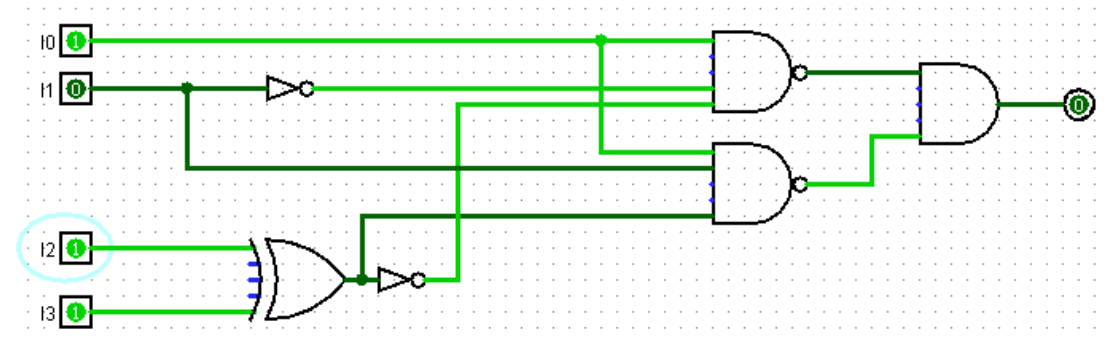
I3	I2	I1	I0	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

卡诺图:

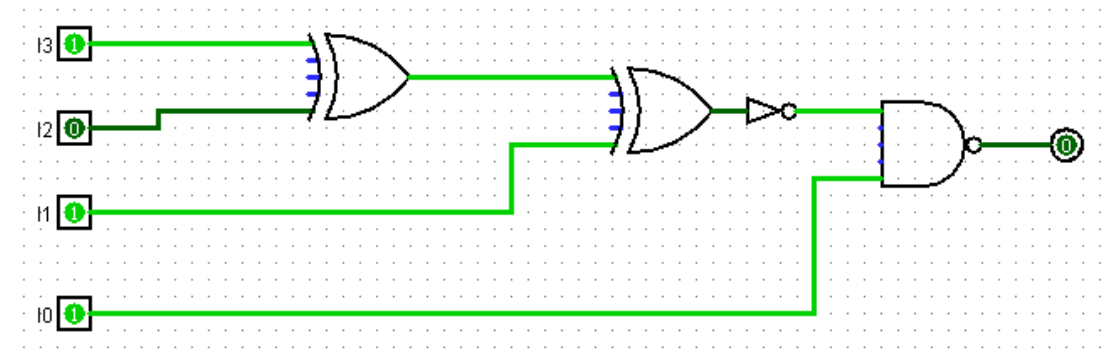


然后就不会化简了...

此时，发现只有 0001,0111,1011,1101 这四种情况输出为 0，于是设计如下电路：



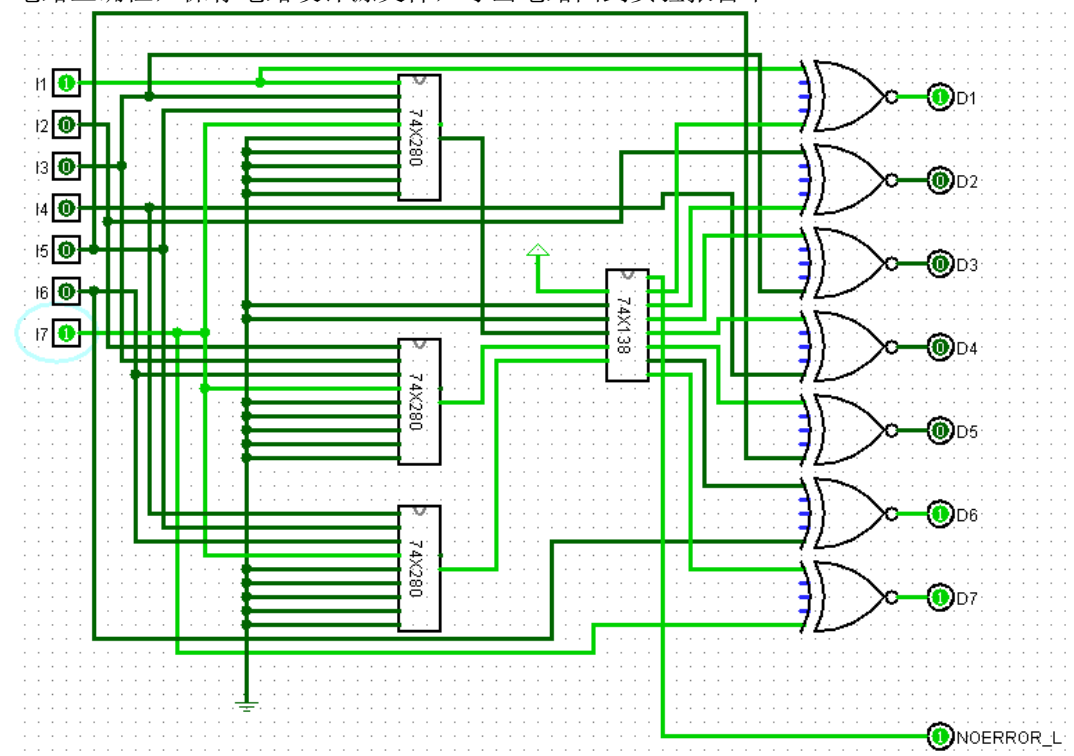
后来，发现以下这种设计应该才是最简：



验收：

视频在验收文件夹里

4、利用 logisim 实现课本图 6-73 的 7 位汉明码纠错电路，要求：输入一个错误汉明码验证电路正确性，保存电路设计源文件，导出电路图到实验报告中。

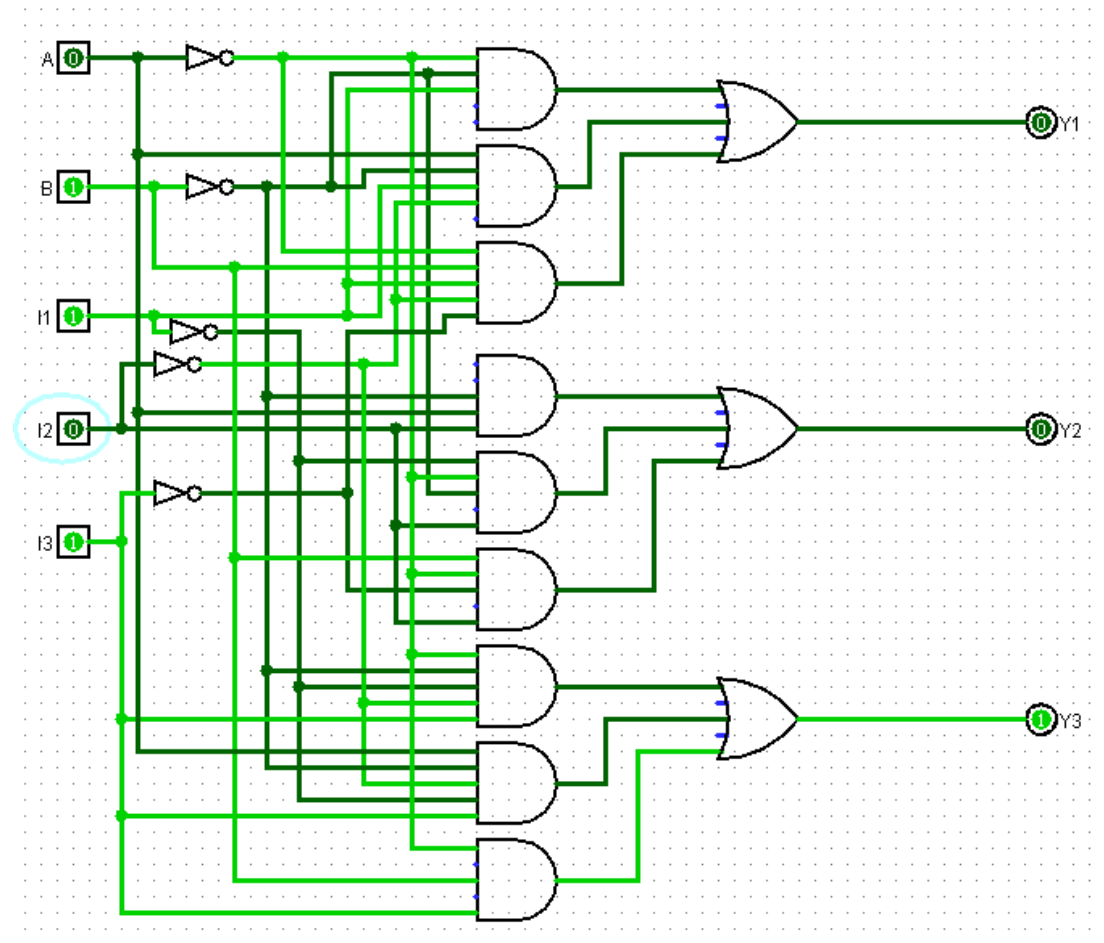


5、设计一公用计算机房的分时上机控制电路。此控制电路策略如下：用 A、B 两个控制端表示时间段，00：表示上午，01：表示下午，10：表示晚上。有三个年级的学生需要上机，但在不同的时间段，他们上机的优先顺序不同：上午为 1 年级>2 年级>3 年级，下午为 2 年级>1 年级>3 年级，晚上为 3 年级>2 年级>1 年级。电路的输出 Y1、Y2 和 Y3 为 1 时分别表示 1 年级、2 年级和 3 年级学生能上机。采用合适组合逻辑实现该电路，要求写出设计全过程,并画出逻辑电路图。（选做）

真值表：

A	B	I1	I2	I3	Y1	Y2	Y3
0	0	0	0	0	0	0	0
0	0	0	0	1	0	0	1
0	0	0	1	0	0	1	0
0	0	0	1	1	0	1	0
0	0	1	0	0	1	0	0
0	0	1	0	1	1	0	0
0	0	1	1	0	1	0	0
0	0	1	1	1	1	0	0
0	1	0	0	0	0	0	0
0	1	0	0	1	0	0	1
0	1	0	1	0	0	1	0
0	1	0	1	1	0	1	0
0	1	1	0	0	1	0	0
0	1	1	0	1	1	0	0
0	1	1	1	0	0	1	0
0	1	1	1	1	0	1	0
1	0	0	0	0	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	0	0	1	0
1	0	0	1	1	0	0	1
1	0	1	0	0	1	0	0
1	0	1	0	1	0	0	1
1	0	1	1	0	0	1	0
1	0	1	1	1	0	0	1

不会化简了，直接暴力做：



四、思考题

1. 总结组合逻辑电路的分析和设计方法。
分析：根据逻辑电路写出表达式、画真值表、分析功能
设计：列真值表、画卡诺图、化简、画出逻辑电路
2. 说说组合器件级联扩展的实现方法。
将使能端作为片选信号，将通过反相器和不通过反相器的使能端输入分别连接到两个级联器件的使能端即可。